

O'ZBEKISTON RESPUBLIKASI OLIY VA O'RTA
MAXSUS TA'LIM VAZIRLIGI

O'RTA MAXSUS, KASB-HUNAR TA'LIM MARKAZI

A.A. XOLIQOV

RAQAMLI SXEMOTEXNIKA

Kasb-hunar kollejlari uchun o'quv qo'llanma

TOSHKENT — «YANGI NASHR» — 2007

X 72
BBK 32.844ya722

*Oliy va o'rta maxsus, kasb-hunar ta'limi ilmiy-metodik
birlashmalari faoliyatini muvofiqlashtiruvchi Kengash
tomonidan nashrga taviysi etilgan*

Taqrizchilar: **Sapayev X.B.** — t.f.d., professor, «Sanoat elektronikasi» kafedrasi mudiri, TDTU;
Krivopishin V.A. t.f.n., dots. «Elektr aloqa va radio» kafedrasi.

O'quv qo'llanmada «Raqamli sxemotexnika» faniga oid hamma mavzular o'quv dasturiga muvofiq keltirilgan. To'g'ri burchakli impulsni shakllantirish, tranzistorli kalitlar, tranzistorli chegaralagich, multivibratorlar va ularni hisoblash, birvibratorlar, potensial mantiiqiy elementlar, relaksatsion generatorlar; mikroprotsessor tizimi va EHM xotirasi; mikroprotressorlar haqida umumiy ma'lumotlar, tasnifi, asosiy tipdagi mikroprotressorlarning arxitekturaviy tuzilishi, mitti-EHM ni tashkil etish; mittiEHM interfeysi; jamlagichlar (summatorlar) bayon etilgan.

O'quv qo'llanma kasb-hunar kollejlari talabalari uchun mo'ljallangan, undan oliv o'quv yurtlarining 5522200-«Telekommunikatsiya», 5521800-Avtomatlashtirish va boshqaruv» yo'nalishlarida ta'lim oluvchi talabalari ham foydalanishlari mumkin.

ISBN 978-9943-330-00-9

© «Yangi nashr», T., 2007.

SO‘ZBOSHI

«Raqamli sxemotexnika» fani o‘quv jarayonidagi asosiy fanlardan biri bo‘lib, bu fanga oid materiallar o‘quv dasturiga mos ketma-ketlikda bayon etilgan.

«Raqamli sxemotexnika» fanining asosini tashkil etuvchi mavzular: impulslar, ularning tasnifi, turlari va parametrлari, *RC*-differensiallovchi va integrallovchi zanjirlar, diodli chegaralagichlar, tranzistorli chegaralovchi kuchaytirgich, tranzistorli kalit sxemasi, multivibratorlar, ularning ishslash prinsiplari vaqt diagrammalari bilan keltirilgan. Mantiqiy elementlar, ularning turlari, tasniflari, ishslash prinsiplari, ular asosidagi relaksatsion generator, kodlovchi qurilmalar, chiziqli-o‘zgaruvchan kuchlanish generatori, bloking-generatorlar, ularning turlari, ishslash prinsiplari bayon qilingan.

Zamonaviy mikroprotsessор tizimlari, EHM xotirasi va qurilmalarining ishslash prinsiplari, dasturlovchi mantiqiy materiallar, dasturlovchi matritsali mantiq, matritsali bazali kristallar sxemotexnikasi masalalari ko‘rib chiqilgan. Raqamli qurilmalarga oid masalalardan: asinxron *RC*-triggerlar, registrlar, xotira registrlari, siljish registrlari, ularning qo‘llanilishi, hisoblagichlar, chastota bo‘luvchilar, summatorlar, summatorlovchi ikkilik hisoblagichlar, ayiruvchi va reversiv ikkilik hisoblagichi, o‘nlik hisoblagichlar, taqsimgagichlar, summatorlar, xotirada saqlovchi qurilmalar, qayta dasturlovchi xotira qurilmasi, mikroprotsessorli qurilmalar va komplektlar, ularning arxitekturaviy tuzilishlari, 8 razryadli va 16 razryadli mikroprotsessor strukturasi va tasniflari, mitti EHMni tashkil etish masalalari bayon etilgan.

Elektronika va hisoblash texnikasi sohalaridagi yutuqlar raqamli sxemotexnika, kommutatsiya maydoni va ixtisoslashtirilgan elektron boshqarish mashinalariga ega bo‘lgan raqamli radioelektron qurilmalarini tashkil etishga imkon berdi. Dasturli boshqarish qurilmalarining ishlab chiqilishi

tufayli raqamli aloqa qurilmalari sifatini oshirish hamda ularga qo'shimcha aloqa turlari va xizmatlarini yaratish imkoniyati paydo bo'limoqda.

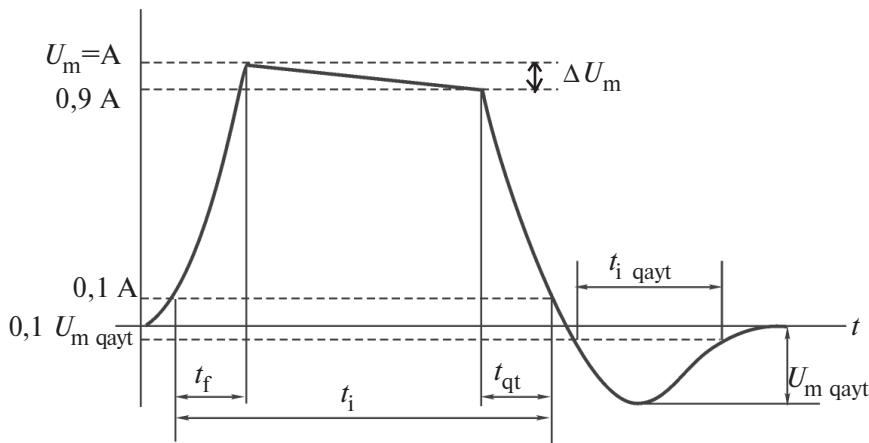
O'quv qo'llanma radiotexnik yo'nalishidagi kasb-hunar kollej talabalari uchun mo'ljallangan bo'lib, undan „Telekomunikatsiya“ va „Avtomatlashtiruv va boshqaruv“ yo'nalishidagi bakalavriat talabalari ham foydalanishlari mumkin.

Muallif

1. RC-ZANJIRLAR TASNIFI VA TURLARI

1.1. Impulslar, tasnifi, turlari va parametrlari

Elektr zanjirida impuls deb, kuchlanish yoki tokning qisqa vaqtda o'zgarishi tushuniladi. 1.1-rasmda real impulsning ko'rinishi keltirilgan:



1.1-rasm.

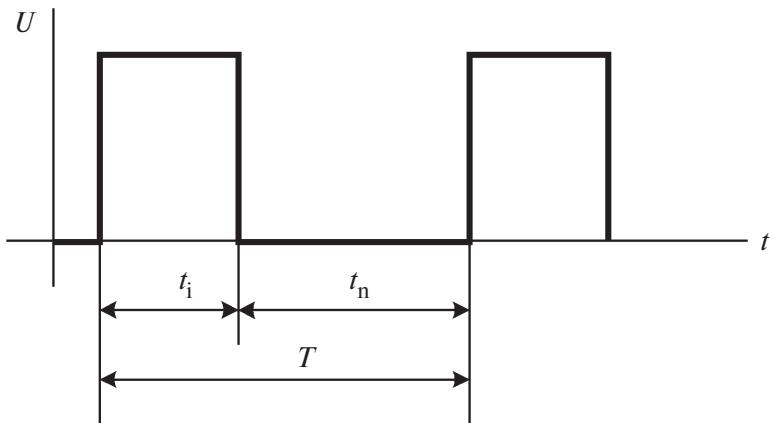
Impulsning asosiy tasniflari va parametrlari quyidagilardan iborat:

1. Impuls amplitudasi $U_m = A$;
2. Impulsning aktiv kengligi ($0,1$ A darajada o'lchanadi) t_i ;
3. Front tikligi $S_f = \frac{dU}{dt} \approx \frac{U_m}{t_f}$;
4. Qiyalik tikligi $S_{qt} = \frac{dU}{dt} \approx \frac{U_m}{t_{qt}}$;
5. Impuls toki buzilishi $\frac{\Delta U}{U_m} \cdot 100\%$;
6. Teskari tashlanish amplitudasi $U_m \text{ tes}$;

7. Teskari tashlanish kengligi t_i tes;
8. Impuls quvvati $P = \frac{W}{t_i}$, bu yerda W – impuls enerjiyasi.

Impuls ketma-ketligini (1.2-rasm) davriy takrorlanuvchi impulslar tashkil etadi. U quyidagi parametrlar bilan tasniflanadi:

9. Impuls ketma-ketligi chastotasi $f = \frac{1}{T}$, bu yerda $T = t_i + t_n$

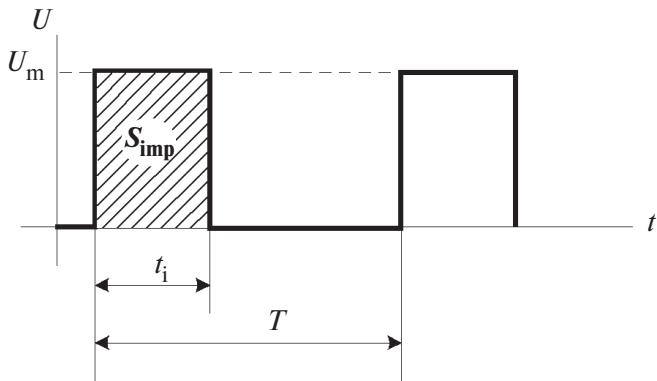


1.2-rasm.

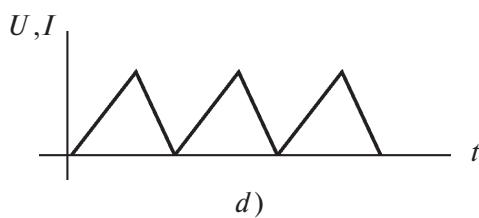
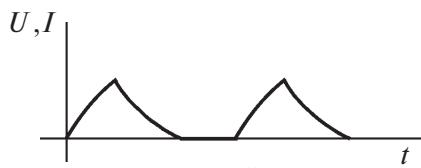
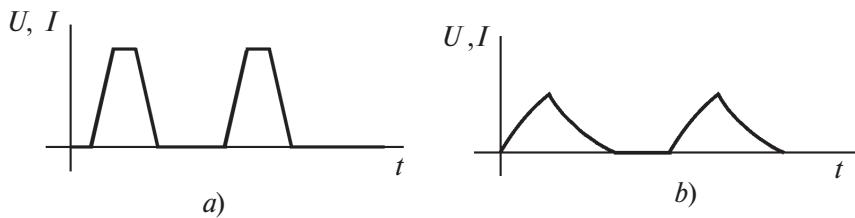
10. To'ldirish koeffitsiyenti $\gamma = \frac{t_i}{T}$ (o'zgarish oralig'i 0...1), chuqurligi $Q = \frac{T}{t_i}$ (o'zgarish oralig'i ∞ dan 0 gacha);
11. Impulsning o'rtacha qiymati (1.3-rasmga qarang);

$$U_{\text{o'rt}} = \frac{1}{T} \cdot \int_0^{t_i} U(t) dt = \frac{S_{\text{imp}}}{T} = \frac{U_m \cdot t_i}{T} = U_m \cdot \gamma = \frac{U_m}{Q}.$$

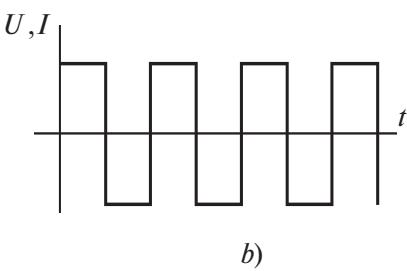
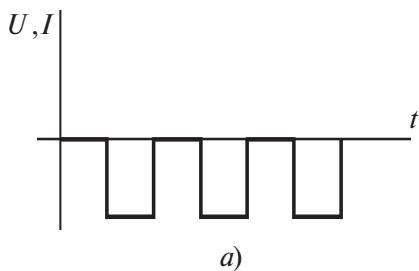
Impulslar turli ko'rinishiga ega bo'ladi: to'g'ri burchakli, uchburchakli, trapetsiyadal, eksponensial va h.k. (1.4-rasm), shuningdek, bir qutbli (*a*) va ikki qutbli (*b*) bo'lishi mumkin (1.5-rasm qarang): bir qutbli impulslar musbat va manfiy bo'lishi mumkin. Turli ko'rinishli chastota va amplitudali impuls ketma-ketligini hosil qilish uchun maxsus generatorlardan foydalilaniladi.



1.3-rasm.



1.4-rasm.

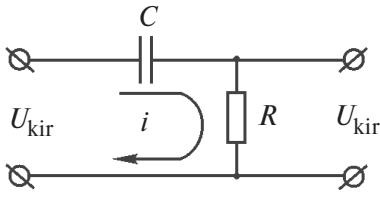


1.5-rasm.

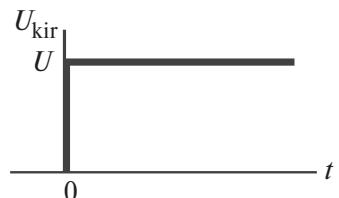
1.2. *RC*-zanjirdan impuls o‘tishi

1.2.1. *RC*-zanjirlarda birlik qadamdagi kuchlanish va tok

RC-zanjirning kirish qismiga (1.6-rasmga qarang) birlik qadamdagi kuchlanish ulanadi (1.7-rasm).



1.6-rasm. *RC*-zanjirning qadamdagi principiy sxemasi.



1.7-rasm. Birlik kuchlanish grafigi.

Birlik qadamga zanjir reaksiyasini aniqlaymiz, ya’ni quyidagi munosabatlarni topamiz:

$$U_c(t) = ? ; \quad U_R(t) = ? ; \quad i(t) = ? .$$

Sakrash tenglamasi, ya’ni zanjir kirish qismidagi kuchlanish quyidagicha bo‘ladi:

$$U_{\text{kir}} = \begin{cases} 0, & t < 0; \\ U, & t \geq 0; \end{cases}$$

boshlang‘ich shartlari $U_c(0) = 0$, $i(0) = 0$, $U_R(0) = 0$.

Zanjir uchun Kirxgofning 2-qonuniga ko‘ra:

$$U = U_c + U_R = U_c + i \cdot R.$$

$q = U_c \cdot C$, $i = \frac{dq}{dt} = C \cdot \frac{dU_c}{dt}$ larni inobatga olib quyidagini hosil qilamiz: $U = U_c + R \cdot C \cdot \frac{dU_c}{dt}$.

RC-zanjirni differensial tenglama yordamida standart ko‘rinishida quyidagicha yozamiz:

$$R \cdot C \cdot \frac{dU_c}{dt} + U_c = U, \quad (1.1)$$

boshlang‘ich shartlari bilan: $U_c(0)=0$, $i(0)=0$, $U_R(0)=0$.

Bunday differensial tenglamaning yechimini erkin va majburiy tashkil etuvchilari orqali aniqlanadi:

$$U_c = U_{\text{erk.}} + U_{\text{maj.}}$$

Erkin tashkil etuvchisi quyidagicha yoziladi: $U_{\text{erk.}} = A \cdot e^{pt}$ va zanjirga e’tirozli ta’sir etuvchi bo‘lmagan holda o‘zining o‘tkinchi jarayonini ifodalaydi(tenglamaning o‘ng tomoni nol holatda), demak,

$$R \cdot C \cdot \frac{dU_c}{dt} + U_c = 0;$$

$\frac{d}{dt} \Rightarrow p$ deb belgilab, bu tenglamani operator ko‘rinishida quyidagicha yozamiz:

$$U_c \cdot (R \cdot C \cdot p + 1) = 0.$$

U_c o‘tkinchi jarayonda vaqt birligida eksponensial qonuniyat bilan o‘zgarganligi, ya’ni $U_c \neq 0$ bo‘lganligi uchun $R \cdot C \cdot p + 1 = 0$, bundan xarakteristik tenglamaning ildizini aniqlaymiz:

$$p = -\frac{1}{R \cdot C}.$$

p ning qiymatini tenglamaning erkin tashkil etuvchisiga qo‘yib, quyidagini hosil qilamiz:

$$U_{c \text{ erk.}} = A \cdot e^{-\frac{t}{R \cdot C}}$$

bu yerda $R \cdot C = \tau$ — shu RC -zanjirning vaqt doimiysi, bundan:

$$U_{c \text{ erk.}} = A \cdot e^{-\frac{t}{\tau}}.$$

$t \rightarrow \infty$ bo‘lganda, $U_{c \text{ erk.}} \rightarrow 0$.

O‘tkinchi jarayon tugaganidan so‘ng, majburiy tashkil etuvchisi tenglamaning o‘ng tomonidan ($\text{nazariy } t \rightarrow \infty$ bo‘lganda, amalda esa $t > (3 \div 5)\tau$ bo‘lganda) quyidagicha aniqlanadi:

$$U_{c\text{ chiq}} = U_{\text{kir}} = U.$$

Differensial tenglamaning to‘liq yechimini quyidagicha yozamiz:

$$U_c = U_{c\text{ erk.}} + U_{c\text{ maj.}} = U + A \cdot e^{-\frac{t}{\tau}}.$$

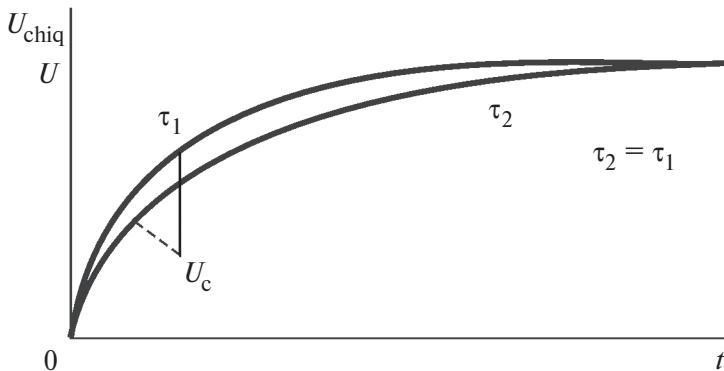
Bu ifodada noma’lum qiymat — A . Uni $t = 0$, $U_c(0) = 0$ boshlang‘ich shartdan topamiz:

$$0 = U + A \cdot 1 \Rightarrow A = -U.$$

Differensial tenglamaning natijaviy yechimi quyidagicha bo‘ladi:

$$U_c = U \cdot (1 - e^{-\frac{t}{\tau}}). \quad (1.2)$$

1.8-rasmda RC -zanjirning turli vaqt doimiysidagi $U_c(t)$ ga bog‘liqligi keltirilgan.

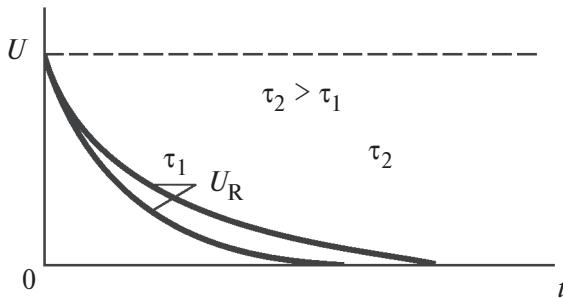


1.8-rasm.

RC -zanjir chiqish qismida quyidagicha bo‘ladi:

$$U_R = U - U_c = U - U + U \cdot e^{-\frac{t}{\tau}} = U \cdot e^{-\frac{t}{\tau}}.$$

1.9-rasmida τ ning turli qiymatlarida $U_R(t)$ ga bog'liqligi keltirilgan.

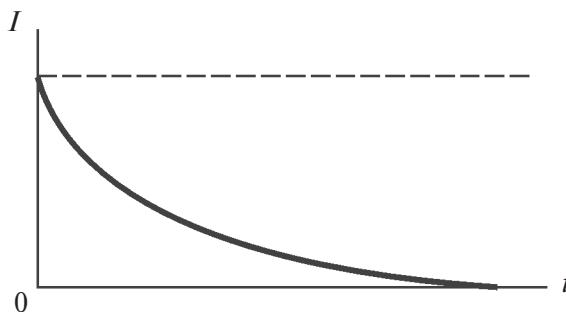


1.9-rasm.

$U_R = i \cdot R$ bo'lganligidan, demak,

$$i = \frac{U_R}{R} = \frac{U}{R} \cdot e^{-\frac{t}{\tau}}. \quad (1.4)$$

1.10-rasmda $I(t)$ bog'liqligi keltirilgan.



1.10-rasm.

1.2.2. Differensiallovchi (toraytiruvchi) va ajratuvchi RC -zanjirlar

Vaqt birligida kirish signalining hosilasiga proporsional bo'lgan signalni hosil qiluvchi zanjir *differensiallovchi zanjir* deb ataladi. Bundan, $u_{\text{chiq}}(t) = K \cdot \frac{du_{\text{kir}}(t)}{dt}$. Koeffitsiyent K

sekundlarda ifodalanadi, aks holda tenglamaning chap va o‘ng tomonlari bir xil bo‘ladi. Ideal differensiallovchi qurilma sifatida C kondensator yoki L induktivlikni aytish mumkin. Masalan, C kondensatorni qo‘llab, uning kirish signalini kuchlanish $u_{\text{kir}}(t)$, chiqishi esa zanjirdagi tok i ni qarash mumkin. Bu o‘zgaruvchilar ma’lum munosabat

$i(t) = C \cdot \frac{du_{\text{kir}}(t)}{dt}$ bilan bog‘liq, ya’ni zanjirdagi tok kirish kuchlanishining hosilasiga proporsional. Lekin ushbu sxemani amalda qo‘llash mumkin emas, chunki u tokni registratsiyalovchi elementga ega emas.

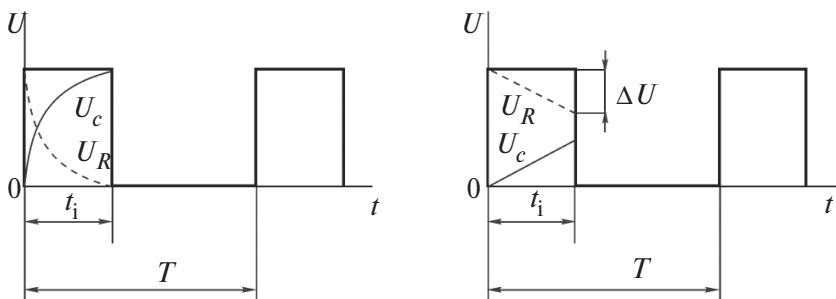
Kuzatish uchun yoki registrasiya uchun qulay bo‘lgan chiqish signalini hosil qilish uchun zanjirga ichki qarshiligi R bo‘lgan toksezgir asbob ketma-ket ulanadi. Eng oddiy holda u R qarshilik bo‘lishi mumkin. Tokka proporsional kuchlanish $U_R = i \cdot R$ bo‘ladi.

Ko‘rib o‘tilgan RC -zanjir differensiallovchi funksiyani bajarishi mumkin: toraytiruvchi $\tau \ll t_i$ bo‘lganda, ajratuvchi zanjirda, agarda $\tau \gg t_i$ bo‘lsa.

1.11-rasmda shunday zanjir uchun U_c va U_R kuchlanishlar grafiklari, tasvirlangan. Ikkita rejimni ko‘raylik:

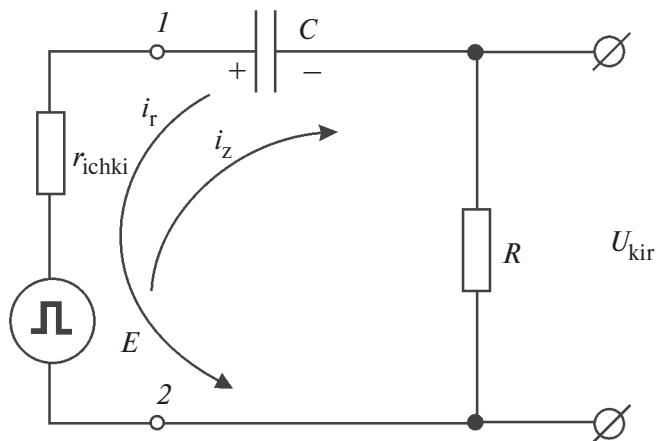
I. Differensiallovchi zanjir $\tau \ll t_i$, bunda ikki xil variant bo‘lishi mumkin: a) $\tau \ll t_n$; b) $\tau \gg t_n$.

II. Ajratuvchi zanjir — $\tau \gg t_i$, bunda: a) $\tau \gg t_n$; b) $\tau \ll t_n$.



1.11-Rasm. a) rejim 1 — $\tau \ll t_i$, b) rejim 2 — $\tau \gg t_i$.

I. Impuls ketma-ketligi ta'sirida differensiallovchi zanjirni(1.12-rasm) ko'raylik.

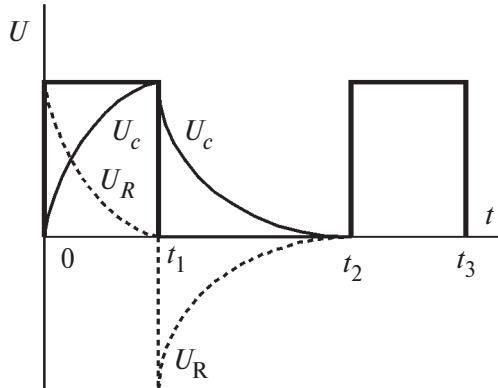


1.12- rasm. Toraytiruvchi RC -zanjirning prinsipial sxemasi.

i_z zaryad toki ta'sirida C kondensator zaryadlanadi, pauzada esa razryadlanadi, i_r — razryad toki. Bunda $E=0$.

$r_{ichki} \ll R$ desak, ($r_{ichki}=0$) ni hisobga olmasa ham bo'ladi.

I rejim, variant a): $\tau \ll t_1, \tau \ll t_n$ ni ko'raylik. Impuls tugaganida (t_1 vaqtida) $E = 0 \Rightarrow U_R = -U_c$. Pauzada (t_1-t_2 da) esa C kondensator to'liq razryadlanadi, chunki $\tau \ll t_n$ (1.13-rasm):



1.13- rasm.

$$U_{\text{chiq}} = i_r \cdot R = R \cdot C \cdot \frac{dU_c}{dt};$$

$$U_c = U_{12} - U_{\text{chiq}}.$$

Bunda

$$U_{\text{chiq}} = R \cdot C \cdot \frac{d(U_{12} - U_{\text{chiq}})}{dt}.$$

$U_{\text{chiq}} \ll U_{12} = U_{\text{kir}}$ bo'lganda quyidagini hosil qilamiz:

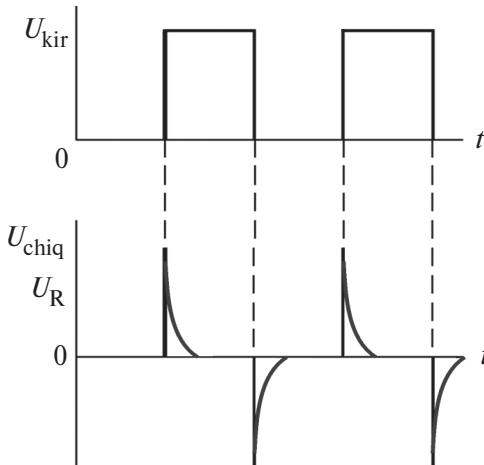
$$U_{\text{chiq}} = R \cdot C \cdot \frac{dU_{\text{kir}}}{dt}$$

1) demak, ideal differensiallovchi zanjir hosil bo'ladi. Demak, zanjir differensiallovchi bo'lishi uchun ushbu uchta shart bajarilishi kerak:

- 1) $\tau \ll t_i$;
- 2) $\tau \ll t_n$;
- 3) $U_{\text{chiq}} \ll U_{12} = U_{\text{kir}}$.

Bunda U_{chiq} kuchlanish grafigi kirishdagi impuls ketma-ketligida quyidagi ko'rinishga ega bo'ladi (1.14-rasm):

I rejim, variant b): $\tau \ll t_i, \tau \gg t_n$. Kuchlanish grafigi U_c va U_R 1.15-rasmida keltirilgan. Bu rejimda t_2 momentda

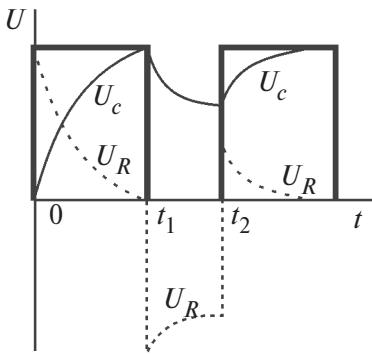


1.14-rasm. Kirishda impuls ketma-ketligi bo'lganida differensiallovchi zanjirning U_{chiq} kuchlanishi grafigi.

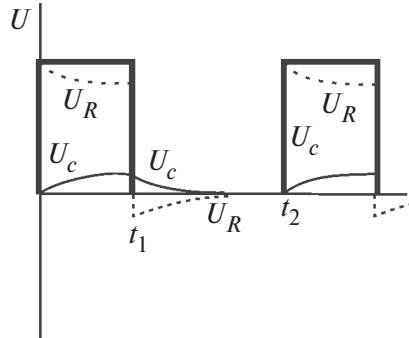
a) variantdan farqli o‘larоq, yangi boshlang‘ich shartlar $U_R(t_2)=E-U_c(t_2)$ bo‘ladi. Bunday rejim *nogarmonik e’tiroz rejimi* deyiladi.

Impuls davrida o‘tkinchi jarayon a) variantdagidek bo‘lib, pauza vaqtida C kondensator nolgacha razryadlanishga t_n vaqtida ulgurmaydi, shuning uchun nol boshlang‘ich shart bajarilmaydi va differensiallovchi zanjirda bunday variant o‘rinli bo‘lmaydi.

II rejim, bunda $\tau \gg t_i, \tau \ll t_n$ ajratuvchi variantni ta’minlaydi. t_1 vaqtida impuls ta’siridan so‘ng (1.16-rasmga qarang) $U_R(t_1) = -U_c(t_1)$ holatga, t_2 vaqtida boshlang‘ich nolinchi holatga ega. Chiqishdagi signal kirishdagini takrorlaydi. Demak, bunday zanjir ajratuvchi zanjir bo‘ladi.

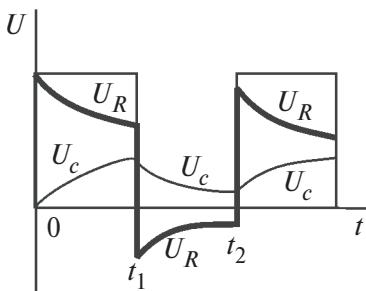


1.15-rasm.



1.16-rasm.

II rejim, bunda $\tau \gg t_i, \tau \gg t_n$, b) variant I rejimdagi kabi t_2 vaqt momentida noldan farqli yangi boshlang‘ich shartlar bo‘ladi (1.17-rasm.)



1.17-rasm.

Ajratuvchi zanjir uchun (nogarmonik rejim) bunday variant o'rinli emas.

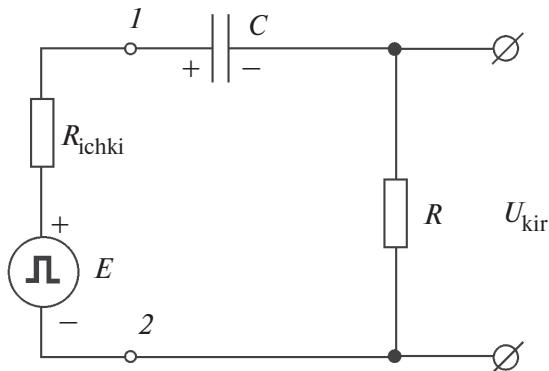
1.2.3. Impuls ta'siridagi real *RC*-zanjirlar

Avval ko'rib chiqilgan bo'limlarda *RC*-zanjirlardagi ishlar ideal holatlar uchun edi: kirish signalining fronti nol deb olingan, generatorning chiqish qarshiligi R_{kir} va yuklamadagi parazit sig'im C_n juda ham kichik deb qaralgan. Aslida esa bu kattaliklar qandaydir qiyatlarga ega. Ularni bir vaqtda hisobga olish qiyin. Generator qarshiligi R_{ichki} ni asosiy deb baholaylik (1.18-rasm.).

Generatorning ichki qarshiligidini inobatga olingandagi *RC*-zanjir kirish kuchlanishi E E.Y.Kdan kichik, generatorning ichki qarshiligidagi kuchlanish pasayishi $U_{12} < E$ gacha bo'ladi. Buni inobatga olinsa:

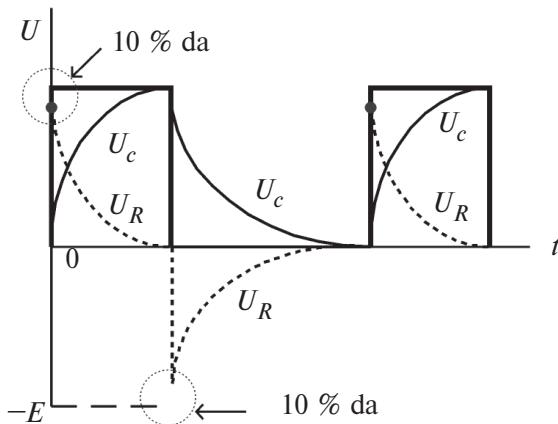
$$U_R(t=0) = \frac{E \cdot R}{R_{\text{ichki}} + R}; \quad U_R(t=t_1) = \frac{-U_c \cdot R}{R + R_{\text{ichki}}}$$

(1.19- rasmga qarang).



1.18-rasm. *RC*-zanjirning generator R_{ichki} qarshiligidini hisobga olgan holdagi sxemasi.

$R_{\text{ichki}} = 0,1R$ qarshilikda kuchlanish $U_{12} \approx 0,9E$. Demak, $R_{\text{ichki}} < 0,1R$ bo'lganida real zanjirni amalda ideal deb hisoblash mumkin.



1.19-rasm.

1.3. *RC*-differensiallovchi zanjirlarda daraja belgilash

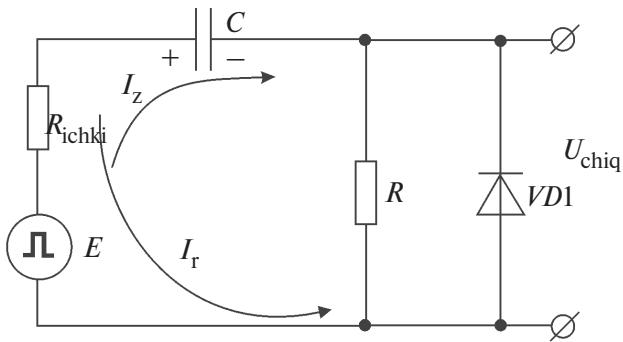
Odatda, ko‘rilayotgan zanjirda kirish impuls ketma-ketligi bir qutbli bo‘lib, chiqish qismida esa, odatda, ikki qutblidir. Ko‘pincha, *RC*-zanjirning chiqish qismida bir qutbli impuls ketma-ketligini ta’minlash kerak bo‘ladi. Bunday o‘zgartirish *daraja belgilagich* yordamida amalga oshiriladi.

Daraja belgilagichni bir necha guruhlarga bo‘lish mumkin. Chiqishda impuls qutbi qanday bo‘lishi lozimliga qarab, daraja belgilagich musbat va manfiy impulsli hamda bipolyar signallar uchun quriladi.

Impuls holatin qanday darajada belgilash maqsadiga ko‘ra boshlang‘ich darajadagi va impuls tepaligini belgilashga bo‘linadi. 1.20-rasmda musbat impulsni nolinchi darajada belgilashning oddiy varianti keltirilgan. Kirish qismiga musbat impuls ketma-ketligi ulanadi. Impuls davomida E.Y.K. E dan I_z tokli C kondensator zaryadlanadi. Zanjir zaryadi vaqt doimiysi quyidagicha aniqlanadi:

$$\tau_{zar} = C \cdot \left(R_{ichki} + \frac{R \cdot R_{VD \text{ tesk.}}}{R + R_{VD \text{ tesk.}}} \right).$$

$R_{VD \text{ tesk.}} \gg R$ bo‘lganligidan ($R_{VD \text{ tesk.}} \approx 1 \div 10 M\Omega$, $R \approx 10 \div 100 k\Omega$) va $R_{ichki} \ll R$ zanjir vaqt doimiysining qiymatini taxminan quydagicha aniqlaymiz: $\tau_{zar} \approx R \cdot C$.



1.20-rasm. Musbat impulsni nolinchi darajada belgilash prinsipial sxemasi.

Impuls mayjud bo‘lganida kondensator zaryadlanadi, pauza davrida esa razryadlanadi. Razryad vaqt doimiysi:

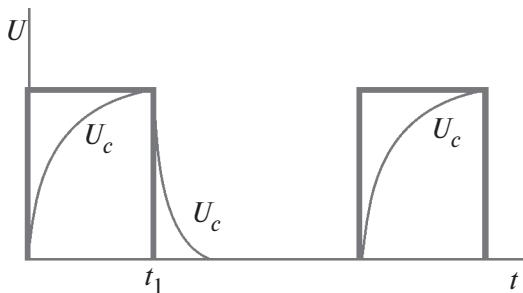
$$\tau_{razr} = C \cdot (R_{ichki} + R_{VD\text{ to'g'ri.}} // R)$$

$$R \gg R_{VD\text{ to'g'ri.}} \text{ bo‘lganida } \tau_{razr} = (R_{ichki} + R_{VD\text{ to'g'ri.}}) \cdot C .$$

Ko‘pchilik holatlarda $R_{ichki} \gg R_{VD\text{ to'g'ri}}$ bajariladi, u holda $\tau_{razr} \approx R_{ichki} \cdot C$.

Qarshilik $R \gg R_{ichki}$ bo‘lganidan vaqt doimiysi $\tau_{zar} \gg \tau_{razr}$.

VD diodning qo‘llanilishi kondensator razryadlanishini tezlatadi. 1.21-rasmida C kondensatordagi kuchlanish tasvirlangan.

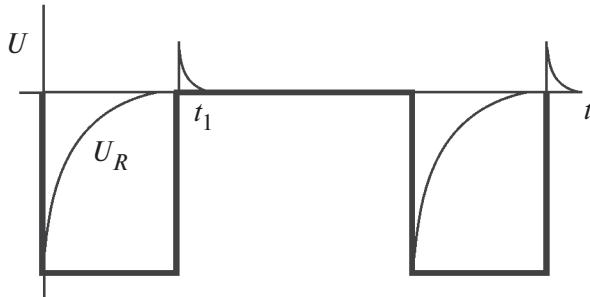


1.21-rasm.

Belgilagichning chiqish qismidagi kuchlanish $U_R = E - U_c$. t_1 vaqtda uning qiymati quyidagicha aniqlanadi:

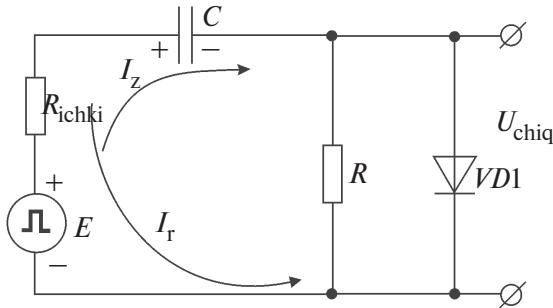
$$U_R(t_1) = \frac{-U_c \cdot R_{VD \text{ to'g'ri}}}{R_{\text{ichki}} + R_{VD \text{ to'g'ri}}}.$$

Diod qarshiligi $R_{VD \text{ to'g'ri}} \ll R_{\text{ichki}}$ bo'lgani uchun kuchlanish $U_R(t_1) \approx 0$ bo'ladi (1.22-rasmga qarang).



1.22-rasm.

Manfiy impulslar belgilanishining nolinchi darajasi ham avvalgi holdagidek ko'rildi (1.23-rasmga qarang), bunda $VD1$ diod teskari yo'nalishda ulanadi.



1.23- rasm. Manfiy impulsni nolinchi darajada belgilash prinsipial sxemasi.

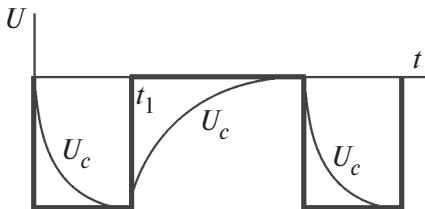
$$\tau_{zar} = C \cdot (R_{\text{ichki}} + R // R_{VD \text{ to'g'ri}}),$$

$$R \gg R_{VD \text{ to'g'ri}} \text{ bo'lganda } R_{\text{ichki}} \gg R_{\text{to'g'ri}} ; \tau_{zar} = R_{\text{ichki}} \cdot C .$$

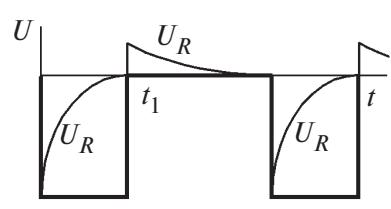
$$\tau_{\text{razer}} = C \cdot (R_{\text{ichki}} + R // R_{VD \text{ tesk.}})$$

$R_{VD \text{ tesk.}} \gg R$ bo‘lganda $R \gg R_{\text{ichki}}$; $\tau_{\text{razer}} = R \cdot C$

VD1 diodi qo‘llanilganida kondensator zaryadlanishi tezlashadi ($\tau_{\text{zar}} \ll \tau_{\text{razer}}$):



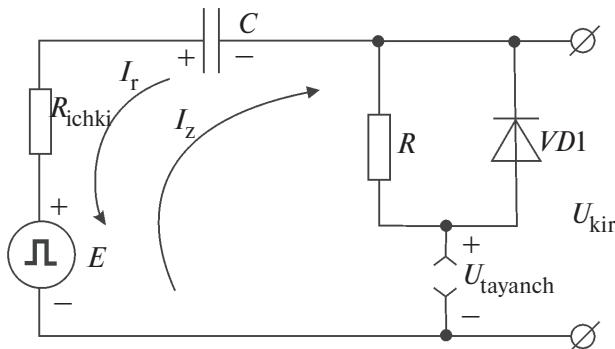
1.24-rasm.



1.25-rasm.

$$U_R(t_1) = \frac{-U_c \cdot R_{VD \text{ tesk.}}}{R + R_{\text{ichki}}}$$

1.26-rasmda musbat impulslar uchun ixtiyoriy darajadagi belgilagich sxemasi keltirilgan.



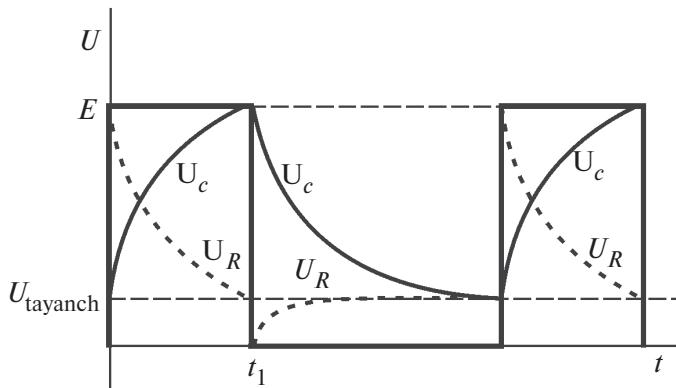
1.26- rasm. Ixtiyoriy darajadagi musbat impulslar belgilash prinsipial sxemasi.

Tayanch kuchlanish manbayi kuchlanishning $U_{\text{tayanch}} = 0 \div E$ oraliqda o‘zgarishini ta’minlaydi.

$E > U_{\text{tayanch}}$ bo‘lganida VD1 diod yopiq bo‘lib, C kondensator zaryadlanadi (tok I_Z).

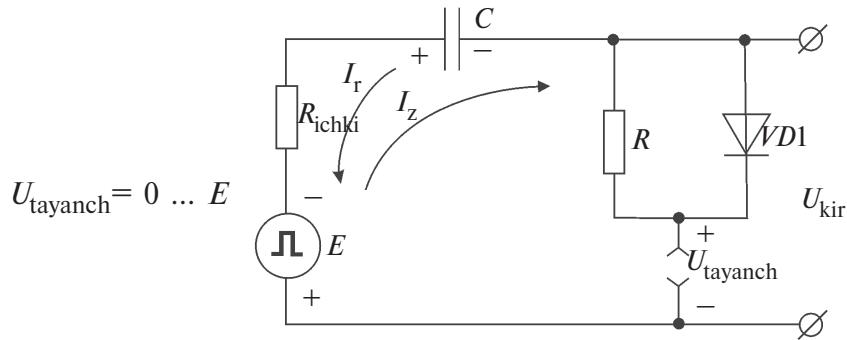
Agarda $E < U_{\text{tayanch}}$ (pauza davri bo'lsa) diod $VD1$ ochiq va kondensator C razryadlanadi (tok I_r).

1.27-rasmida U_c kuchlanish va belgilashdagi U_R kuchlanishlar tasvirlangan. Belgilagichdagi kuchlanish 1.22-rasmdagidek bo'lib, faqat nolinch darajada emas, balki U_{tayanch} darajasidadir.



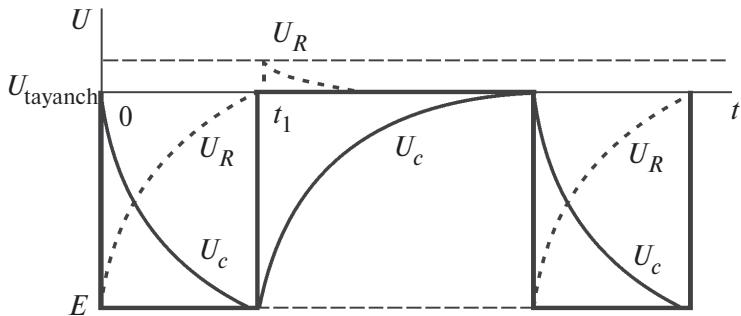
1.27-rasm.

1.28-rasmida manfiy impulslar uchun ixtiyoriy darajadagi belgilagichning sxemasi tasvirlangan.



1.28-rasm. Ixtiyoriy darajadagi manfiy impuls olish prinsipial sxemasi.

1.29-rasmda uning ishlash prinsipi ossillogrammalari keltirilgan.



1.29-rasm.

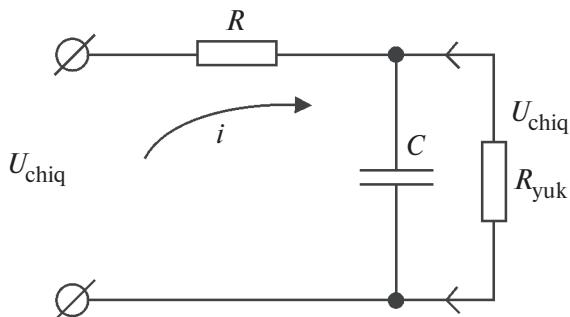
1.4. Integrallovchi RC -zanjirlar

Integrallovchi zanjir deb shunday to'rtqutblikka aytildik, uning chiqish qismidagi signal kirish signallari integraliga proporsionaldir. Agarda kirish va chiqish signallari bir o'lchamda (masalan, kuchlanish birligida) bo'lsa, integrallovchi zanjir bajargan operatsiyani quyidagicha yozish mumkin:

$$U_{\text{chiq.}}(t) = K \int_0^t U_{\text{kir.}}(t) dt,$$

bunda K – proporsionallik koefissiyenti, s^{-1} razryadga ega.

1.30-rasmda integrallovchi zanjirning prinsipial sxemasi keltirilgan. Unda $R_{\text{yuk}} \rightarrow \infty$ bo'lsin, amalda esa $R_{\text{yuk}} \gg R_{\text{chiq}}$ bo'lsa, o'rinali bo'ladi.



1.30-rasm. Integrallovchi RC -zanjirning prinsipial sxemasi.

Integrallovchi zanjir ko‘pchilik hollarda impulslarni kengaytirish yoki chiziqli qonuniyatli o‘zgarishga ega bo‘lgan kuchlanish hosil qilish uchun qo‘llaniladi.

Integrallovchi zanjir uchun:

$$U_c = \frac{1}{C} \cdot \int_0^t i(t) dt.$$

zanjirdagi tok qiymati: $i(t) = \frac{U_{\text{kir.}}(t) - U_{\text{chiq.}}(t)}{R}$.

U_c dagi ifodaga tok qiymatini qo‘yib, quyidagini hosil qilamiz:

$$U_c = \frac{1}{C} \cdot \int_0^t \frac{U_{\text{kir.}}(t) - U_{\text{chiq.}}(t)}{R} dt = \frac{1}{R \cdot C} \cdot \int_0^t [U_{\text{kir.}}(t) - U_{\text{chiq.}}(t)] dt$$

Ideal integrallovchi zanjirni hosil qilish uchun $U_{\text{chiq.}} \ll U_{\text{kir.}}$ shart bajarilishi lozim, unda quyidagini hosil qilamiz:

$$U_c = \frac{1}{R \cdot C} \cdot \int_0^t U_{\text{kir.}}(t) dt.$$

Zanjirda kichik uzatish koeffitsiyentini, ya’ni $U_{\text{chiq.}} \ll U_{\text{kir.}}$ ($U_{\text{chiq.}} = U_c$) ni ta’minlash uchun $\tau \gg t_i$ shart bajarilishi lozim (1.31- rasmga qarang).

Integrallovchi zanjir chiqishidagi to‘g‘ri chiziq burchagi integrallanuvchi kuchlanish amplitudasiga proporsional bo‘lib, zanjirning vaqt doimiysi τ ga teskari proporsional bo‘ladi (1.31-rasm).

Zanjir aniq integrallashi uchun quyidagi shart bajarilishi lozim:

- 1) $U_{\text{chiq.}} \ll U_{\text{kir.}}$:

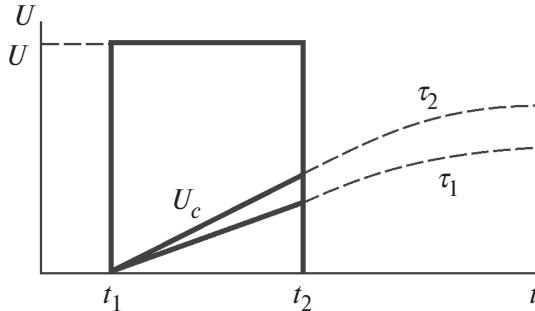
- 2) $\tau \gg t_i$.

Impuls davrida ($t_1 \div t_2$):

$$U_{\text{kir.}} = U = \text{const}, \text{ demak, } U_{\text{chiq.}} = \frac{1}{R \cdot C} \cdot \int_0^t U \cdot dt = \frac{U}{R \cdot C} \cdot t.$$

t_2 vaqt birligida zanjirning chiqish qismidagi kuchlanish quyidagicha bo‘ladi:

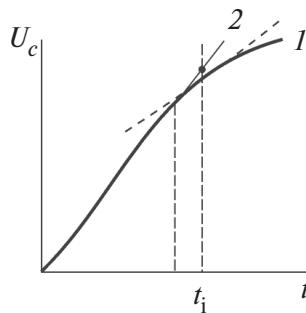
$$U_{\text{chiq.}}(t_2) = \frac{U}{R \cdot C} \cdot t_i.$$



1.31-rasm.

Integrallovchi zanjir xatoligi. 1.32-rasmida RC -integrallovchi zanjirning chiqish kuchlanishi tasvirlangan:

- 1 — integrallovchi zanjirning real kuchlanishi $U_{\text{chiq.}} = U_c$.
 - 2 — ideal integratorning chiqish kuchlanishi.
- $\tau \gg t_i$ bo‘lganida zanjir amalda bexato ishlaydi



1.32-rasm.

Impuls oxiridagi maksimal xatolikni aniqlaymiz:

$$\Delta_{\max} = \frac{dU_c}{dt} \Big|_{t=0} - \frac{dU_c}{dt} \Big|_{t=t_i}; \quad \delta_{\max} = \frac{\Delta_{\max}}{\frac{dU_c}{dt} \Big|_{t=0}},$$

bu yerda: Δ_{\max} — absolut xatolikning maksimal qiymati; δ_{\max} — nisbiy xatolik.

$t = t_i$ dagi xatolik qiymati quyidagicha bo‘ladi:

$$\delta_{t=t_i} = \frac{\frac{dU_c}{dt}|_{t=0} - \frac{dU_c}{dt}|_{t=t_i}}{\frac{dU_c}{dt}|_{t=0}}.$$

Xatolikni baholashni boshqa ko‘rinishda ham keltirish mumkin:

$$U_{\text{chiq.}} = \frac{1}{R \cdot C} \cdot \int_0^t (U_{\text{kir.}} - U_{\text{chiq.}}) \cdot dt \quad - \text{ real integrator uchun;}$$

$$U'_{\text{chiq.}} = \frac{1}{R \cdot C} \cdot \int_0^t U_{\text{kir.}} \cdot dt \quad - \text{ ideal integrator uchun.}$$

$$\text{bunda } \Delta = U'_{\text{chiq.}} - U_{\text{chiq.}} = \frac{1}{R \cdot C} \cdot \int_0^t U_{\text{chiq.}}(t) \cdot dt.$$

$U_{\text{chiq.}}(t)$ qiymatini $U_{\text{kir.}}(t)$ qiymati orqali ifodalab quyidagini hosil qilamiz:

$$\Delta = \frac{1}{R \cdot C} \cdot \int_0^t \frac{1}{R \cdot C} \int U_{\text{kir.}}(t) \cdot dt = \frac{1}{\tau^2} \int_0^t \int U_{\text{chiq.}}(t) \cdot dt \cdot dt$$

Bu ifodani $\tau \gg t_i$ shart orqali soddalashtirib, integrallovchi zanjirning nisbiy xatolik qiymatini hosil qilamiz: $\delta = \frac{t_i}{\tau}$.

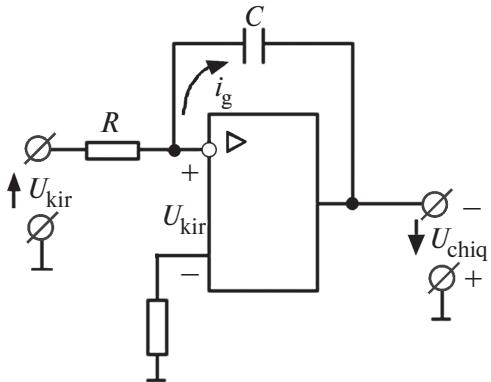
Agar $\tau = 10t_i$ bo‘lsa, $\delta \approx 10\%$ bo‘ladi.

Integrallovchi RC -zanjirning kamchiliklari:

- agar t_i katta bo‘lsa (yuzlab millisekund va undan ortiq), bunda katta o‘zgarmas vaqt (o‘nlab sekund) talab etiladi, bu esa konstruktiv jihatdan noqulaydir;

- C va R ning katta qiymatlarida yuklama qarshilik bilan moslashtirish qiyin bo‘lib, zanjir xatoligi ortadi.

Bunday holatlarda tezkor kuchaytirgich (TK) orqali qo‘llaniladigan integratorlar maqsadga muvofiqdir. Integrator sxemasi 1.33-rasmida ko‘rsatilgan.



1.33-rasm. Integrallaydigan RC -zanjirning TK orqali qo'llanilgandagi prinsipial sxemasi.

Bu sxema uchun, TKning kirish tokini hisobga olmagan holda Kirxgofning 1-qonuniga muvofiq invertatsiyalaydigan kuchaytirgich uchun quyidagini hosil qilamiz:

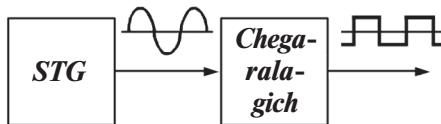
$$\frac{U_{\text{kir}}}{R} = \frac{U_{\text{chiq}}}{1/j \cdot \omega \cdot C},$$

bu yerdan: $U_{\text{chiq}} = -\frac{1}{R \cdot C} \cdot \int_0^t U_{\text{kir}}(t) \cdot dt +$ boshlang'ich holatni olamiz.

2. TO‘G‘RI BURCHAKLI IMPULS SHAKLLANTIRGICH

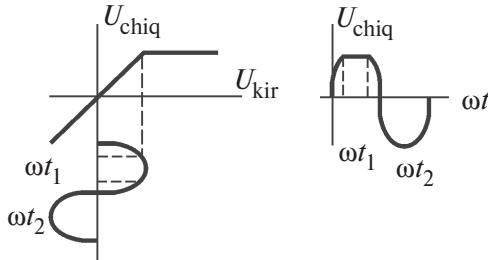
2.1. Ketma-ket va parallel tipdagи diodli chegaralagichlar

To‘g‘ri burchakli impulslarni sinusoidal tebranish generatori STG va chegaralovchi sxema yordamida shakllantirish mumkin (2.1-rasmga qarang).

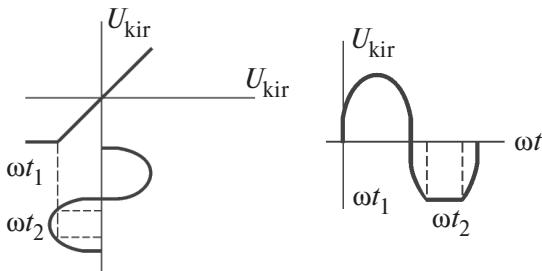


2.1-rasm.

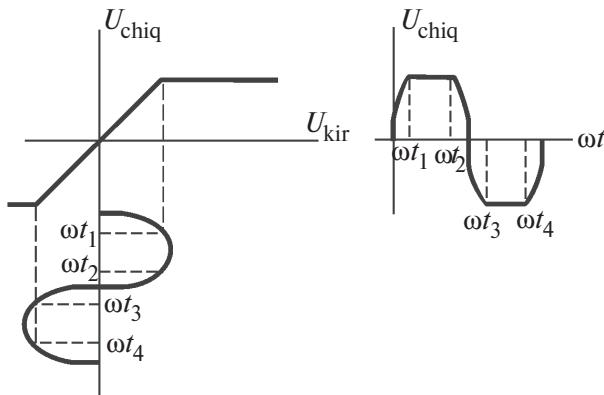
Chegaralagichlar ustki, ostki tomonlaridan va ikki tomonlama chegaralashi bilan farqlanadi. 2.2—2.4-rasmlarda chegaralagichlarning amplitudali tasnifi va ularning ishlash jaryonini tavsiflovchi ossillogrammalari tasvirlangan.



2.2-rasm. Ustki tomondan chegaralash.



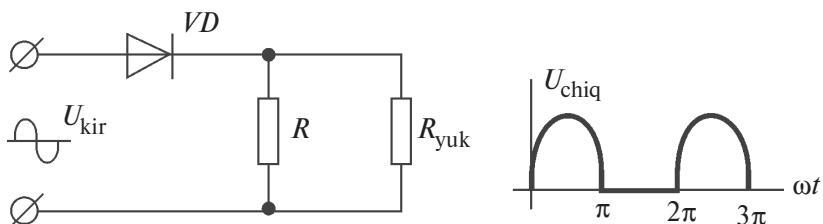
2.3-rasm. Ostki tomondan chegaralash.



2.4-rasm. Ikki tomonlama chegaralash.

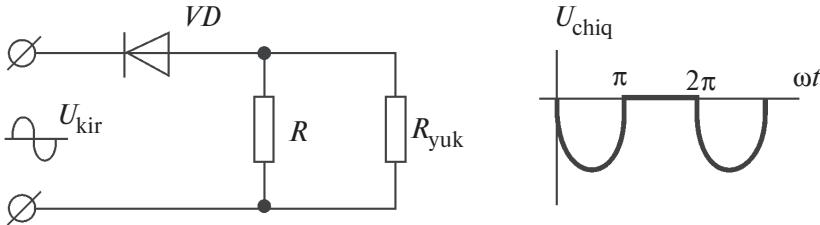
2.1.1. Ketma-ket diodli chegaralagichlar

2.5-rasmda nol darajali ostki tomonidan ketma-ket chegaralagich prinsipial sxemasi hamda uning ishlash prinsipini tavsiflovchi ossillogrammasi tasvirlangan. Yuklama qarshiligi chegaralagich qarshiligi R dan bir necha marta katta ($R_{yuk} \gg R$) bo‘lishi, sinusoidal signal manbayining ichki qarshiligi $R_{ichki} \ll R$ bo‘lishi kerak. Tokning 0 dan π gacha interval oralig‘ida oqishidan $U_{kir} \gg U_{o'tk}$, bu yerda $U_{o'tk}$ — diodning o‘tkazuvchan yo‘nalishda ulanganidagi kuchlanishi, uning qiymati 0,5V.



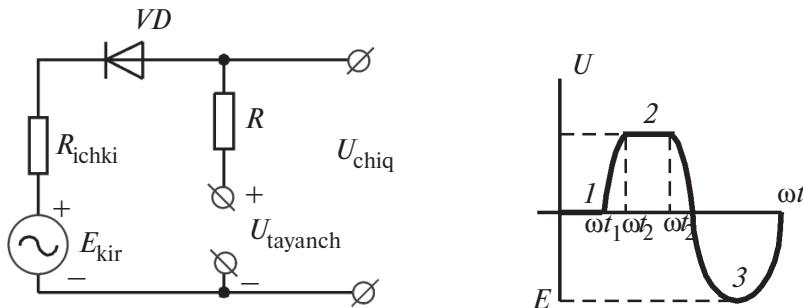
2.5-rasm. Diodli ketma-ket chegaralagich.

Nolinchi darajali ustki tomonidan chegaralagich sxemasi va uning ishlash prinsipini tavsiflovchi ossillogrammasi 2.6-rasmda tasvirlangan. Sxemaning normal ishlashini ta’minlash uchun quyidagi uchta shart bajarilishi kerak: $R_{yuk} \gg R$, $R_{ichki} \ll R$, $U_{kir} \gg U_{o'tk}$.



2.6-rasm. Nolinchi darajadagi ustki tomondan chegaralagich.

Chegaralagich sxemalari universal bo‘lishi uchun ular ixtiyoriy darajada chegaralashni ta’minlashlari lozim. 2.7-rasmda ixtiyoriy darajada chegaralovchi chegaralagich sxemasi tasvirlangan. EYKning qutbi va tayanch kuchlanish $U_{tayanch}$ shunday tanlanadiki, VD diod $E=0$ bo‘lganda ochiq bo‘lsin. R_{ichki} va R_{VD} to‘g‘. qarshilik R qiymatidan biroz kichik bo‘lganligi uchun $R_{ichki} \rightarrow 0$; $R_{VDTog} \rightarrow 0$ deyish mumkin.

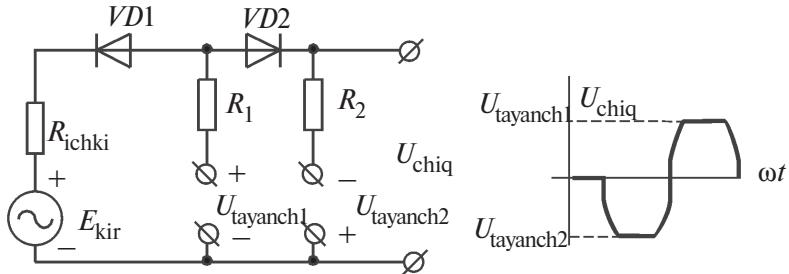


2.7-rasm. Ixtiyoriy darajadagi chegaralagich.

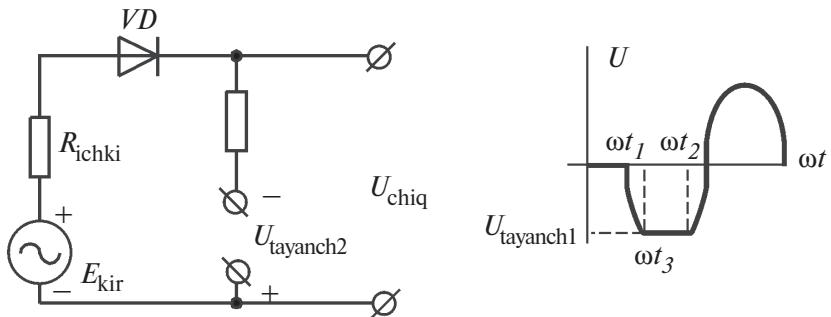
$U_{tayanch}$ quyidagi oraliqda o‘zgaradi: $U_{tayanch} = 0 \dots E_{kir} \max$. $E_{kir} \leq U_{tayanch}$ shartda diod VD ochiq va $U_{chiq} + E_{kir}$ deyish mumkin.

Agarda $E_{kir} > U_{tayanch}$ bo‘lsa, VD — yopiq, konturdagi tok va qarshilik nolga teng. Demak, $U_{tayanch} + U_{tayanch2}$ (vaqt oralig‘ida $\omega t_2 \div \omega t_3$). 0 dan ωt_1 gacha oraliqda $E_{kir} = 0$ va $U_{shiq} = 0$.

2.8-rasmda ixtiyoriy darajadagi ostidan chegaralovchi sxema tasvirlangan. Sxemaning ishlash prinsipi va ossillogrammlari yuqorida ko‘rib o‘tilgan edi.



2.8-rasm. Ixtiyoriy darajadagi ostki chegaralagich.



2.9-rasm. Ixtiyoriy darajada ustki va ostki tomonlaridan chegaralash.

Ixtiyoriy darajada ustki va ostki tomonlaridan chegaralovchi sxema yuqorida ko'rib o'tilgan ikki sxemaning ketma-ket ullanishidan tarkib topadi (2.9-rasmga qarang). Uning shartlari, ishlash prinsipi va ossillogrammalari avvalgidek bo'ladi.

Ketma-ket diodli chegaralagichlarning kamchiliklari:

- 1) chegaralagich kirish signali EYK ideal bo'lishini talab etadi ($R_{\text{chiq}} > 0$);
- 2) sxema passiv bo'lib, uzatish koeffitsenti $K < 1$ bo'ladi;
- 3) EYK E_{kir} katta bo'lishi kerak (o'nlab volt), ya'ni ushbu shart $E_{\text{chiq}} \gg U_{\text{toga}}$ bajarilishi lozim.

2.1.2. Parallel diodli chegaralagichlar

Ketma-ket diodli chegaralagichlarning asosiy kamchiliklaridan biri EYKning ichki qarshiligi kichik bo'lishini talab etishidir. Bu kamchilikni bartaraf etish maqsadida parallel diodli chegaralagichlar yaratilgan. Bunday chegaralagichlar

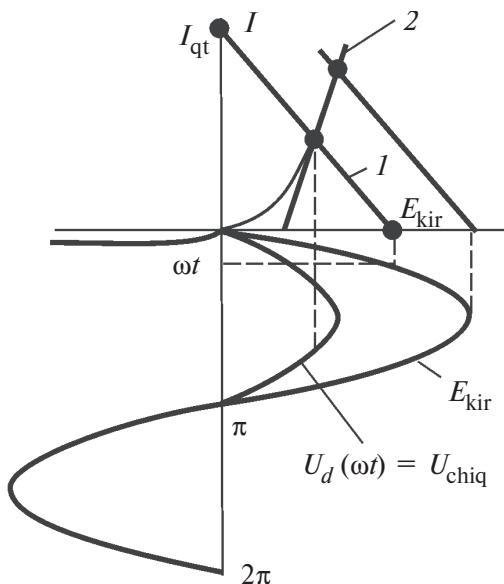
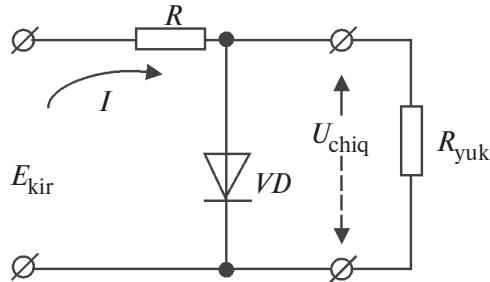
EYK manbayining chiqish qarshiligi juda ham kichik bo'lishini talab etmaydi:

$$R_{\text{yuk}} \gg R_{\text{chiqu}}; \quad R_{\text{yuk}} \gg R.$$

Ustki tomondan chegaralovchi diodli sxema, taxminan nolinchi darajadagi bo'lib, uning ishlash prinsipini tasvirlovchi ossillogrammalari 2.10-rasmda tasvirlangan.

Avvalgidek, $R_{\text{yuk}} \gg R$ va $E_{\text{kir}} \gg U_{\text{to'g'}}$ shartni inobatga olib, sxemani quyidagi tenglamalar sistemasi bilan yozamiz:

$$\begin{cases} E_{\text{kir}} = I \cdot R + U_{VD}; \\ U_{VD} = \varphi(I). \end{cases}$$

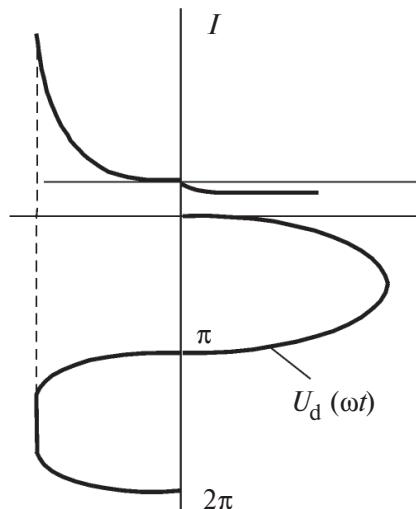
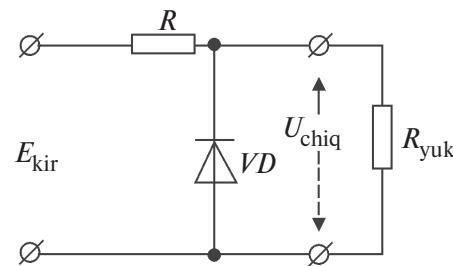


2.10-rasm. Parallel diodli chegaralagich.

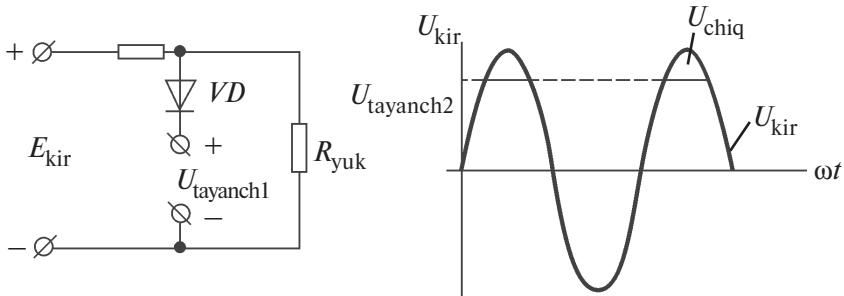
Bu yerda (1) tenglama yuklama to‘g‘ri chizig‘i, (2) esa diodning volt-amperli xarakteristikasi. Salt ishslash qisqa tutashuv tasniflari orqali yuklama to‘g‘ri chizig‘ini chizib ($I=0$, $U_d=E_{\text{kir}}$; $U_d=0$, $I_{\text{qt}}=\frac{E_{\text{kir}}}{R}$), ossillogrammani tuzamiz $U_d(\omega t)=U_{\text{chiq}}$. $U_{\text{to‘g‘}} \approx 0,3 \div 0,6$ V darajada ustki darajada chegaralashni hosil qilamiz.

2.11-rasmda nolinchi darajali ostki tomondan chegaralovchi parallel diodli chegaralagich va uning ossillogrammalari keltirilgan.

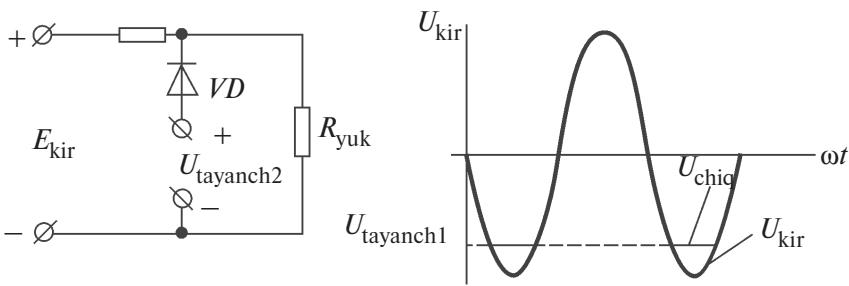
2.12 va 2.13-rasmlarda mos ravishda ixtiyoriy darajalarda ustki va ostki tomonlardan chegaralash sxemalari va ossillogrammalari tasvirlangan.



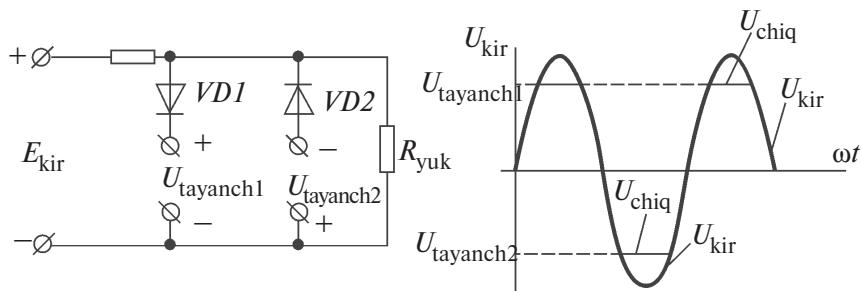
2.11-rasm. Nolinchi darajali ostidan chegaralovchi parallel diodli chegaralagich.



2.12-rasm. Ixtiyoriy darajadagi ustki tomondan parallel diodli chegaralagich.



2.13-rasm. Ixtiyoriy darajadagi ostki tomondan parallel diodli chegaralagich.



2.14-rasm. Ixtiyoriy darajali ikki tomonlama chegaralagich.

XULOSALAR:

- parallel diodli chegaralagichlar kirish signali manbayining ichki qarshiligi R_{kir} ga sezgir emas, lekin ketma-ket diodli chegaralagichlarda — kichik uzatish koeffisiyentiga, katta kirish signali ($10 \div 30$ volt) ga ega

bo'lishligi va bufer kaskadining yuklama qarshiligi R_{yuk} bilan moslashtirilishi lozimligi xosdir;

2) diodli chegaralagichlarning kamchiliklarini bartaraf etish uchun tranzistorli kuchaytirgich – chegaralagichlar ishlab chiqilgan bo'lib, ularning kirish signallari nisbatan kichik (100 mV atrofida), kirish qarshiligi nisbatan katta, chiqish qarshiligi esa kichik va chiqish signalining ko'rinishi (formasi ξ -to'g'ri burchaklik koeffitsiyenti) nisbatan yaxshi.

2.2. Katta signal rejimida tranzistorning chiziqli modeli

„Analogli sxemotexnika“ kursida tranzistorlarning kichik signallarda ishlashi va unda chiziqli element deb qaralgan bo'lsa, impuls rejimida tranzistor raqamli qurilmaga xos bo'lib, katta signal rejimida ishlaydi. Kichik signal rejimidan farqli o'laroq, o'zgarmas tok bo'yicha parametrining o'zgarishi 20–30 % bo'lsa, tranzistor katta signal rejimida qirqish rejimidan aktiv sohasidan to'yingan rejimiga va aksincha o'tadi. Odatda, impuls texnikasida tranzistor ikkita qarama-qarshi holatda: qirqish holatida (tranzistor yopiq) va to'yingan holatda (tranzistor ochiq va to'yingan) bo'ladi. Tranzistorning bu rejimda uzatish koeffitsiyenti birdan kichik, ya'ni u kuchaytirish xususiyatiga ega bo'lmaydi.

Bundan tashqari, tranzistorni ochiq rejim holatidan ikkinchisiga va aksincha o'tkazishda u aktiv holatda bo'ladi va ulab-uzish (o'tish holati) bir necha mikrosekundni tashkil etadi. O'tkinchi (aktiv) holatda tranzistorning uzatish koeffitsiyenti birdan bir necha marta katta bo'ladi. Katta signal rejimida tranzistorning tasniflari nochiziqli bo'lib, qo'shish prinsipi o'rinali bo'lmaydi.

Katta signal rejimida ishlovchi tranzistorlarning sxemasini tahlil qilish uchun nochiziqli uslublar qo'llanadi. Bunday uslublarga quyidagilar kiradi:

- 1) tranzistorning nochiziqli volt-amper tasnifini aproksimatsiyalash. Bu uslub aniq, lekin murakkab va mashaqqatli;
- 2) Furye qatorlari va integrallariga asoslangan uslub (garmomik tashkil etuvchilarga ajratish). Murakkab va mashaqqatli;
- 3) nochiziqli volt-amper tasniflarni bo'lakli-chiziqli funk-siyalarga approksimatsiyalash uslubi. Bu uslub nisbatan sodda, lekin approksimatsiya aniqligi 10–15 %;
- 4) muhandislik amaliyotida u keng miqyosda qo'llanadi.

Nochiziqli volt-amper tasnifini bo'lakli-chiziqli funksiya orqali approksimatsiyalanishini ko'raylik.

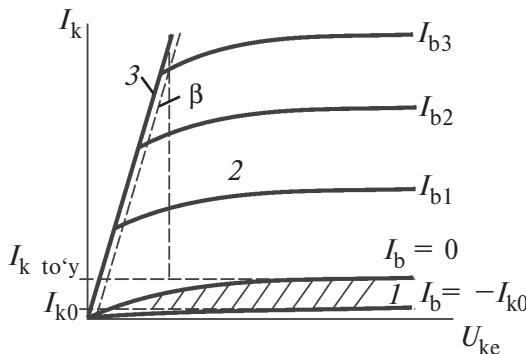
Ushbu uslublarning mazmunini tasvirlaymiz: bo'lak-bo'lak sohalar (kesma, to'yinish, o'tish sohasi) uchun nochiziqli volt-amper tasnifini bo'lakli-chiziqli funksiya orqali approksimatsiyalanadi. Har bir sohada volt-amperli tasnif asosidagi approksimatsiyalanuvchi funksiya Teylor qatori bilan tasvirlanadi. Aytib o'tilgan chiziqli approksimatsiyaning hamma hosilalarini ikkinchisidan boshlab hisobga olmaslik mumkin (qator ikki yig'indi bilan chegaralanadi: $a + b \cdot x$), o'zgarmas tashkil etuvchisini inobatga olinadi.

Tranzistorning elektr modelini hosil qilingan tenglama asosida, har bir soha uchun o'zgarmas doimiysini inobatga olib, sintezlanadi. Bunda modellar chiziqli bo'lib, uchala soha uchun va turlichadir. Tranzistorlarning h parametrli tizimidagi modeli keng qo'llaniladi.

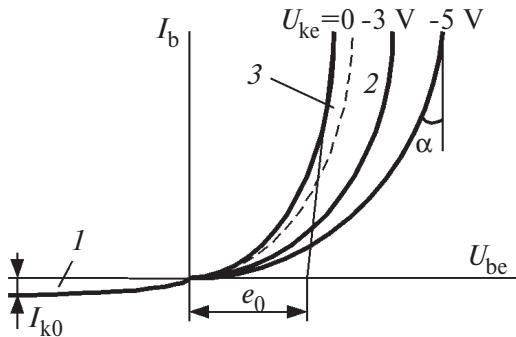
Bipolyar tranzistor kirish va chiqish tasniflarini approksimatisiyasini (umumiylashtirishli sxema uchun) va maydon tranzistori (indutsirlangan kanallii) uchun ham ko'ramiz.

2.15-rasmda bipolyar tranzistorning chiqish tasnifi tasvirlangan. Qirqish sohasi (I) va $I_b = 0$ va $I_b = I_{k0}$ tasnif oralig'ida I_{kbosh} va I_{k0} kollektor toklari qiymatlariiga mos keladi. To'yinish sohasi (3) U_{ke} kuchlanishning minimal qiymatiga mos keladi. To'yinish rejimida R_{ke} to'y tranzistorning qarshiligi og'ish chizig'i 3 ning tangensi $\tan \beta$ ga mos keladi.

Ular oralig'ida aktiv rejim 2 joylashgan. Tranzistorning kirish tasnifida (2.16-rasmga qarang) mazkur uchta soha ko'rsatilgan.



2.15- rasm. Bipolyar tranzistorning chiqish tasnifi.

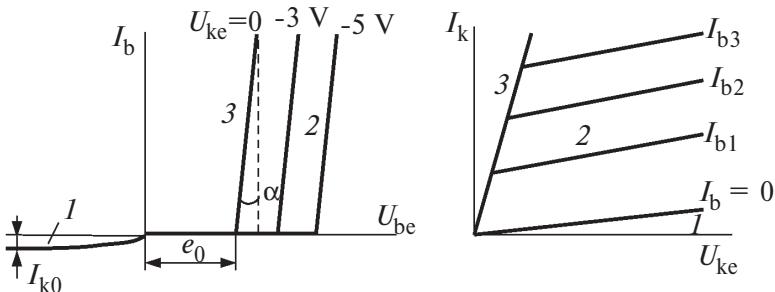


2.16-rasm. Bipolyar tranzistorning kirish tasnifi.

Indutsirlangan kanalli maydon tranzistori tasnifi ko'rib chiqilgan uch soha va ularning approksimatsiyasi ham o'xshash.

Tranzistorning qirqish sohasiga mos keluvchi kollektor toki qiymatini belgilaymiz. Umumiy bazali sxema uchun $I_e=0$ bo'lganligi cababli baza — kollektor oralig'ida teskari (qorong'ulik tok I_{k0} oqadi. (2.19-a rasmga qarang). Umumiy emitterli sxemadan $I_b = 0$ ni ta'minlash uchun emitter-baza o'tishda I_{k0} o'tishi kerak.

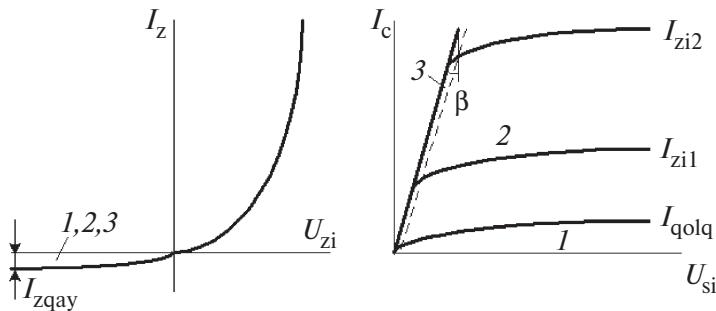
2.17-rasmida bipolyar tranzistorning kirish tasnifi, chiziqli approksimasiyasi, sohalar tasnifi tasvirlangan.



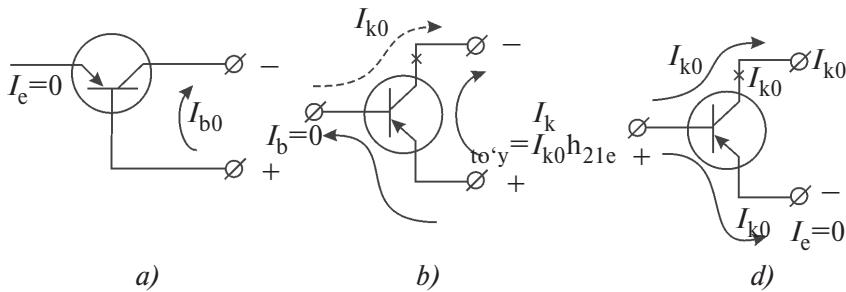
2.17-rasm. Bipolyar tranzistor kirish va chiqish tasnifining approksimatsiyasi.

(2.19 b-rasmga qarang). Bunda kollektor toki $I_k \text{ to'y} = I_{k0} \cdot h_{21e}$ bo'lib, umumiy bazali sxemadagidan h_{21e} marta katta bo'ladi.

$I_k \text{ to'y}$ tokni I_{k0} gacha kamaytirishni tranzisor bazasi musbat potensial bilan yopib amalga oshirish mumkin ($I_e=0$, $I_k=I_{k0}$) (2.19-d rasmga qarang).



2.18- rasm. Indusirlangan kanallli maydon tranzistorining kirish va chiqish tasniflari.



2.19-rasm. Qirqish sohasidagi kollektor toklari.

Ko‘rib o‘tilgan uch soha uchun, h -parametr tizimida, tranzistorning tasniflarini keltiramiz:

$$\begin{cases} U_1 = \psi(I_1, U_2); \\ \begin{pmatrix} U_1 \\ I_2 \end{pmatrix} = (h) \cdot \begin{pmatrix} I_1 \\ U_2 \end{pmatrix} \end{cases} \quad (1)$$

yoki

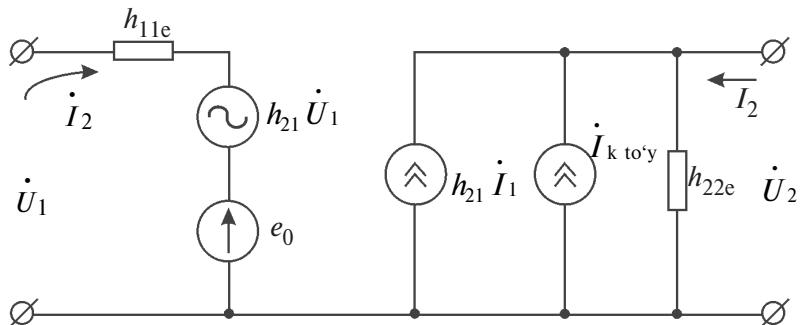
$$I_2 = \phi(I_1, U_2). \quad (2)$$

Bu tenglamalar doimiy tashkil etuvchilarini hisobga olishi kerak. O‘zgartirishlardan so‘ng quyidagilarni hosil qilamiz:

$$\begin{cases} \dot{U}_1 = h_{11e} \cdot \dot{I}_1 + h_{12e} \cdot \dot{U}_2 + e_0; \\ \dot{I}_2 = h_{21e} \cdot \dot{I}_1 + h_{22e} \cdot \dot{U}_2 + I_{e,to'y} \end{cases} \quad (1')$$

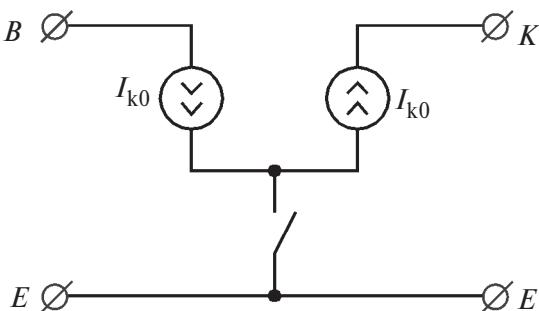
$$(2')$$

Tranzistorning elektr modelini Kirxgofning ikkinchi (1) va birinchi (2) qonunlarini hisobga olgan holda sintezlaymiz. (2.20-rasmga qarang).



2.20-rasm. 2-soha uchun tranzistorning elektr modeli.

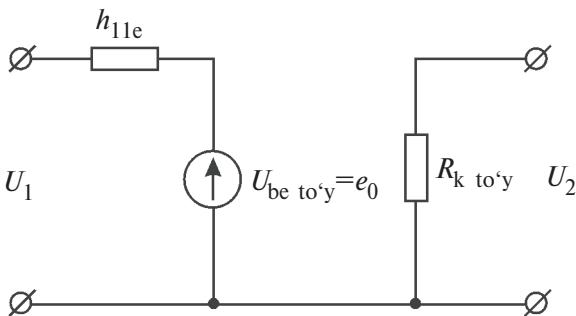
Ushbu model 2-soha aktiv rejimi uchun o‘rinli. Tranzistorning qirqish sohasi ($I_e=0$) uchun elektr modeli 2.21-rasmida tasvirlangan. Bunda baza emitterga (umumiyl shinaga) nisbatan musbat potensial berish bilan amalga oshiriladi.



2.21-rasm. 1- qirqish sohasi uchun tranzistorning elektr modeli.

To‘yinish sohasi (3) uchun tranzistorning modeli 2.22-rasmdagi ko‘rinishiga ega. Bu yerdagi e_0 ning kirish tasnifini $U_{be\text{ to'y}} \approx 0,2 \div 0,5$ V (2.17-rasmga qarang), $h_{11e} = \operatorname{tg}\alpha$ (2.17-rasm), $R_{k\text{to'y}} = \operatorname{tg}\beta$ (2.15-rasm) approksimatsiyalab aniqlanadi.

Demak, tranzistorning aktiv sohasidagi 3-soha uchun tranzistorning elektr modeli chiziqli modeliga mos kelib, doimiy tashkil etuvchilar e_0 va $I_{k\text{to'y}}$ bilan to‘ldiriladi. Tranzistorning qirqish sohasidagi modeli baza-kollektor oralig‘idagi



2.22-rasm.

emitterning uzilgan holatini, ya’ni I_{k0} tok oqishini tasvirlaydi.

Tranzistorning to‘yinish rejimidagi modeli amalda baza, kollektor va emitter elektrodlari qisqa tutashuvini anglatadi, chunki $R_{k to'y} \approx (1 \div 10) \Omega$; $e_0 \approx (0,2 \div 0,5) V$; $h_{11e} \approx (10 \div 100) \Omega$. Tranzistorning to‘yinishini ta‘minlash uchun baza to‘yinish tokidan kattaroq qiymatdagi tokni bazaga berish kerak.

2.3. Tranzistorli kalitni hisoblash

To‘yinish rejimida tranzistorli kalitni hisoblash uslubini ko‘ramiz. 2.23-rasmida tranzistorli kalit sxemasi keltirilgan. Kalitni to‘yinish rejimiga keltirish uchun, kirish impulsi manfiy bo‘lib, hisoblashda E_k , R_k , $R_b(E_i)$ va tranzistor to‘g‘ri aniqlanadi.

Musbat kirish impulsi uchun $n-p-n$ tranzistor qo‘llaniladi, kalit sxemasi avvaliga o‘xshash bo‘ladi.

O‘zgarmas tok bo‘yicha sxemaning hisobi odatdagidek bo‘lib, lekin to‘yinish (2) rejimi uchun tranzistor tasnifi hisobga olinadi:

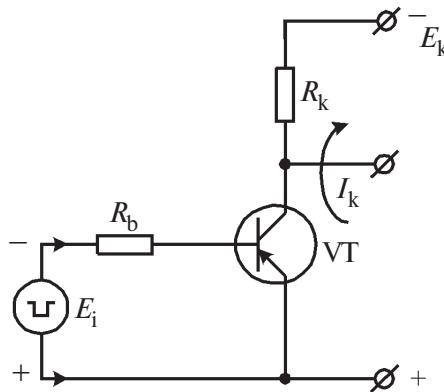
(1)

$$\begin{cases} E_k = U_{ke to'y}; \\ U_{ke to'y} = I_k \cdot R_{k to'y}. \end{cases} \quad (2)$$

Yuk chizig‘i (1) ikki nuqta (salt va qisqa tutashuv) orqali quriladi:

salt holat: $I_k = 0$, $U_{ke} = E_k$.

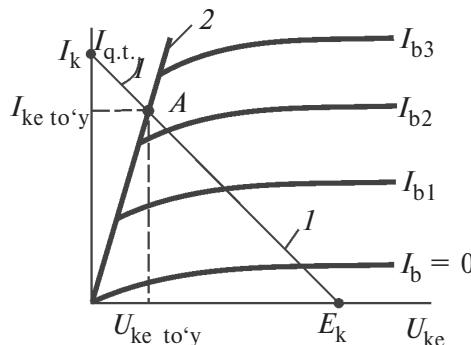
qisqa tutashuv: $U_{ke} = 0$, $I_{q.t.} = \frac{E_k}{R_k}$.



2.23-rasm. To'yinish rejimidagi tranzistorli kalit sxemasi.

Yuk chizig'i (1) ning to'yinish chizig'i (2) bilan kesishish «A» nuqtasi quyidagilardan aniqlanadi: I_k bosh., U_{ke} bosh. va I_b bosh. Kalitli sxemani loyihalashda kollektor toki to'yinish rejimida, odatda, berilgan bo'lib, tranzistor tipini ruxsat etilgan tok orqali va «A» nuqta (demak, $I_{q.t.}$) orqali aniqlanadi.

Bu tokning qiymati orqali qarshilik R_k ($R_k = \frac{E_k}{I_{q.t.}}$) hisoblanadi.

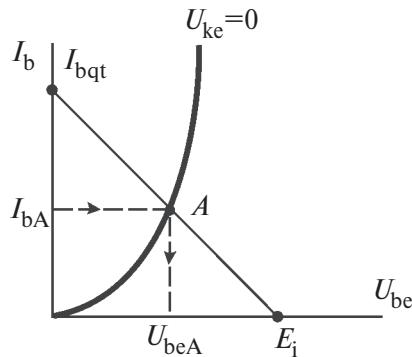


2.24-rasm. O'zgarmas tok bo'yicha kalitni hisoblash

Qarshilik R_b ni hisoblash uchun tranzistorning kirish tasnididan to'yinish rejimi ($U_{ke} \approx 0$) uchun foydalanamiz. Baza toki E_i va qarshilik R_b lardan $I_b \geq I_{b3}$ bo'lishi kerak.

2.25-rasmga binoan «A» nuqtani kirish tasnididagi baza toki qiymatiga mos bo'lgan baza-emitter kuchlanishini chiqish

tasnifiga belgilaymiz. Agarda E_i berilgan bo'lsa, yuk chizig'i salt rejimdan (E_i) «A» nuqta orqali o'tib, tokning qisqa tutashuv I_b q.t. qiymatini aniqlaydi. Qisqa tutashuv toki I_b q.t. = $\frac{E_i}{R_b}$, bo'lganligidan qarshilikning qiymatini aniqlash mumkin ($R_b = \frac{E_i}{I_b}$). Agarda E_i katta (3÷5 V) bo'lsa, yuk chizig'i noto'g'ri qurilgan bo'ladi.



2.25- rasm. Tranzistorning kirish tasnifi.

Bunday holda «A» nuqta uchun yuk chizig'isiz quyidagi tenglamalar sistemasi R_b ni aniqlash uchun o'rinali bo'ladi:

$$R_b = \frac{E_i - U_{be\ A}}{I_{b\ A}};$$

$$\left\{ \begin{array}{l} E_k = I_{b\ A} \cdot R_b + U_{be\ A}; \\ U_{be\ A} = f(I_b; U_{ke}); \end{array} \right. \quad (1)$$

$$\left\{ \begin{array}{l} E_k = I_{b\ A} \cdot R_b + U_{be\ A}; \\ U_{be\ A} = f(I_b; U_{ke}); \end{array} \right. \quad (2)$$

To'yinish jarayonini tezlashtirish maqsadida ba'zan kalit sxema uchun to'yinish koeffitsiyenti tushunchasi kiritiladi.

To'yinish koeffisiyenti: $S = \frac{I_b}{I_{b\ to'y}}$, $I_{b\ to'y} = I_{b\ A}$.

Koeffitsiyentning taklif etilgan qiymati $S \approx 1,5 \div 2$, chunki S ning ortishi bilan kalitning ularish vaqtini kamayadi, lekin bunda kalitning uzilish vaqtini ortadi.

Kalitning oddiy hisobi:

$I_{k\text{ bosh}} = («A»)$, va E_k nuqtalar koordinatalari);
 $I_{k\text{ bosh}} = 0,1 A$; $E_k \approx 10 V$ deb olamiz;

$$I_{q.t.} = I_{k\text{ bosh}} \Rightarrow R_k = \frac{E_k}{I_{k\text{ bosh}}} = \frac{10}{0,1} = 100 \Omega;$$

$$I_{b\text{ bosh}} = \frac{I_{k\text{ bosh}}}{h_{21e}} = \frac{0,1}{50} \approx 2 \text{ mA}.$$

$S=2$ deb qabul qilamiz, bunda $I_b = S \cdot I_{b\text{ to'y}} = 4 \text{ mA}$.

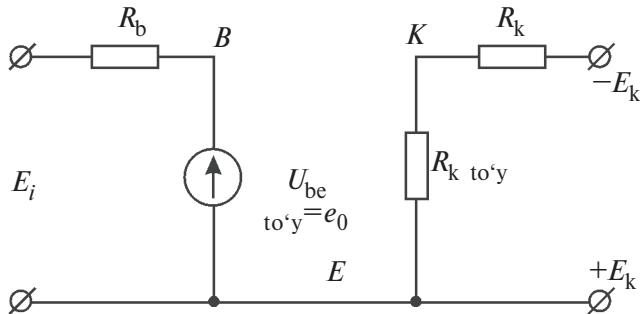
R_b ni hisoblaymiz. $E_i = 5 V$, $U_{be\text{ A}} \approx 0,4 V$ bo‘lganida quyidagiini hosil qilamiz:

$$R_b = \frac{E_i - U_{be\text{ A}}}{I_{b\text{ A}}} ; R_b = \frac{5}{4 \cdot 10^{-3}} = 1,2 k\Omega .$$

Tranzistor uchun taxminiy talablar:

$$U_{ke\text{ o'tish}} = 15 \div 20 V; \quad I_{k\text{ max}} = 150 \div 200 \text{ mA}; \quad h_{21e} \approx 50.$$

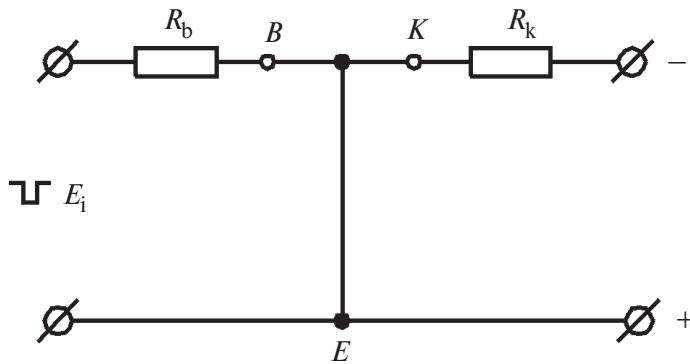
Kalitning to‘yingan sohasi uchun to‘liq modeli 2.26-rasm-dagi ko‘rinishda bo‘ladi.



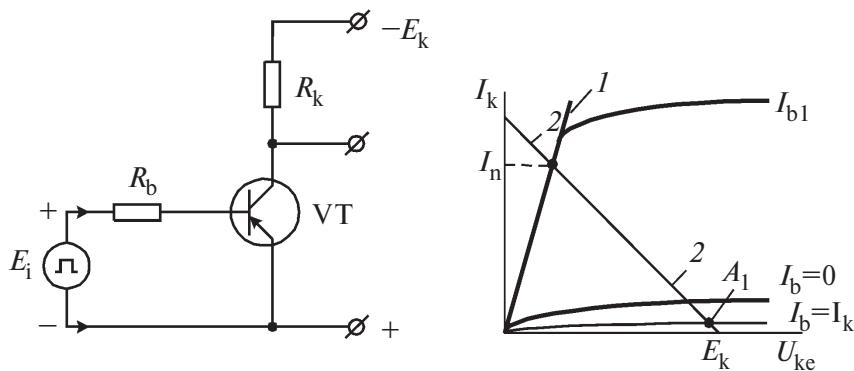
2.26-rasm. Kalitning $I_b \geq I_{b\text{ to'y}}$ holati uchun to‘liq modeli.

Bunda $R_{k\text{ to'y}} \ll R_k$ bo‘lib, $U_{ke\text{ to'y}} \approx 0$ ni ta’minlaydi. Sodda variantida (2.27-rasm) tranzistor qutblari K , E va B ni bir potensialli deb hisoblash mumkin.

Kalitni qirqish rejimida hisoblash. Kalit sxemasi va o‘zgarmas tok bo‘yicha hisoblash holatlari 2.28-rasmida kelti-



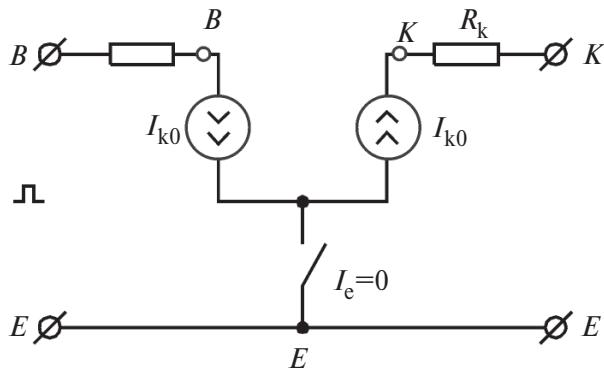
2.27-rasm. $I_b \geq I_b$ to'y holat uchun kalitning sodda modeli.



2.28-rasm. Kalitli sxemaning qirqish rejimi va o'zgarmas tok bo'yicha elementlarni hisoblash.

rilgan. Tranzistorni yopish uchun uning qirqish qismiga musbat impuls keladi. Tranzistorning to'liq yopilishi uchun A_1 ishchi nuqtasi ($I_b = -I_{k0}$) tasnifining eng ostki qismiga joylanishi lozim, bunda U_{ke} qir. $\approx -E_k$. O'zgarmas tok rejimi bo'yicha hisoblash ham xuddi shuningdek bo'ladi.

2.29-rasmida qirqish rejimidagi kalit modeli keltirilgan. Tranzistorni yopish rejimini ta'minlovchi (nuqta A_1) qiymatni topish uchun kalitning kirish qismiga keluvchi (E_i) impuls amplitudasini hisoblaymiz.



2.29-rasm. Qirqish rejimidagi kalit modeli.

Tranzistorning kirish tasnifini quyidagi ma'lum ifoda bilan yozamiz:

$$I_b = I_{b \text{ to'y}} \cdot \left(e^{\frac{-U_{be}}{\Phi_t}} - 1 \right),$$

bu yerda: $I_{b \text{ to'y}}$ — baza tokining teskari ulangan tranzistor uchun qiymati;

Φ_t — issiqlik potensiali (25 mV normal holatdagi $T=293$ K);

$I_{b \text{ to'y}} = -I_{k0}$ qirqilish rejimida. Bunda

$$I_b = I_{k0} \cdot \left(e^{\frac{-U_{be}}{\Phi_t}} - 1 \right).$$

Agarda $e^{\frac{-U_{be}}{\Phi_t}} \ll 1$ bo'lsa, $I_b = -I_{k0}$ bo'ladi va tranzistorli kalitning A_1 nuqtada ishlashini ta'minlaydi. Ushbu holat

$e^{\frac{-U_{be}}{\Phi_t}} \ll 1$ ni ta'minlash uchun $U_{be} \approx 10$ $\Phi_t = 250$ mV bo'lishi kerak.

$$E_i = I_{k0} \cdot R_b + U_{pr \text{ max}} = 0,4 \text{ V.}$$

Impuls amplitudasini aniqlaymiz:

$$E_i = U_{be \text{ qirqish}} + I_{k0} \cdot R_b.$$

Kuchlanish qiymati $I_{k0} \cdot R_b$ — o'nlab millivolt, shuning uchun $E_i \approx (0,3 \div 0,5) \text{ V}$ bo'ladi.

Kalitli sxemaning soddalashtirilgan modeli $(0,3 \div 0,5) \text{ V}$ baza kuchlanishida kollektor va emitter uzuq holatda bo'ladi.

XULOSALAR

Tranzistorli kalit, asosan, ikki holatda (qirqish va to'yinosh) bo'ladi:

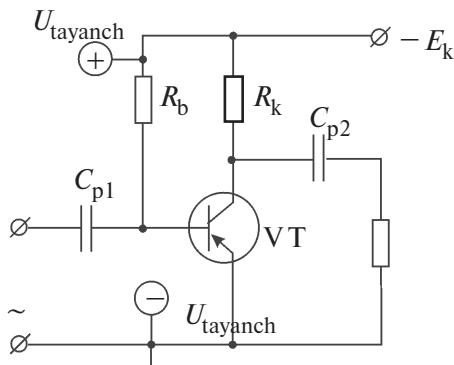
1. Tranzistorli kalitning to'yinosh rejimi. Uning soddalash-tirilgan modelida K kollektor va E emitter birlashtirilgan. Bunda $I_b = I_{b\text{ to'y}} \cdot S$. Agarda E_i berilgan bo'lsa, R_b ni hisoblanadi.

2. Tranzistorli kalitning qirqish rejimida K kollektor va E emitter uzuq bo'lib, bazaga $0,3 \div 0,5 \text{ V}$ yopish kuchlanishi beriladi.

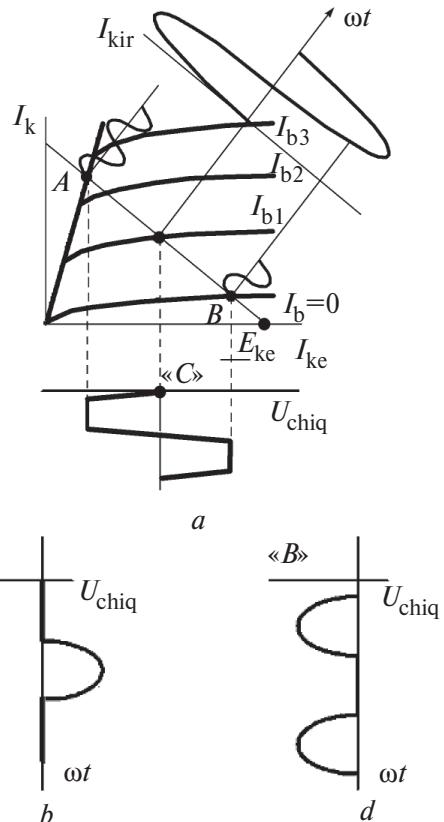
Tranzistorli kalitlarning afzalliklari: kichik baza toki bilan katta qiymatli I_k kollektor tokini boshqarilishidir. Demak, KE kalit yoysiz (kontaktsiz) o'chirib-ulagich vazifasini bajaradi.

2.4. Tranzistorli chegaralovchi kuchaytirgich

2.30-rasmda chegaralovchi kuchaytirgichning prinsipial sxemasi keltirilgan. Chegaralovchi kuchaytirgich tranzistorli kalit bo'lib, aktiv rejimdan qirqish va to'yinosh rejimiga o'tadi. Bunda signalning ostki va ustki qismlarini chegaralaydi (C nuqtada o'zgarmas tokli rejimdagi ikki tomonlama chegaralagich, 2.31- a rasm). Ustki qismidan chegaralash uchun ishchi nuqtasi to'yinosh rejimida («A» nuqta), ostki qismidan esa qirqish rejimi («B» nuqta) (2.31- b , d rasmlarga qarang).



2.30-rasm. Tranzistorli chegaralovchi kuchaytirgich.



2.31-rasm. Ikki tomonlama chegaralash (a), ustidan (b), ostidan (d).

Tranzistorli chegaralovchi kuchaytirgichning afzalliklari:

- 1) uzatish koefitsiyenti $K_i \gg 1$ bo‘lgani uchun nisbatan kichik signalni talab etadi (yuzlarcha millivolt);
- 2) chiqish qarshiligi kichik bo‘lganligi uchun yuklama bilan chegaralagichni moslashtirishni ta’minlaydi;
- 3) chiqish signalining to‘g‘ri burchakli koefitsiyenti katta.

2.5. Tranzistorli kalitlarning dinamik tasniflari

Tranzistorli kalitlarda axborot buzilmasdan, sifatlari uzatilishi uchun hamda to‘g‘ri burchakli impulslar spektrining hamma garmonik tashkil etuvchilari yoki impulslar ketma-ketligi bir xildagi kuchaytirish koefitsiyenti va garmonik tashkil etuvchilarining orasidagi faza siljishi o‘zgarmasligi lozim.

Mazkur shartni amplituda chastotali xarakteristika (ACHX) ning ishchi chastota diapazonida bir xilligi bilan va faza chastotali xarakteristika (FCHX)ning chiziqli ortishi bilan ta'minlanadi.

Chastotali xarakteristikaniнg buzilishi (o'zgarishi) sxemada reaktiv elementlar mavjudligi tufayli sodir bo'ladi (ostidan C_p , ustidan $C_{n\Sigma}$), bundan tashqari, yuksak chastota sohasida tranzistorning inersionlik xususiyati ham ta'sir etadi. Bu xususiyatlarini vaqt doimiysi τ bilan baholanadi. Vaqt doimiysi tranzistorning f_{cheg} chegaraviy kuchaytirish chastotasini aniqlaydi. Chegaraviy kuchaytirish chastotasi tranzistorning ularnish sxemasiga bog'liq:

$$f_{\text{cheg UE}} \ll f_{\text{cheg UB}} (h_{21} \text{ marta}).$$

Tranzistorning umumiylar emitterli — UE va umumiylar bazali — UB ularnish sxemalari uchun vaqt doimiysi quyidagicha aniqlanadi:

$$\tau_\beta = \frac{1}{2 \cdot \pi \cdot f_{\text{cheg UE}}}; \quad \tau_\alpha = \frac{1}{2 \cdot \pi \cdot f_{\text{cheg UB}}}.$$

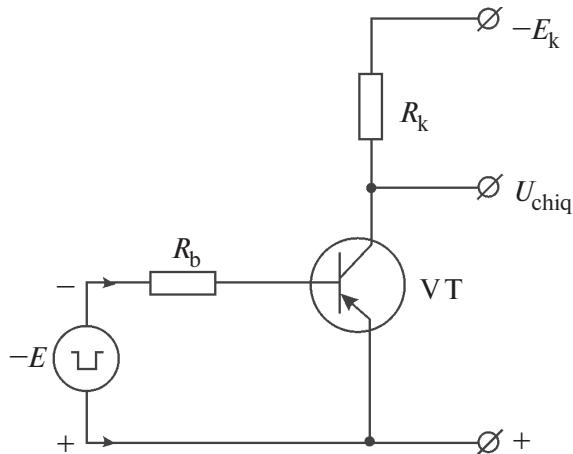
Tranzistorning vaqt doimiysi munosabati: $\tau_\alpha \ll \tau_\beta$ ($\beta = h_{21E}$ marta), demak, umumiylar baza — UB sxemasida chastota hususiyatlari yaxshi bo'ladi.

Agarda tranzistorli kalitning kirish qismiga to'g'ri burchakli ideal impulslar berilsa, uning chiqish qismidagi impulslar $C_{n\Sigma}$ bo'lmasa ham buziladi, bu tranzistorning inersionlik xususiyatidan bo'ladi.

2.32-rasmda keltirilgan sxemadan tranzistorli kalitda buzilishni ko'raylik. Kirish impulsni ideal to'g'ri burchakli shaklanishni ta'minlaydi.

2.33-rasmda tranzistorli kalitning ishlash prinsipini tasvirlovchi ossillogrammalar tasvirlangan. 2.33 a-rasmda esa $E(t)$ kirish impuls ketma-ketligi keltirilgan. $0 \div t_1$ oraliqda impuls amplitudasi musbat (+E), uning qiymati $(0,3 \div 0,5)V$ dan katta bo'lib, tranzistorning qirqish (yopish) rejimini ta'minlaydi.

Bunda baza toki $I_b = -I_{k0}$ (2.33 b-rasm), kollektor toki $I_k = -I_{k0}$ (2.33-d rasm) va kollektor emitter $U_{ek} \approx -E_k$ kuch-



2.32-rasm. Tranzistorli kalit.

lanishi t_1 vaqtida U_{cheg} kuchlanishi $-E$ ga o'tadi. Manfiy kuchlanish tranzistorni ochadi va emitter-baza o'tishdan $I_b = \frac{E}{R_b}$ toki oqadi, bu tok tranzistorni to'yinish rejimiga o'tkazadi: $I_b \geq I_b \text{ to'y}$. Emitter-baza o'tishning shuntliligi ta'sirida va C_{be} kichik qarshilikligi E.Y.K. E kirishda o'zgaradi (2.33 b- rasmga qarang). Tranzistorning inersionliligidan umumiy emitterli UE-sxemada vaqt doimiysi τ_β kollektor toki eksponensial qonuniyat bilan, boshlang'ich t_1 tuyulish ifodasidan $I_{\text{tuyil to'y}} = I_b \cdot h_{21e}$ o'zgaradi. Agarda tranzistor har doim aktiv sohada ishlaganida edi, keltirilgan ifoda o'rinni bo'lar edi, lekin oz vaqt o'tishi bilan u to'yinish rejimiga o'tadi va kollektor toki $I_{k \text{ to'y}}$ qiymatiga erishadi (2.32- rasmga qarang). Kalit chiqish qismida kuchlanish t_1 vaqtadan $-E_k + I_{k0} \cdot R_k \approx -E_k$; U_{ke} gacha I_k tok qonuniyatini takrorlab o'zgaradi, chunki $U_{ke} = -E_k + I_k \cdot R_k$. Bunda tranzistor o'chishi, qirqish rejimidan to'yinishga o'tishi, lekin I_k tok uchun va U_{ke} kuchlanish uchun (2.33 e- rasmga qarang). O'chirilish vaqtini oshirish uchun to'yinish koefisiyenti S ni, ya'ni I_b ni, o'z navbatida esa $I_{\text{to'y}}$ oshiriladi. Lekin S qiymatning oshirilishiga chegara mavjud.

Tranzistorning ulanish vaqtini t_{ulan} ni hisoblaymiz. Kollektor toki quyidagicha aniqlanadi:

$$I_k = I_{k \text{ o}'\text{rn}} \cdot \left(1 - e^{-\frac{t}{\tau_\beta}} \right),$$

bu yerda τ_β — vaqt doimiysi. UEli tranzistor uchun

$$I_{k \text{ o}'\text{rn}} = I_{\text{tuyill}} ; \\ I_k = I_{\text{tuyill}} \cdot \left(1 - e^{-\frac{t}{\tau_\beta}} \right) , \text{ bu yerda } I_{\text{tuyill}} = h_{21e} \cdot I_b .$$

I_{tuyill} ning qiymatini qo'yib quyidagini hosil qilamiz:

$$I_k = h_{21b} \cdot I_b \cdot \left(1 - e^{-\frac{t}{\tau_\beta}} \right);$$

$t = t_{\text{yoqish}}$ vaqt uchun kollektor toki I_k to'y qiymatga erishadi. $t = t_{\text{yoqish}}$, $I_k = I_{k \text{ to}'y}$ larni o'rniga qo'ysak quyidagicha bo'ladi:

$$I_{k \text{ to}'y} = h_{21e} \cdot I_b \cdot \left(1 - e^{-\frac{t_{\text{ulon}}}{\tau_\beta}} \right);$$

$I_{k \text{ to}'y} = I_{b \text{ to}'y} \cdot h_{21e}$ ni inobatga olsak, hosil qilamiz:

$$I_{b \text{ to}'y} \cdot h_{21e} = I_b \cdot h_{21e} \cdot (1 - e^{-\frac{t_{\text{ulan}}}{\tau_\beta}});$$

O'zgartirishlardan so'ng quyidagini hosil qilamiz:

$$\frac{I_{b \text{ to}'y}}{I_b} = 1 - e^{-\frac{t_{\text{yo}'q}}{\tau_\beta}},$$

bundan

$$e^{-\frac{t_{\text{yo}'q}}{\tau_\beta}} = 1 - \frac{I_{b \text{ to}'y}}{I_b}; \quad e^{\frac{-t_{\text{yo}'q}}{\tau_\beta}} = \frac{I_b - I_{b \text{ to}'y}}{I_b};$$

$$e^{\frac{t_{\text{yo}'q}}{\tau_\beta}} = \frac{I_b}{I_b - I_{b \text{ to}'y}}; \quad e^{\frac{t_{\text{yo}'q}}{\tau_\beta}} = \frac{\frac{I_b}{I_{b \text{ to}'y}}}{\frac{I_b}{I_{b \text{ to}'y}} - 1};$$

$$e^{\frac{t_{yo'q}}{\tau_\beta}} = \frac{S}{S-1}.$$

Bundan ularish vaqtini aniqlaymiz:

$$t_{yo'q} = \tau_\beta \cdot \ln \frac{S}{S-1},$$

chunki

$$\ln \frac{S}{S-1} = \ln \frac{1}{1 - \frac{1}{S}} = -\ln \left(1 - \frac{1}{S} \right),$$

$(\ln(1-x) \approx -x)$ bo'lganligi uchun. S ning katta qiymatlarida uning teskari qiymati $\frac{1}{S} \rightarrow 0$, bunda: $t_{yo'q} = \frac{\tau_\beta}{S}$ (taqrifiy ifoda).

$t_{yo'q}$ dan so'ng tranzistorning vaqt doimiysi o'zgarib, $\tau_{to'y} \neq \tau_\beta$ qiymatga erishadi.

Vaqtning t_2 momentidan so'ng $E > 0$, tranzistor qayta yopiladi, lekin tranzistorning to'yinish rejimiga qadar kechikish, bazadagi teshiklarni turtib ochishi uchun $I'_b = -\frac{E}{R_b}$ qiymatga erishadi (2.33-b rasmga qarang) va $-I_{k0}$ gacha kamayadi. Shunday vaqtga kollektor toki I_k va kollektor kuchlanishi U_{ke} xam kechikadi (2.33 d, e- rasmlar).

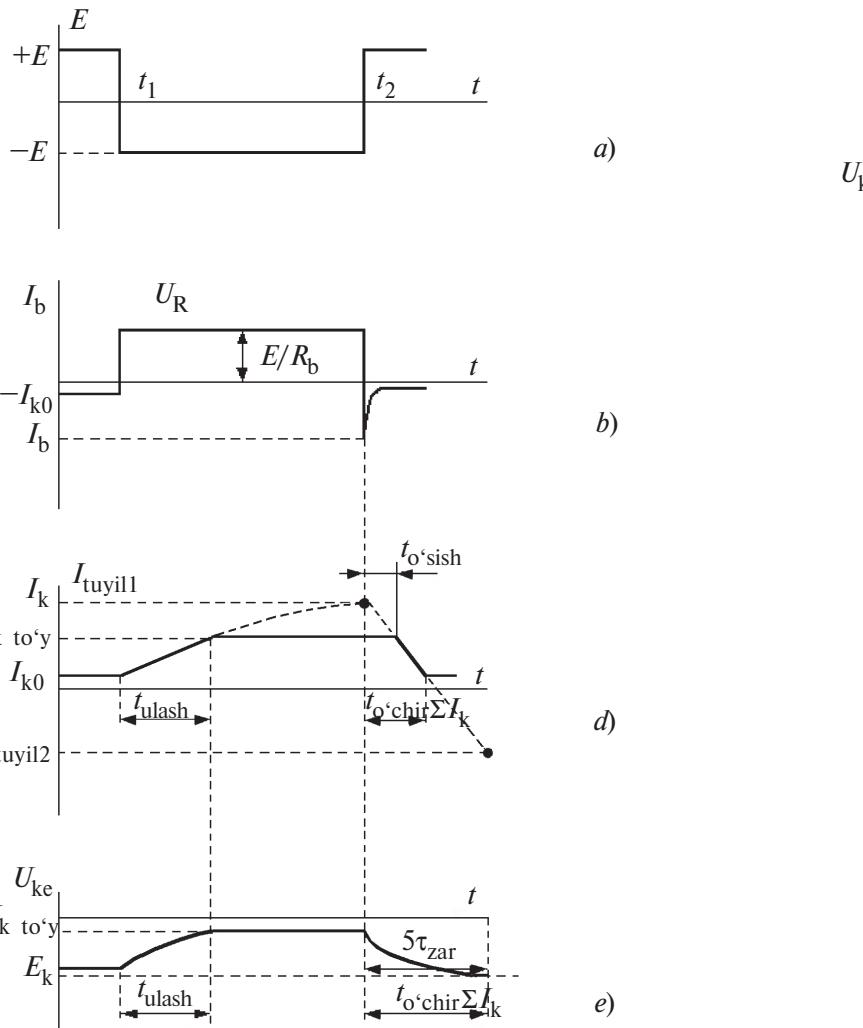
Tortib surib olish vaqtini nazariy jihatdan quyidagicha hisoblash mumkin. t_2 vaqtdan so'ng I_k tok I_{tuyil1} dan I_{tuyil2} gacha o'zgarishi kerak:

$$I_{tuyil2} = I'_b \cdot h_{21e},$$

$$\text{bu yerda } I'_b = \frac{-E_i}{R_b}.$$

t_{sur} vaqtini t_{yoq} kabi aniqlash mumkin. t_{sur} vaqtida I_k tok I_{tuyil} dan $I_{k to'y}$ gacha o'zgaradi, bundan

$$t_{sur} = \tau_{to'y} \cdot \ln \frac{|I_{tuyil1} + I_{tuyil2}|}{|I_{k to'y} + I_{tuyil2}|}, \quad t_{sur} = \tau_{to'y} \cdot \ln \frac{I_b + I'_b}{I_{b to'y} + I'_b}.$$



2.33- rasm. Tranzistorli kalitning ishlash ossillogrammalarini.

Bundan ma'lum bo'ladiki, S ortishi bilan t_{yoq} kamayadi, lekin t_{sur} ortadi ($S \uparrow t_{yoq} \downarrow \Rightarrow t_{sur} \uparrow$), shuning uchun $S = 1,5 \div 2$ olinishi taklif etiladi.

t_{yoq} vaqtini aniqlaymiz. Ushbu vaqtida kollektor toki I_k to'y dan I_{k0} gacha kamayadi.

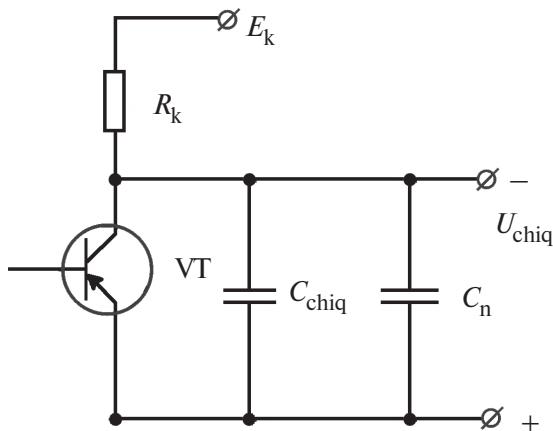
$I_{o\text{chir}} = \tau_\beta \cdot \ln \frac{I_{b\text{ to'y}} + I'_b}{I'_b}$; bunda kollektor toki bo'yicha uchirilish summa vaqtiga quyidagicha bo'ladi:

$$I_{o\text{chir} \Sigma I_k} = t_{\text{sur}} + t_{o\text{chir}} I_k.$$

O'chirilish vaqtiga $t_{o\text{chir}}$ ni kuchlanish U_{ke} bo'yicha belgilaymiz. U bir qancha $I_{o\text{chir} \Sigma I_k}$ dan $I_{o\text{chir} \Sigma U_k}$ gacha farqlanib, unga $C_{n\Sigma}$ ta'sir etadi.

$C_{n\Sigma} = C_n + C_{o\text{chir}} + C_m$, bu yerda C_{ochir} — tranzistorning chiqish sig'imi; C_{ke} , C_m — montaj sig'imi; C_n — yuklama sig'imi (2.34- rasmiga qarang). Odatda, $C_{n\Sigma} 10\div100$ pf qiymat oraliq'ida bo'ladi.

Kondensatorni $C_{n\Sigma}$ zaryadlash doimiysi $\tau_{zar} = R_k \cdot C_{n\Sigma}$ bo'lib, U_{ke} orqa frontining kechikishi o'chirilish vaqtiga $t_{o\text{chir}} = (3 \div 5) \cdot \tau_{zar}$ ni aniqlaydi. $\tau_{zar} \gg \tau_\beta$ bo'lganligi uchun kuchlanish U_{ke} bo'yicha uch o'chirilish vaqtiga $t_{o\text{chir}U_{ke}} \gg t_{yoq}$, $t_{o\text{chir}U_{ke}} = t_{o\text{chir}I_k}$. Tezkor sxemalarni loyihalashda ulab-uzish funksiyasi uchun I_k ni qo'llash lozim.



2.34-rasm.

XULOSALAR

- Tranzistorli kalit sxemalarda chiqish impulsleri U va I kirish impulslariga nisbatan kechikkan bo'ladi.

2. Old fronti t_{yoq} kechikish vaqtı $\tau_\beta(\tau_\alpha)$ ga proporsional va S ga teskari proporsional: $t_{yoq} = \frac{\tau_\beta}{S}$, I va U lar bo'yicha ulanish vaqtı bir xil.

3. O'chish vaqtı $t_{o'chir} = t_{rass} + t_{o'chir}$; t_{sur} vaqt $\tau_{to'y}$ ga tuyinish koefitsiyenti S ga ham proporsional, shuning uchun uni 2 dan kichik qilib tanlanadi.

4. $t_{o'chir} \ll t_{o'chir} U$ ke, chunki $t_{o'chir} U$ ke bunday aniqlanadi: $\tau_{zar} = R_k \cdot C_{n\Sigma}$. Uni kamaytirish uchun R_k kiritiladi.

3. MULTIVIBRATORLAR

3.1. Multivibratorlar haqida umumiy ma'lumotlar

Chiqish kuchlanishi shakli sinusoidal shakldan farqli bo'lgan qurilmalar keng qo'llaniladi. Bunday tebranishlar *relaksatsion tebranish* deb atalib, generatorning boshqa turidir. Multivibrator (lotincha so'zlar multim— ko'p va vibro—tebrataman) — relaksatsion impuls generatori impulsi deyarli to'g'ri burchakli ko'rinishda bo'lib, musbat teskari aloqali kuchaytirgich ko'rinishidagi qurilmadir.

Multivibratorlar ikki turga bo'linadi: avtotebranishli (turg'un holatga ega bo'lmaydi) va kutuvchi (bir turg'un holatlari, shuning uchun birvibrator deb ataladi).

Multivibratorning ishlashi kondensator C da energiya yig'ilib, R qarshilikda razryadlanishiga asoslangan. Bu ulabuzish tranzistorli kalitda amalga oshiriladi.

Multivibratorlarni bipolyar tranzistorlarda, operatsion kuchaytirgichlarda amalga oshiriladi.

3.2. Tranzistorli multivibrator. Ishlash prinsipi, ossillogrammalari

Multivibrator ikki kaskadli musbat teskari aloqali RC -kuchaytirgichdan iborat. Buning uchun ikki kaskadli UEli ulangan sxema (3.1-rasm) yoki ikkita invertirlovchi o'zgarmas tokli operatsion kuchaytirgich ishlatalidi.

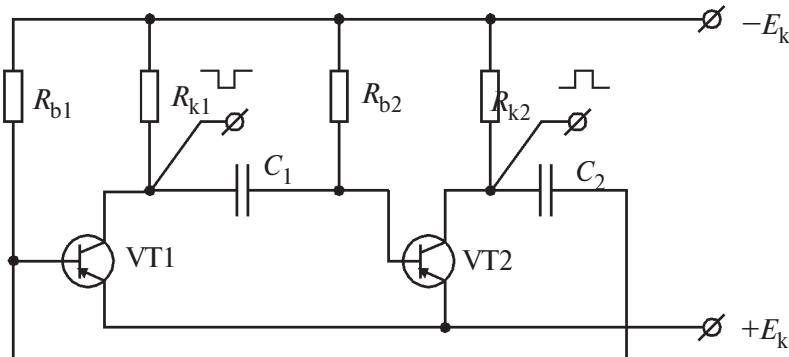
Multivibratorni uyg'otish uchun ikki shart bajarilishi — fazasi va amplitudasi balansda bo'lishi kerak:

$$\text{faza balansi:} \quad \phi_{ta} + \phi_y = 0^\circ ;$$

$$\text{amplituda balansi:} \quad k_\beta \geq 1 .$$

Teskari aloqa omili $\beta = 1$ va $\phi_{ta} = 0^\circ$ bo'lganligi uchun kuchaytirgichning faza siljishi $\phi_y = 0^\circ$ bo'lib, UE sxemali ikki kaskad bilan amalga oshiriladi.

Bipolyar tranzistorli multivibratorlar, odatda, kollektorbaza aloqali simmetrik sxemadan tuziladi (3.2- rasmga qarang). Sxema simmetrikligi joylashgan elementlarining bir xilligini bildiradi: rezistorlar $R_{k1} = R_{k2}$, $R_{b1} = R_{b2}$ va kondensatorlar $C_1 = C_2$; tranzistorlar parametrlari bir xil.



3.1-rasm. Tranzistorli multivibratorning prinsipial sxemasi.

Multivibrator umumiy emitterli ikkita kuchaytirgich kas-kadidan iborat bo‘lib, chiqish kuchlanishlari bazalariga uza-tiladi. Keltirilgan multivibrator sxemasida $p-n-p$ tipli tranzistor qo‘llanilgan. Sxemani E_k tok manbayiga ulanganida har ikkala tranzistor ochiq va kollektor toklari mavjud. Ularning ishchi nuqtalari aktiv sohada bo‘ladi, chunki R_{b1} , R_{b2} qarshiliklardan manfiy sifjish kuchlanishi beriladi. Lekin sxemaning bunday holati noturg‘un. Sxemada musbat teskari aloqa bo‘lgani uchun $\beta \cdot k_i \geq 1$ va ikki kaskadli kuchaytirgich o‘zi uyg‘onadi. Regenerasiya jarayoni boshlanadi — bir tranzistorning toki tezkor ortib, ikinchisini esa kamayadi.

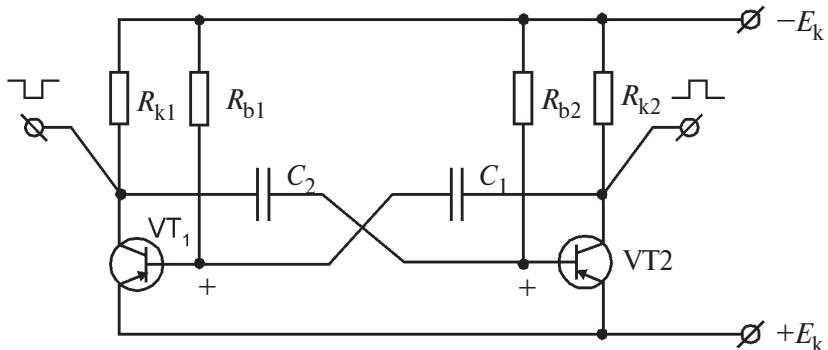
VT1 tranzistorning I_{k1} toki tranzistorning bazalari yoki kollektorlarida ixtiyoriy o‘zgarishi natijasida kamaysin deylik. Bunda VT1 tranzistor kollektori manfiy $\Delta U_{ke1\pm}$ kuchlanishiga ega bo‘lmaydi. C_1 kondensatordagi kuchlanish bir onda o‘zgara olmaganligi uchun ushbu kuchlanish VT2 tranzistor bazasiga beriladi va uni ochadi.

VT2 tranzistor bazasidagi manfiy potensial I_{k2} ko‘p ortadi, R_{k2} qarshilikdagi kuchlanish pasayishi ortadi. $\Delta U_{ke1\pm}$ ortishiga ega bo‘ladi va ΔU_{be1} ga beriladi ($\Delta U_{ke2} = \Delta U_{be1}$), ya’ni I_{k1} tok

kamayadi, I_{k2} tok esa ortadi, ushbu jarayon tez kechadi va natijada VT2 tranzistor to‘yinish rejimiga, VT1 tranzistor esa qirqish rejimiga kiradi.

Sxema o‘zining vaqtinchalik biror turg‘un holatiga o‘tadi (kvaziturg‘un holati), kvaziturg‘un holatida bo‘lishi sig‘imni qayta zaryadlash jarayoniga bog‘liq bo‘ladi.

VT1 tranzistor yopiq, VT2 tranzistor ochiq deb faraz qilsak, bu holat birinchi vaqtinchalik turg‘un holat. Zaryad zanjiri EB_2 , C_1 , R_{k1} , chunki VT1 yopiq, bunda $U_{ke1} = E_k$; avvalgi holatda VT1 ochiq va kuchlanish unda U_{ke} to‘y edi.



3.2- rasm. Tranzistorli multivibratorning simmetrik sxemasi.

Sig‘im C_1 ni zaryadlashda I_{zar} kamayadi R_{k1} dagi sarf kamayadi va $U_{ke1}=E_k$ bo‘ladi.

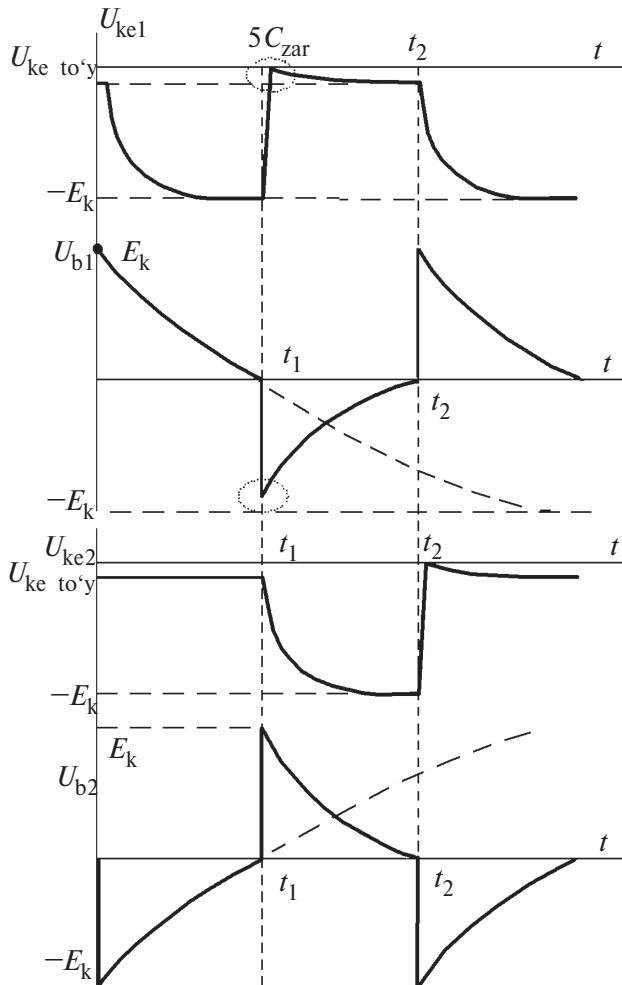
Vaqt momenti $t < 0$ da (avvalgi siklda) tranzistor VT1 to‘yingan, VT2 esa qirqish rejimida. C_2 sig‘im $E_k=U_{c2}$ gacha zaryadlangan. $t = 0$ vaqtidan boshlab, sig‘im zaryadlana boshlaydi. Razryadlanish zanjiri R_{b1} , $\pm E_k$, $VT2_{ek}$ va C_2 kondensatororda bo‘ladi.

U_{c2} kuchlanish VT2 tranzistor oshganligidan VT1 tranzistorning emitteriga beriladi.

Kondensatorni zaryadlangandan so‘ng sxemani uloq holatda qoldirilganligida edi. U_{s2} kuchlanish t_1 da o‘zgaradi. Kuchlanish $U_{be1}=U_{c2}=0$, tranzistor VT1 ochiladi. Tranzistor VT2 yopiladi va tranzistorning birinchi holatdan ikkinchisiga o‘tishi boshlanadi. Bu jarayon natijasida tranzistor VT1 ochiladi, tranzistor VT2 yopiladi. Ikkinchi vaqtinchalik turg‘un holati boshlanadi.

C_2 kondensator „+“, BE VT1, C_2 , R_{k2} zanjir bo‘yicha zaryadlana boshlaydi va „-“ C_2 kuchlanish U_{ke} VT1 nolga erishadi. Ya’ni U_{ke} to‘y dan katta bo‘ladi. t_2 dan so‘ng jarayon takrorlanadi.

Shunday qilib, multivibrator davriy ravishda bir turg‘un holatdan ikkinchisiga o‘tib, chiqish kuchlanishini shakllantiradi. Ixtiyoriy tranzistorning kollektoridan olinadigan kuchlanish deyarli to‘g‘ri burchakli kuchlanish bo‘ladi.



3.3-rasm. Avtotebranuvchi multivibratorordagi kuchlanishning vaqtiy diagrammalari.

3.3. Multivibratorning tebranish davrini hisoblash

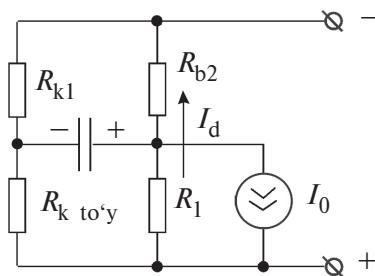
U_{ke} kuchlanish ideal to‘g‘ri burchakli va 0 dan E_k gacha o‘zgarsin. t_1 ni koordinata boshiga o‘tkazamiz. t_1 moment-gacha VT1 tranzistor yopiq, VT2 esa ochiq edi, C_1 sig‘im esa $\approx E_k$ kuchlanishigacha zaryadlangandi.

t_1 dan keyin (yangi koordinata sistemasida 0 dan keyin) VT1 tranzistor ochiladi, VT2 esa yopiladi.

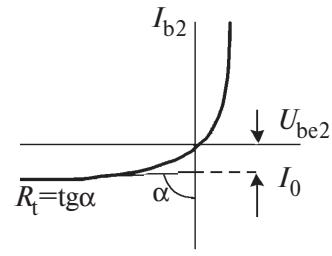
Multivibratorning elektr modeli bo‘yicha t_1 dan keyin (eski koordinata tizimida) VT1 tranzistori ochiq, VT2 esa yopiq (3.4-rasmga qarang).

Bu yerda R_i VT2 ning qayta siljigan emitter-bazali o‘tishining qarshiliqi, I_0 — shu o‘tishning toki (3.4-rasm, *b*).

Kam quvvatli tranzistorlar uchun R_i o‘n birlikdagi $M\Omega$, $I_0 \approx 0,1 \div 1$ μA ni tashkil etadi.



a)



b)

3.4-rasm. Multivibratorning elektr modeli va uning parametrlari.

Modelni tahlil qilib quyidagi shartlarni qabul qilish mumkin:

$$1) R_k \text{ to}'y \ll R_{k1}; \quad 2) I_0 \ll I_d; \quad 3) R_i \gg R_b.$$

Bunda multivibratorning sodda modeli quyidagi ko‘rinishda bo‘ladi (3.5-rasmga qarang). U yangi koordinata sistemasida $t = 0$ ga mos keladi.

Kondensator C dagi va ixtiyoriy tranzistor bazasidagi kuchlanish eksponensial qonuniyat bilan o‘zgarib, sxemani bir turg‘un holatidan boshqa turg‘un holatiga ulab-uzish momentini aniqlaydi. $U_c(t)$ ni bilgan holda sxemaning vaqtinchcha turg‘un holatini hisoblash mumkin. $U_c(t)$ ni aniqlash uchun

birinchi darajali differensial tenglamani majburiy va erkin tashkil etuvchilari yig‘indisi sifatida yechimi qaraladi:

$$U_c = U_{c \text{ majb}} + U_{c \text{ erk}} \cdot e^{-t/\tau},$$

$t \rightarrow \infty$ bo‘lganida kondensator C dagi kuchlanish:

$$U_c = U_{c \text{ ichki}} = -E_k,$$

bundan quyidagini hosil qilamiz:

$$U_c = -E_k + U_{c \text{ erk}} \cdot e^{-\frac{t}{\tau}}.$$

$U_{c \text{ erk}}$ kuchlanishni aniqlash uchun boshlang‘ich shartdan foy-dalanamiz. $t = 0$ bo‘lganida kondensatordagi kuchlanish $U_c = +E_k$,

$$E_k = -E_k + U_{c \text{ erk}}, \text{ bundan } U_{c \text{ erk}} = 2 \cdot E_k.$$

Bundan, kondensatordagi kuchlanish quyidagicha bo‘lishi kelib chiqadi:

$$U_c = -E_k + 2 \cdot E_k \cdot e^{-\frac{t}{\tau}},$$

bu yerda $\tau = R_b \cdot C_b$.

$t = t_2$ bo‘lganida kondensator C dagi U_c kuchlanish $-E_k$ dan 0 gacha o‘zgaradi. Bunda t_2 vaqtda:

$$0 = -E_k + 2E_k \cdot e^{-t_2/\tau}.$$

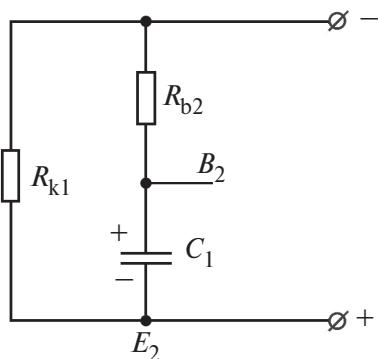
t_2 ni aniqlaymiz: $\frac{1}{2} = e^{-t_2/\tau}; t_2 = \tau \cdot \ln 2;$

$$t_2 = 0,7R_{b2}, C_1 = 0,7\tau_1.$$

Shuningdek, t_1 ni ham aniqlaymiz: $t_1 = 0,7R_{b1}, C_2 = 0,7\tau_2$.

Simmetrik multivibratorning to‘liq tebranish davrini quyidagicha aniqlaymiz:

$$T = 2 \cdot t_1 \approx 1,4 \cdot R_b \cdot C.$$



Demak, generatsiyalanuvchi $f = \frac{1}{T}$ chastota C_1 va C_2 vaqtini belgilovchi kondensatorlarning qayta zaryadlanishi bilan aniqlanadi. Impulsning amplitudasi U_m to‘yingan tranzistor kollektorida:

$$U_m = E_k - I_{kb0} \cdot R_k \approx E_k.$$

Impulsning old kengligi:

$$t_f = \tau_{h21e} + C_k \cdot R_k,$$

bu yerda: τ_{h21e} — umumiy emitterli sxema uchun baza bo‘yicha qo‘sish shartacha vaqt, asosan, tranzistorning chastota xususiyatlariga bog‘liq;

C_k — tranzistorning kollektor sig‘imi.

Orqa front kengligi C kondensatorning zaryadlanish vaqtiga bog‘liq bo‘lib, quyidagicha aniqlanadi:

$$t_c \approx 3 \cdot C \cdot R_k.$$

Vaqtni belgilovchi kondensator kattaligidan $t_c >> t_f$.

Front egrilagini oshirish uchun kollektor impulsining kollektordagi kuchlanish o‘sishi tezlanishini oshirish lozim. Uning uchun R_k qiymatni kamaytirish kerak. Lekin bunday multivibratorning toki va sarflanuvchi quvvati ortadi.

R_b qarshilikni tanlash: R_b qarshilik VT tranzistorning puxta to‘yinoshini ta’minlashi kerak:

$$3 \cdot \tau_{zar} < t_l ; \quad 3 \cdot C \cdot R_k < t_l ;$$

$$3 \cdot C \cdot R_k < 0,7 \cdot R_b \cdot C ; \quad 4 \cdot R_k < R_b ;$$

bundan $R_k < \frac{R_b}{4}$ ni hosil qilamiz.

3.4. Multivibrator chiqish kuchlanishi ko‘rinishini yaxshilash va chastotasini sozlash, termostabillash

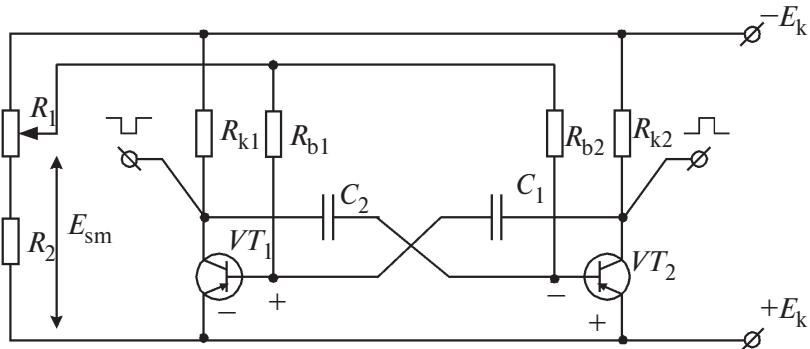
Simmetrik multivibrator chastotasi $f = \frac{1}{1,4 \cdot R_b \cdot C}$ bo‘lganligi uchun uni kondensator doimisi C (τ_{raz}) ni o‘zgartirib sozlash mumkin.

R_b qarshilikni aniqlash. Tranzistorning to‘yinishidan hisoblanib, qarshilik qiymatini o‘zgartirish mumkin. Uning uchun kondensator C ni o‘zgartirib, chastotani o‘zgartirish mumkin. Agar chastotani diskret o‘zgartirish lozim bo‘lsa, har bir chastota uchun ulab-uzish orqali kondensator ulanadi. Chastotani silliq o‘zgartirish uchun qo‘sishchalar E_{sm} kuchlanish ulanib, R_1 o‘zgaruvchan qarshilik orqali boshqariladi. (3.6-rasmga qarang). Kondensator kuchlanishigina E qiymati bilan emas, E qiymati bilan aniqlanadi.

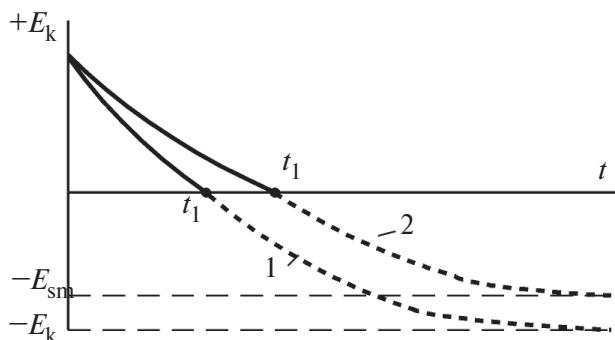
Ushbu multivibrator kondensatorining razryadlanishi avvalgi qurilgan differensial tenglama bilan aniqlanadi.

Ushbu sxemada boshlang‘ich sharti $t = 0$, $U_c = -E_k$.

Klassik sxemada kondensatorning qayta zaryadlanishidagi o‘tkinchi e (1) – E_k kuchlanish bilan aniqlaydi, bu sxemada (2) esa – E_{sm} kuchlanishni aniqlaydi (3.7-rasmga qarang).



3.6-rasm. Chastotasi tekis boshqariluvchi multivibratorning prisipial sxemasi.



3.7-rasm. Kondensatorning qayta zaryadlanish o‘tkinchi jarayoni.

O'tkinchi jarayondan kelib chiqadiki, $t'_1 > t_1$, bundan tebranish davri $T'_1 > T_1$ va $f'_1 < f_1$. Demak, E_{sm} kuchlanish qanchalik kichik bo'lsa, tebranish davri T shunchalik katta va chastota f multivibratororda shunchalik kichik. U_{sm} kuchlanishning $-E_k$ dan $-0,5 \cdot E_k$ gacha bo'lishi tavsiya etiladi, bunda chastota 1,5 marotaba o'zgaradi.

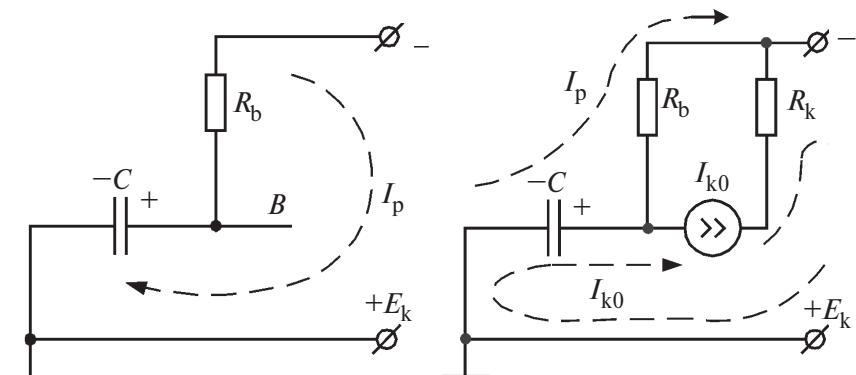
Multivibrator chastotasini termostobillash. Multivibratorning f chastotasi nostabilligi sabab sxema elementlarining temperaturaga nostabilligidadir. Germaniyli tranzistor uchun temperatura nostabilligi I_{k0} ($^{\circ}\text{C}$), kremniyli tranzistor uchun I_{k0} , shuningdek, chastota nostabilligi ham 1—2 marta kichik, shuning uchun chastota nostabilligi, asosan, elementlarining temperatura nostabilligi bilan $C(^{\circ}\text{C})$, $R(^{\circ}\text{C})$. aniqlanadi.

Kondensator razryadi C sxemasi Si-tranzistor uchun quyidagi (3.8-rasm) ko'rinishda bo'ladi. Agarda I_{k0} hisobga olinmasa, germaniyli, tranzistorlar uchun I_{k0} ni inobatga olinmasa bo'lmaydi va sxema 3.9-rasmdagidek bo'ladi.

Bunda kondensatordan $I_c = I_p + I_{k0}(t)$.

I_k tok temperaturaga bog'liqligidan (eksponensial qonun) $I_c = \psi(t^{\circ}) \Rightarrow U_c = \varphi(t^{\circ})$.

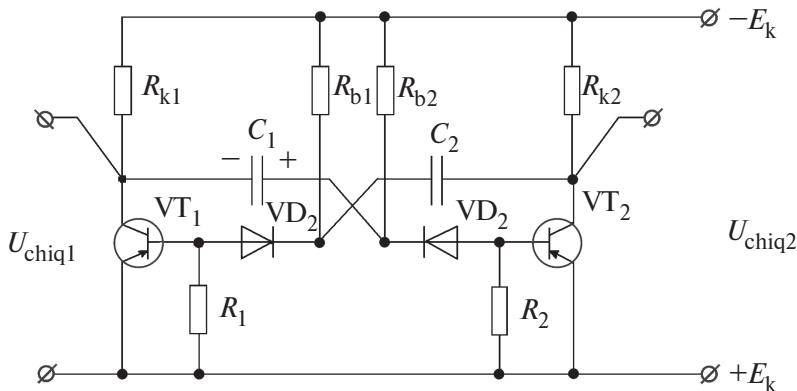
$U_c(t^{\circ})$ bo'lganidan multivibrator tebranish davri va chastotasi temperaturaga bog'liq: $T_{teb} = \xi(t^{\circ})$ $f_{teb} = \Phi(t^{\circ})$. Demak, chastota nostabilligining asosiy sababi germaniyli tranzistorda



3.8- rasm. Kremniyli tranzistorlar uchun kondensatorni razryadlash sxemasi.

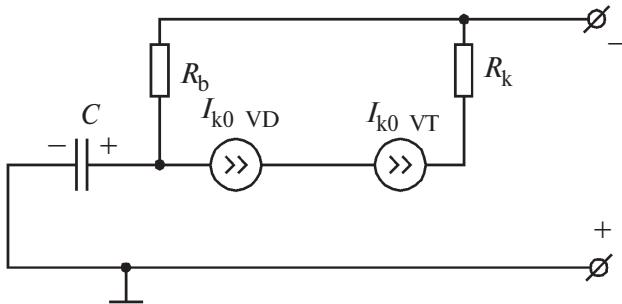
3.9- rasm. Germaniyli tranzistorlar kondensatorini razryadlash sxemasi.

B—K yopiq tranzistorda. Ushbu kamchilikning oldini olish uchun baza kollektorni kondensator razryadlanishi vaqtida uzib, R_b qarshilikdan uning uchun sxemaga uzuvchi diod kiritiladi. Uning I_{k0} toki tranzistornikiga nisbatan ikki barobar kichik bo‘lishi lozim, shu maqsadda maxsus yuksak chastota (YCH) diodlari (impulslari) qo‘llaniladi va uning prinsipial sxemasi quyidagi ko‘rinishda bo‘ladi (3.10-rasm).



3.10-rasm. Chegaralovchi diodli termostabillovchi avtotebranuvchi multivibratorning prinsipial sxemasi.

VD1 va VD2 diodlar VT1 va VT2 tranzistorlarni razryad zanjiridan uzish uchun, R_1 va R_2 qarshiliklar esa tranzistor bazasida nol potensial hosil qilish uchun xizmat qiladi ($R_1 = R_2 \approx (3 \div 5)R_{\text{kir}VT}$). Mazkur sxema modeli 3.11-rasmda keltirilgan.



3.11-rasm. Chegaralovchi diodli avtotebranuvchi multivibrator prinsipial sxemasining modeli.

$I_{k0VD} \ll I_{k0VT}$, shuning uchun yuksak chastota diodi qo‘lilanilgan bu sxemada chastota nostabilligi $\frac{\Delta f}{f}$ o‘ndan bir protsent chamasida bo‘ladi. Ge tranzistorlar uchun $10\% \frac{\Delta f}{f}$, chegaralovchi diodlarsiz Si-tranzistorlar uchun esa $1-3\%$ ni tashkil etadi.

Chiqish impulsi oldi frontini yaxshilash uchun C_1 va C_2 dagi zaryadni qo‘sish qo‘sishimcha qarshiliklar R_1 va R_2 orqali va VD1 va VD2 yordamida amalga oshiriladi (3.12-rasm). C kondensatorni zaryadlash $+E_k \rightarrow R_l \rightarrow C_1 \rightarrow BE_{to'y} VT$. Zanjirlar orqali bunda R_k qarshilikdan tok oqmaydi.

C_1 konensator razryad zanjiriga VD₁ diod ta’sir qilmaydi, chunki u o’tkazuvchi yo‘nalishiga ulangan va kondensator razryadini $+U_{cl} \rightarrow VD1 \rightarrow VT1 \rightarrow -E_k \rightarrow +E_k \rightarrow R_{b2}$ zanjir orqali ta’minlaydi.

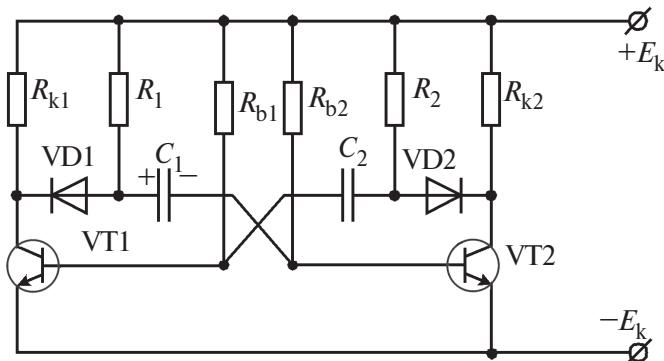
Multivibratorning universal sxemasi quyidagi elementlarga ega bo‘lishi lozim:

termostabillash;

impuls old frontini yaxshilash;

chastotani tekis boshqarish.

Bunday multivibratorlar integral sxema seriyalari 119ГФ2 va 218ГФ2 bajariladi 119-seriya yarim o’tkazgichli (monolit) ISli, 218-seriya gibriddi. Integral sxemadagi multivibratorlar qo‘sishimcha kondensatorlar va qarshiliklarni chastotani boshqarish uchun ular ulashga chiqish nuqtalari mavjud.



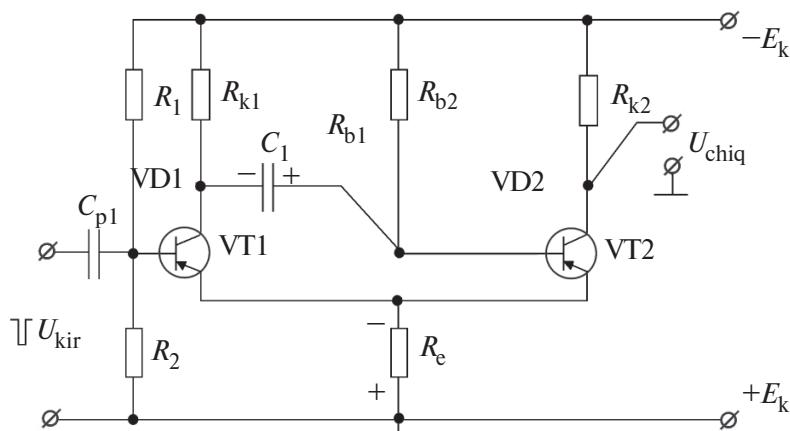
3.12-rasm. Tranzistorli multivibratorning chiqish kuchlanishi shakli yaxshilangan sxemasi.

3.5. Tranzistorli birvibrator, ishlash prinsipi, ossillogrammalari

Kutish rejimidagi multivibratorni *birvibrator* deyiladi. Funksional belgisiga qarab, birvibratorga boshqacha nomlar ham beriladi: tushuncha tizim, tormozlangan multivibrator, bir taktli relaksator kipp-rele va boshqalar. Lekin nomidan qat’iy nazar, birvibrator musbat teskari aloqali to‘g‘ri bur-chakli impuls shakllantiruvchi bitta turg‘un va bitta vaqtli turg‘un holatga ega impuls.

Uyg‘otuvchi impuls kelishi bilan, birvibratororda to‘g‘ri bur-chakli impuls shakllanadi, u birvibratorni turg‘un holatidan vaqtinchalik turg‘un holatiga o‘tkazadi. Vaqtinchalik turg‘un holatining vaqtini vaqt belgilovchi zanjir aniqlaydi. Vaqt doimiysi zanjirini o‘zgartirib, impuls kengligini keng oraliqda o‘zgartirish mumkin. Shuning uchun ham, berilgan kenglikka va amplitudaga ega bo‘lgan hamda va impulsni berilgan vaqt birlgiga kechiktirish uchun keng qo‘llaniladi.

Avtotebranishli multivibratorordan birvibratorni, agarda uni vaqtinchalik turg‘un holatida yopiq ushlab, uni emitterli, aloqali turg‘un holatiga aylantirilsa (3.13- rasmga qarang), hosil qilish mumkin. Birvibrator quyidagicha qo‘llaniladi. Sxema ikki kaskadli, tranzistorli kuchaytirgichdan iborat bo‘lib, kaskadlararo aloqa C_1 kondensator yordamida, boshqasi emitter qarshiliqi R_e umumiy qarshilik bilan amalga oshiriladi.



3.13-rasm. Birvibratorning prinsipial sxemasi.

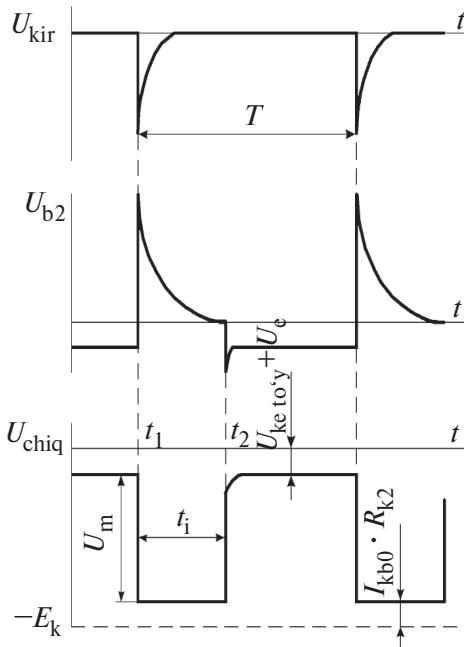
Turg'un holatida VT1 tranzistor yopiq, VT2 esa ochiq va u to'yingan rejimda bo'ladi, shuning uchun R_b qarshilik quyidagicha tanlanadi: $R_b \leq h_{21e} \cdot R_{k2}$ va bunda VT2 baza toki tranzistorni to'yintirishga yetarli bo'ladi. VT2 tranzistorning emitter toki hisobiga R_e umumiy qarshilikda kuchlanish $U_e = I_{e2} \cdot R_e$ pasayishi 3.13-rasmida belgilanganidek hosil bo'ladi, VT1 yopiq va $I_{k1}=0$. Kuchlanish bo'luvchining pastki elkasida $R_1 - R_2$ kuchlanish pasayishi U_{R_2} bo'ladi. Quyidagi $|U_e| > |U_{R_2}|$ da VT1 tranzistor bazasiga emitterga nisbatan musbat kuchlanish U_{be1} beriladi, qaysiki uni yopadi. Bunda C kondensator kuchlanish $U_c \equiv E_k - U_e$ gacha zaryadlanadi; agarda U_{be} hisobga olinmasa, C kondensator zaryadlanishi quyidagi zanjirlarda amalga oshiriladi.

Tok manbayi $+E_k$ orqali R_e qarshiligi va VT2 tranzistorning emitter-baza oralig'i, C_1 R_{k1} qarshiligi orqali va tok manbayi $-E_k$ ga.

3.14-rasmida birvibratorning vaqt diagrammalari keltirilgan. Birvibratorning kirish qismiga t_1 vaqt birligida manfiy qutbli uyg'otuvchi impulsni, tranzistorni yopadigan kuchlanishdan ortiqroq amplitudada $|U_{kir}| > |U_{be1}|$ berilsa, VT1 tranzistor ochila boshlaydi va uning kollektorida qandaydir musbat ortishni hosil qiladi.

C kondensatorda kuchlanish birdaniga o'zgarmasligi uchun bu musbat kuchlanish VT2 tranzistorning bazasiga beriladi va uni yopadi. Bunda I_e tokini kamayishi hisobiga I_{e2} tok va R_o qarshiligidagi kuchlanish pasayishi kamayadi va buning natijasida VT1 tranzistorning ochilishiga olib keladi. Ushbu regenerativ jarayon tojsimon ortib, VT2 tranzistorni to'liq yopish bilan tugallanadi. Kollektor kuchlanishi manba kuchlanishi E_k gacha kamayadi va VT1 to'yinish holatiga keladi. VT2 tranzistorining yopiq holatini C kondensator kuchlanishi bilan ta'minlanadi, chunki chap plastinasi endi VT1 to'yingan tranzistor orqali VT2 tranzistorning emitteriga ulanadi va $U_{be2} \approx U_c > 0$.

Birvibratorning bunday holati vaqtiy turg'un bo'lib, endi kondensator C quyidagi zanjir orqali qayta zaryadlanadi: tok manbayi $+E_k$ orqali R_e qarshilik va VT1 tranzistorning



3.14- rasm. Birvibratorning kuchlanish vaqt diagrammasi.

emitter-kollektor orqali, kondensator C , R_{b2} qarshilik orqali va manbayi $-E_k$ va undagi kuchlanish, natijada VT2 tranzistor bazasida kuchlanish pasayadi. t_2 vaqt birligida bu kuchlanish nol holga erishsa, VT2 tranzistor ochiladi va sxemada o'tkazish — regenerativ jarayon vujudga keladi. Natijada birvibrator avvalgi boshlang'ich turg'un holatiga qaytadi.

VT2 tranzistorning kollektorida impuls kengligi shakllanishi, uyg'otuvchi impuls berilishidan, to vaqtinchalik turg'un holati tugashigacha, multivibrator avtotebranish hola-tidagidek bo'ladi:

$$t_i = 0,7 \cdot R_b \cdot C.$$

Birvibratorning qayta tiklanish vaqtisi:

$$t_{tik} \approx 3 \cdot \tau_{zar} \approx 3 \cdot C \cdot (R_{k1} + R_e).$$

Birvibratorning normal ishlashi uchun uyg'otuvchi impuls takrorlanish davri quyidagicha bo'lishi lozim:

$$T \geq t_i + t_{tik}.$$

Birvibratorning chiqish qismidagi impuls amplitudasining qiymati quyidagicha aniqlanadi:

$$U = \frac{E_k \cdot R_{k2}}{R_{k2} + R_e}.$$

Birvibratorning bipolyar tranzistorlardagi boshqa turlarining tranzistorni yopish va ishlash mexanizmi ko‘rib chiqilgan. Birvibratorning kirish va chiqish qismlari musbat teskari aloqaga bog‘liq emasligi sababli, uyg‘otish va yuklama ulanish o‘tkinchi jarayonning katta-kichikligiga ta’sir etmaydi.

4. POTENSIAL MANTIQIY ELEMENT

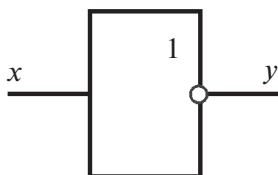
4.1. Potensial mantiqiy elementlar (PME) turlari, tasniflari va parametrлari

Hozirgi vaqtida integral sxemalarni (IS) ishlab chiqishdagi mantiqiy elementlar ko‘p tarqalgan:

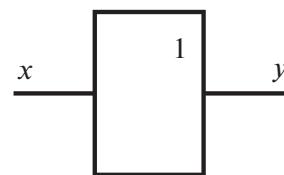
- tranzistor-tranzistorli mantiq (TTM);
- emitterli-bog‘langan mantiq (EBM);
- integral-injektorli mantiq (IIM);
- diod-tranzistorli mantiq (DTM);
- bir turli maydon tranzistorli mantiq (n -МОП va p -МОП);
- komplimentar maydon tranzistorli mantiq.

Hozirgi kunda ISlarda keng tarqalgani TTM va uning turlaridir. Bu turdagи integral sxemalar o‘rtacha tezlikka ($F_{max} = 20 \dots 50$ MHz) va o‘rtacha quvvat sarfiga ega.

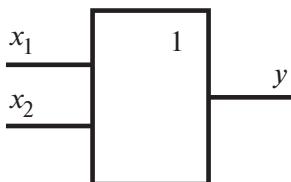
4.1—4.7-rasmarda potensial mantiq elementlarining shartli belgilanishi va bajarish funksiyalari keltirilgan.



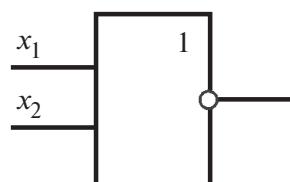
4.1-rasm. Invertor $y = \bar{x}$.

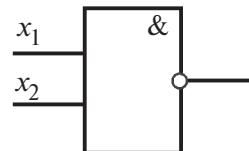
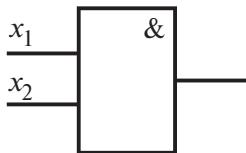


4.2-rasm. Takrorlagich $y = x$.

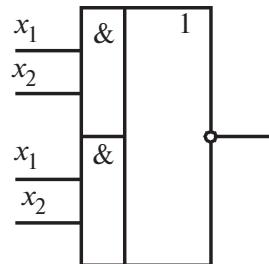
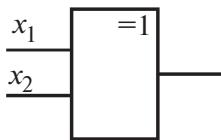


4.3-rasm. $y = x_1 + x_2 = (x_1 \vee x_2)$. 4.4-rasm. $y = \overline{\overline{x_1 + x_2}} = \overline{(x_1 \vee x_2)}$.





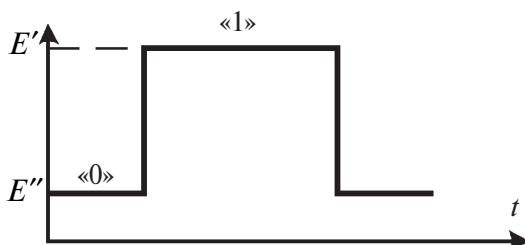
4.5-rasm. $y = x_1 \cdot x_2 = (x_1 \wedge x_2)$. 4.6-rasm. $y = \overline{x_1 \cdot x_2} = (\overline{x_1 \wedge x_2})$.



4.7-rasm. mod 2 bo'yicha summator $y = \overline{x_1 \cdot x_2 \vee x_3 \cdot x_4}$.

TTM tipli mantiqiy element. Mantiqiy elementlarning musbat ($n-p-n$ tipli o'tishli tranzistor) va manfiy ($p-n-p$ tipli tranzistor) turlari bo'ladi. Musbat „1“ mantiq kuchlanish yoki tokning nisbatan katta, mantiqiy „0“ — kichik qiymati. Manfiy mantiqdida esa, aksincha, elektr signalining mantiqiy „0“ katta qiymati, kichigi esa mantiqiy „1“ ga tegishli bo'ladi. Ushbu ta'rif ixtiyororiy qutbdagi kuchlanish yoki tok yo'nalishi uchun o'rinali bo'ladi. Shuni ta'kidlash lozimki, agarda mantiqiy qurilma musbat mantiqli bo'lib „VA“ operatsiyasini bajarsa, manfiy mantiqdida bu „YOKI“ operatsiyasini bajaradi va, aksincha.

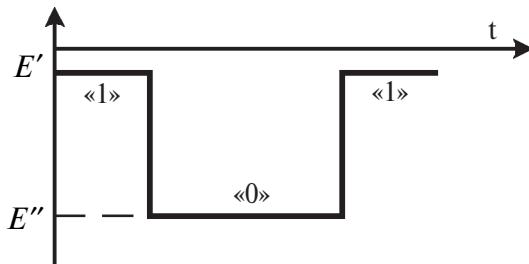
4.8-rasmida musbat mantiqdida mantiq „0“ va „1“ larni potensial uslubda berilishi tasvirlangan:



4.8-rasm. Musbat mantiqiy ko'rinishi.

E' — mantiqiy „0“ daraja;
 E'' — mantiqiy „1“ daraja;
 $|E''| > |E'|$.

4.9-rasmida manfiy mantiqdida mantiq



4.9-rasm. Manfiy mantiqning ko‘rinishi.

„0“ va „1“ larning potensial uslubda berilishi tasvirlangan:

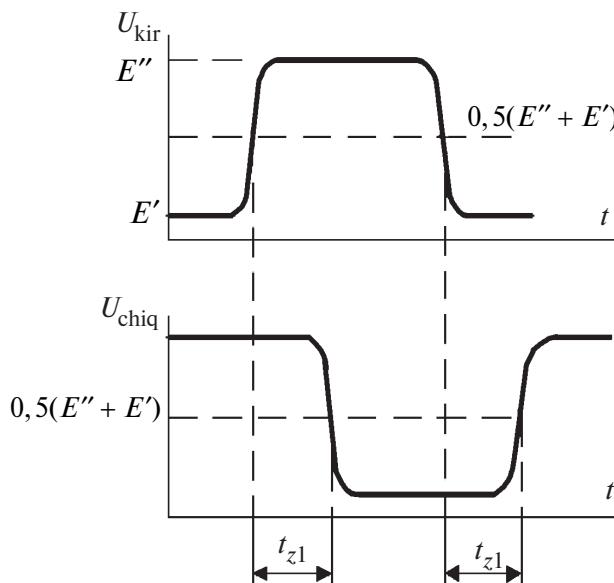
E' — mantiqiy «1» daraja;

E'' — mantiqiy «0» daraja;

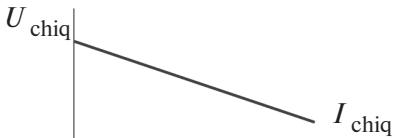
$$|E''| > |E'|.$$

Potensial mantiqiy element (PME) ning dinamik tavsifi 4.10-rasmida tasvirlangan.

PME vaqt tutilishi impulsning t_{z1} old tutilishi va t_{z2} orqa tutilishi frontlariga bog‘liq bo‘lib, $t_z = \frac{t_{z1} + t_{z2}}{2}$ tenglamadan aniqlanadi va u $10 \div 100$ ns ga teng.



4.10-rasm. PME dinamik tasnifi.



4.11-rasm. ME yuklama tasnifi.

MEning yuklamaga chidamliligi uning bir nechta manbadan axborot olib, bir vaqtning o‘zida boshqa elementlarga axborot manbayi bo‘lib xizmat qilishidir. Yuklamaga chidamliligining son ko‘rsatkichlarini tavsiflash uchun MEda ikkita koeffitsiyent qo‘llaniladi: m — shoxobchalanish va n — birlashish koeffitsiyentlari.

1) m — shoxobchalanish koeffitsiyenti — berilgan seriya elementlari uchun kirish sonlari, u elementning chiqishiga ulashga ruxsat etilgan; $m = (5 \div 10)$. Elementning yuklamaga chidamliligi uning chiqish qarshiligi (R_{chiq}) ga bog‘liq.

n — birlashish koeffitsiyenti — ushbu mantiqiy elementning kirish soni bilan tavsiflanadi (ikki va undan ortiq).

PMEning statik tasnifi bo‘lib, unga quyidagilar kiradi:

1) $I_{\text{kir}} = \psi(U_{\text{kir}})$ — elementning kirish tasnifi, mantiqiy element qarshiligi bilan tavsiflanadi. R_{kir} — qarshiligi past va yuqori signal darajasida turlicha bo‘ladi, odatda, katta signal darajasida R_{kir} katta bo‘ladi. Yuklama chiqish tasnifi (4.11-rasmga qarang);

2) $U_{\text{chiq}} = \zeta(I_{\text{chiq}})$ — uning og‘ish burchagi MEning chiqish qarshiligi bilan aniqlanadi;

3) $U_{\text{chiq}} = \phi(U_{\text{chiq}})$ — MEning o‘tkinchi yoki amplitudali uzatish tasnifi.

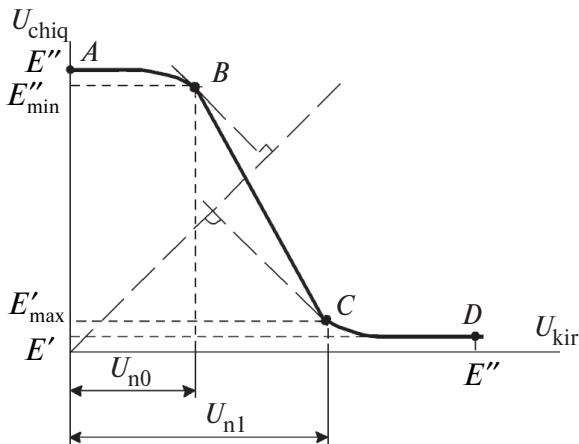
4.12-rasmda musbat mantiqli TTL tipidagi invertirlovchi PME amplitudali uzatish tasnifi, 4.13-rasmda esa noinvertirlovchi PME uchun keltirilgan:

mantiqiy „1“ E''_{\min} dan E'' gacha darajaga mos keladi;

mantiqiy „0“ E' dan E'_{\max} gacha darajaga mos keladi.

AB qismi kalitning qirqish zonasiga mos keladi, CD qismi to‘yinishga, BC esa o‘tish sohasiga (aktiv rejimi, $k_i \gg 1$) mos keladi. BC qismi qanchalik tik bo‘lsa, mantiqiy element sifati shuncha yuqori bo‘ladi.

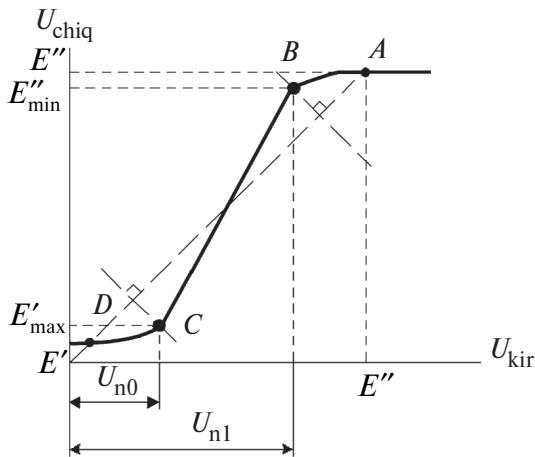
U_{n0} kirishda nol bo‘sag‘a darajasi signalning maksimal mumkin bo‘lgan ($U_{\text{kir}} > U_{n0}$) qiymati bilan tavsiflanadi. Bo‘-



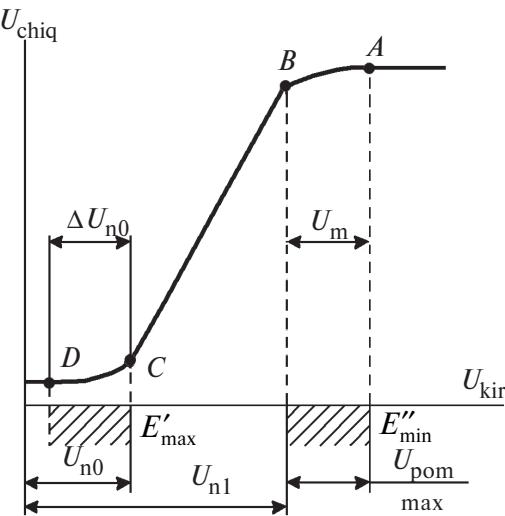
4.12- rasm. PME TTL tipidagi musbat mantiqli amplitudali uzatish tasnifi.

sag'a darajasi „1“ esa U_{n1} minimal kirish signali ($U_{\text{kir}} > U_{n1}$) qiymati bilan tavsiflanadi.

MENing xalaqitga qarshiligi „0“ uzatilishida uning kirish qismida ΔU_{n0} eng yomon holatni e'tiborga olib quyidagicha aniqlanadi: $\Delta U_{n0} = U_{n0} - E'_{\max}$, bu yerda E'_{\max} — ushbu seriya elementi uchun maksimal „0“ daraja.



4.13-rasm. TTM tipidagi musbat mantiqli noinvertirlovchi amplitudali uzatish tasnifi.



4.14 rasm. MElearning xalaqitga qarshiligi.

MEning xalaqitga qarshiligi „1“ uzatilishida quyidagicha aniqlanadi: $\Delta U_{n1} = E''_{\min} - U_{n1}$. 4.14- rasmga qarang.

MEning xalaqitga qarshiligi MEning kirish qismida elementni boshqa holatga o'tkazmaydigan mumkin bo'lgan maksimal additiv xalaqitni aniqlaydi. Xalaqitga qarshi chiddamlilik ΔU_{n0} va ΔU_{n1} turlicha bo'lib, TTM MElar uchun 1 V gacha qiymatda bo'ladi.

Xalaqitga qarshilik zaxirasini oshirish uchun tranzistorning h_{21} parametri oshiriladi, tranzistorning $\beta(h_{21})$ parametri katta bo'lgani sari uning tasnifi tikligi ortadi. D chaproqqa, C o'ngroqqa joylashadi. Bundan esa xalaqitga qarshilik zaxirasi „0“ uzatilishda va, shuningdek, „1“ uzatilishda ham ortadi.

MElar tezkorligi IS TTM seriyalarida, asosan, bipolyar tranzistorning xususiyati va yuklamasiga bog'liq bo'ladi. MEning yuklama parametriga bog'liq bo'lgan tezkorligi konkret sxemasiga va konstruktiv tuzilishiga ham bog'liqdir. MEning chastota xususiyatiga bog'liq bo'lgan tezkorligini elementning ish rejimini va sxema texnikasini o'zgartirib amalga oshirilishi mumkin. Tranzistorli kalitlarning tezkorligi bipolyar tranzistorli, kollektor sig'imi va vaqt surilishi qayta zaryadlanishdandir.

Ushbu parametrlar tranzistorning tayyorlanish texnologiyalari va uning kalit rejimida ishlashga bog'liq. Xususan, ulab-uzish vaqtini qisqartirishni kollektordagi yuklamani kamaytirish hisobiga erishish mumkin.

PMElarda HDMlarda ishlab chiqarilganlardan qo'llaniladiganlari:

K155, K154 — bazali element sifatida;

K156 — maydonli tranzistorlari;

Misol uchun: K155ЛВ1:

K155—MЭ seriyasi;

М — mantiqiy element turlari;

Б — ushbu xili guruh xarakteri;

И — moslashish sxema seriyasi („VA“);

Н — inkor elementi;

С — &; 1, sxema seriyasi („VA“);

Р — &; &-inkor, yo'q sxema seriyasi „VA“, VA-INKOR;

П — boshqa elementlar;

1 — mazkur sinf ishlab chiqarilgan nomeri.

Mantiqiy elementlar uch turga bo'linadi:

1) potensial (galvanik) aloqali elementlarda sig'imsiz;

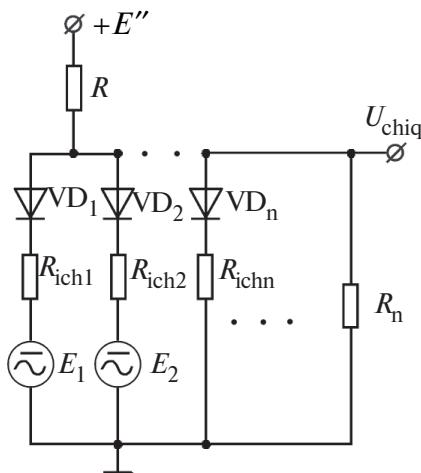
2) impulsli aloqali kondensator C yoki impulsli transformatorli;

3) potensial-impulsli birinchi va ikkinchi turdag'i aloqa bo'lishi mumkin.

4.2. Diodli mantiq. Mantiq „VA“

4.15-rasmda oddiy „VA“ mantiqiy elementining prinsipial sxemasi va chinlik jadvali tasvirlangan; agarda aqallli kirish qismida musbat past darajali kuchlanish bo'lsa, shartli nol deb olingan, bunda diod katodi ushbu kirish bilan bog'liq darajaning anodidagi kuchlanish ochiq. Natijada qurilmaning chiqish qismida nol. Agar sxemaning hamma kirishida yuqori darajali (birlik) kuchlanish bo'lsa, bunda chiqish signali birga teng.

4.16-rasmda elektr kuchlanishi ko'rinishidagi x_1 va x_2 mantiqiy o'zgaruvchili dizyunksiya operatsiyasi (4.15-rasm) „VA“ turdag'i DM chinlik jadvali bilan bajarilishi tasvirlangan.



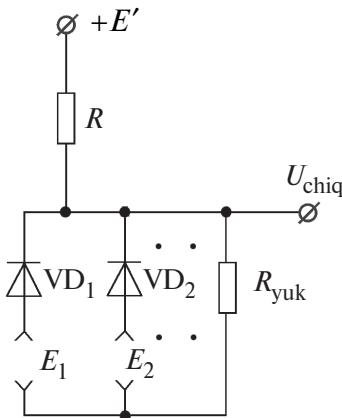
4.1 - jadval

kir ₁	kir ₂	chiq
1	1	1
1	0	0
0	1	0
0	0	0

4.16-rasm. «YOKI» mantiq.

Birlik darajasi deganda musbat yuqori potensial tushuniladi. Agar biror-bir kirish qismida birlik daraja bo'lsa, VD1 (VD2) ochiq diod orqali ushbu kuchlanish chiqish qismida bir birlik kuchlanishni hosil qiladi.

EYK (R_{ichki}), manbayining ichki qarshiligidagi sezgir bo'lganligidan mantiqiy «0» va «1» darajalar nostabil bo'ladi. Ushlanish vaqtı $t_{ichki} \approx 10 \text{ ns}$;



4.2-jadval

kir ₁	kir ₂	chiq
1	1	1
1	0	1
1	1	1
0	0	0

Chinlik jadvali

4.16- rasm. «YOKI» turidagi diodli mantiq.

Aytib o'tilgan kamchiliklarni bartaraf etish uchun DTM (diodli-tranzistori mantiq) sxemasi ishlab chiqilgan.

4.3 Diod-tranzistorli mantiq (DTM)

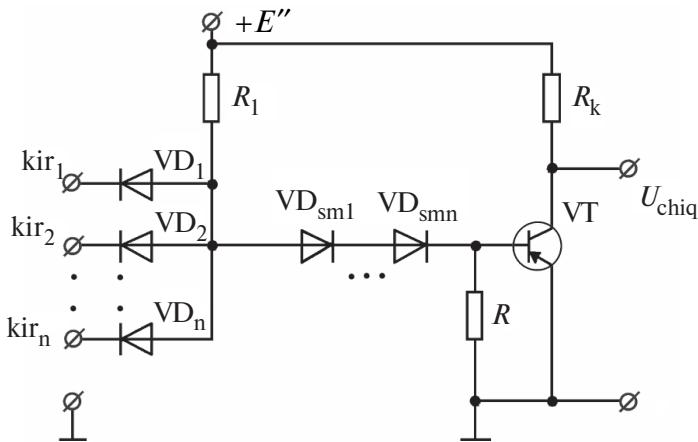
Bunday qurilmaning sxemasi 4.17-rasmda keltirilgan. Bu qurilmada VD_1 va VD_2 (R_1 qarshilik bilan) diodlar mantiqiy «VA» operaesiyasini bajaradi, tranzistor VT_1 invertor sxemasida ishlaydi va «INKOR» — yo‘q operatsiyasini bajaradi, VD_{sm1} va VD_{smn} diodlar kalitni ochish bo‘sag‘asini oshiradi; bu VT_1 tranzistorida yig‘ilgan sxemaning afzalliklari:

- sxema mantiqiy «0» va «1» larda yuqori stabillikni tavsiflaydi;

- sxema ichki R_{ichki} qarshilikka ham bog‘liq;

- ushbu «VA-INKOR» (va-yo‘q) chiqish qarshiliqi mantiqiy «0» da VT tranzistorning $r_{to'y}$ kichik, mantiqiy „1“ da chiqish qarshiliqi R_k .

Ko‘rib chiqilgan „VA-INKOR“ elementlari integral yo‘li bilan ham bajarilishi mumkin.

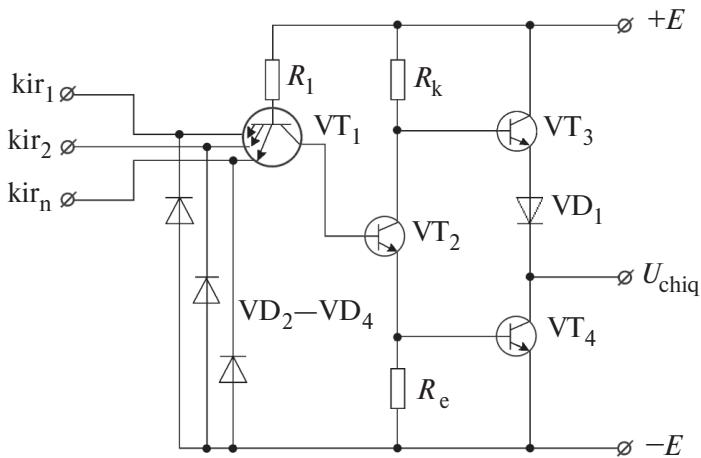


4.17-rasm. DTM elementining prinsipial sxemasi.

$$U_{man} = 5 \text{ V}; P_{man} = 20 \div 50 \text{ mW}; t_{ishl} = 10 \text{ ns}; U_n = 1 \div 1,5 \text{ V}.$$

4.4. Tranzistor-tranzistorli mantiq (TTM)

4.18-rasmda TTM elementining bir qator yarim o‘tkazgichli raqamli qurilmalar uchun integral mittisxemaning asosi bo‘lgan sxemasi keltirilgan. Bu sxemada VT_1 ko‘p emitterli tranzistor qo‘llanilgan. Agarda hech bo‘lmaganda emitter-baza o‘tishidan



4.18-rasm.

birontasi to‘g‘ri ulangan holda bo‘lsa, VT₁ ko‘p emitterli tranzistorning kollektor o‘tishi teskari yo‘nalishga siljiydi. Kirish o‘tkazuvchanligi bo‘limganligida baza-kollektor o‘tkazuvchanligi to‘g‘ri yo‘nalishda ulanadi. 4.18-rasmda kir₁, kir₂ va kir₃ kirishlarda „1“ darajali mantiq (3,5 voltga qarshi signali) mavjud deylik. Bu kirish darajasida baza-kollektor o‘tkazuvchanligi R₁ qarshilik orqali to‘g‘ri yo‘llangan va VT₁ tranzistorning kollektori o‘tkazuvchanligida tok quyidagi zanjirlar orqali oqadi: tok manbayi +E, qarshilik R₁ orqali tranzistor VT₁ baza-kollektor o‘tkazuvchanligi, VT₂ baza-emitter o‘tkazuvchanligi va VT₄ baza-emitter o‘tkazuvchanligi. Bu zanjirga tegishli to‘g‘ri yo‘nalishda ulangan. VT₁ tranzistorning emitter-baza o‘tkazuvchanligi teskari yo‘nalishda siljigan, VT₁ tranzistori rejimi invers rejimida, VT₂ va VT₄ to‘yingan rejimda, VT₂ potensiali bo‘lganidan VT₃ yopilishini ta’minlaydi. Demak, VT₃ yopiq (qirqish rejimi), VT₄ ochiq to‘yingan, demak, sxema chiqishida past potensial ta’minlanadi („0“ daraja).

Kirish signallarining boshqacha qiymatlarida, masalan, birortasi past darajali kuchlanish bo‘lsa, mantiq „0“ daraja (taxminan 0,3 V), bunda emitter-baza o‘tkazuvchanligi kirishiga mos holda to‘g‘ri yo‘nalishda siljiydi, ushbu o‘tkazuvchanligidagi tok tok manbayi +E, qarshilik R₁, emitter-baza o‘tkazuvchanligi kirish signali manbayi orqali oqadi. O‘tkazuvchanlikda kuchlanish to‘g‘ri yo‘nalishda siljib,

0,6 V ga yaqin bo'ladi. VT₁ tranzistor bazasidagi kuchlanish korpusga nisbatan 0,9 V ($U'_b = U_{kir} + U_{be} = 0,3 + 0,6 = 0,9$ V).

Ko'p emitterli tranzistorning kollektoridagi kuchlanish U'_b dan kichik, ya'ni kollektor o'tkazuvchanligi U_{kb} kuchlanishi 0,4 V ga va u 0,5 V bo'ladi. Mazkur qirqish kuchlanishi e_{tes2} va e_{tes4} kuchlanishlar yig'indisidan kichik. O'chirilgan VT₂ tranzistorning kirish qarshiligi VT₁ ko'p emitterli tranzistorning kollektor yuklamasidan juda katta. VT₂ yopiq tranzistorning kirish toki I_{ko2} kichik tok bo'ladi. Ushbu tok VT₁ tranzistorning kollektor toki bo'ladi. Demak, VT₁ tranzistor sezilarli baza tokiga ega bo'lib baza-emitter ochiq o'tkazuvchanlikdan oqib, kichik kollektor toki baza va kollektor toklari bunday VT₁ tranzistorlar tokida to'yingan bo'ladi. Uning kollektor o'tishi teskari yo'nalishga siljigan. Ochiq kirish o'tishidan oqayotgan emitter-bazali tok baza toki $I'_b = (E - U'_b)/R_l$ va kollektor I_{ko2} toklaridan tashkil topadi. Emitter tok qiymati kirish qismida mantiqiy „0“ kuchlanish darajasi bo'lganiga mos keladi, VT₁ tranzistorning qolgan emitterlari invers rejimida ishlaydi va toki kichik bo'ladi.

Shunday qilib, mantiqiy „0“ darajali kuchlanishga mos keladigan hech bo'limganda VT₂ kirish qismi yopiq. VT₂ kollektor potensiali $+E$ ga yaqin bo'lib VT₃ ni ochadi va to'yintiradi. Bunda VT₄ yopiq, chunki baza potensiali nolga yaqin. Sxema chiqishidagi kuchlanish 3,5 V atrofida (mantiqiy „1“ daraja), chunki $+E$ VT₃ to'yingan tranzistor orqali va VD₁ diod to'g'ri ulangan. Diodlar VD₂–VD₄ mikrosxemada balki kirish impulslaridan himoyalash funksiyasini bajaradi. Signalni o'zgartirish „VA–INKOR“ mantiqiy operatsiyasiga mos kelib, VT₁ ko'p emitterli tranzistor kaskadida bajarilgan „VA“ operatsiyasi esa invertor bo'lib, VT₂, VT₃ va VT₄ („INKOR“ operatsiyasi) tranzistorlarda yig'ilgan.

„VA–INKOR“ sxemalari parametrlari K155 seriya uchun:

$$U^0 \approx 0,2 \div 0,3 \text{ V} ; \quad U^1 \approx 3,5 \div 4 \text{ V} ; \quad I_{\text{chiq}}^0 = 0,3 \text{ mA} ;$$

$$I_{\text{chiq}}^1 = \text{mA} ; \quad P_{\text{yo'qot}} = 70 \text{ MW} ; \quad t_{\text{yoqish}} = 20 \text{ ns} .$$

4.5. МОП ва КМОП-стрukturali mantiqiy elementlar

Himoyalangan va zatvorli maydon tranzistorlari paydo bo'lishi va keng qo'llanilishi natijasida kelajagi porloq mantiqiy elementlar oilasiga asos solindi.

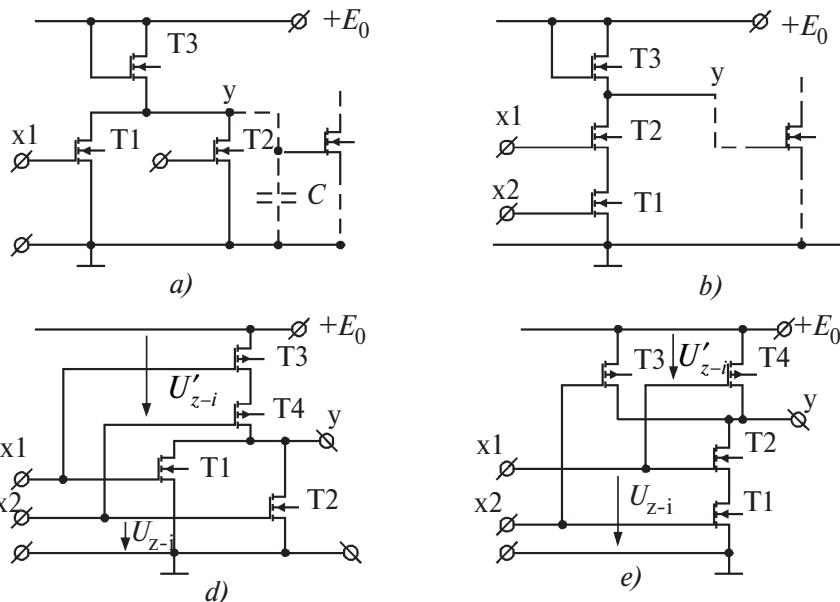
MDP-mantiq asosida МОП-мantiq (МОПТЛ), МОП-tranzistorlarda sxemalar yaratildi, ularda mantiq nol ochiq tranzistor kuchlanishi 0,05—0,15 V bipolyar to‘yingan tranzistorlar kabi maydon tranzistorlarida kichik mantiqiy bir birlik kuchlanish sifatida stok—istok yopiq tranzistorning sxema tok manbayiga yaqin kuchlanishi qabul qilinadi. Shunday qilib, mantiqiy kuchlanish farqi tok manbayi kuchlanishiga yaqin.

Nol va bir zanjirlar orasidagi farq, bipolyar mantiq elementida xalaqitga qarshi bardoshligi sezilarli ortiq bo‘lib, DTM, TTM va, ayniqsa, ЭСТМ, НСТМ va И2М lar uchun МОП mantiqning yana bir afzalligi shundaki, uning kirish (zatvorli) zanjiri amalda tok sarflamaydi. Kirish zanjirining keyingi zanjirga (yuklama) elementi ushbu yacheyskaning kirish sig‘imini orttirishga olib keladi. Lekin aynan ushbu afzalligi — kirish zanjirining katta qarshilikka egaligi, parazit sig‘imlarni zaryad va razryadlashning uzoqroq bo‘lishi МОП-mantiqining ЭСТМ, ТТМ ga nisbatan tezkorligi kamligining sababidir.

4.19-*a*, *b* rasmlarda YOKI-INKOR va VA-INKOR yacheyskalarni МОП-tranzistorlarda indutsirlangan *n*-kanali tasvirlangan. Bu yerdə T3 tranzistor dinamik yuklama vazifasini bajaradi. 4.19-rasmida T1 va T2 tranzistorlar parallel ulangan, shuning uchun ularning har biridan mantiqiy birini yoyish mantiqiy nolga kirishni kamaytiradi, ya’ni sxema YOKI-INKOR operatsiyasini bajaradi.

4.19-*b* rasmdagi mantiqiy sxemada zanjirdagi tok va chiqish kuchlanishining kichik darajasi tranzistorni faqatgina tranzistorlarning (ushbu holda har ikkalasini) hammasini yopib bo‘lganidagina bo‘ladi. Ushbu holatda mantiqiy bir birlikka mos keluvchi yuqori darajadagi kuchlanishni bir vaqtning o‘zida hamma kirishlarga beriladi. Bundan ma’lum bo‘ladiki, bu sxema VA-INKOR funksiyasini bajaradi.

Sezilarli energiya sarfi bo‘lganidan dinamik yuklamaning МОП-mantiq ko‘p qo‘llaniladi. Kapimentar tranzistorli (КМОПТЛ) МОП-tranzistorli mantiqning asosiy afzalligi shuki, uning chiqish kuchlanishi o‘zgarishi tok o‘zgarishiga bog‘liq bo‘lmaydi va nolga yaqin bo‘ladi. 4.19-*d*, *e*, rasmida o‘n



4.19- rasm.

ikki xil tipik mantiqiy element sxemasi tasvirlangan bo‘lib, ulardan КМОПТЛ strukturasida bir turli tranzistorlar parallel ulangan va boshqa tipdagisi bilan ketma-ket ulangan: Mantiqiy funksiyani boshqaruvchi T1 va T2 „ostki qavat“ tranzistorlarining ulanishi bilan aniqlanadi. Ko‘rilayotgan sxema n -kanalli tranzistorlardan iborat. Agarda tok manbayining qutbini o‘zgartirsak, „ostki qavatda“ tranzistorlar p -kanalli bo‘ladi.

4.19-d rasmida har ikkala mantiqiy kirishga $x_1=x_2=U_{z-i}=0$ kuchlanish berilgan bo‘lsin. Bunda n -kanalli T1 va T2 tranzistorlarda ular yopiq holatda bo‘lganligidan kanal hosil bo‘lmaydi. p -kanalli T3 va T4 tranzistorlarda esa aksincha $U'_{z-i} \approx E_0$ bo‘sag‘a kuchlanishidan moduli bo‘yicha ortiq bo‘lib kanal hosil bo‘ladi. Kanallar orqali T1 va T2 tranzistorlardan kichik toklar oqqanidan kanaldagi kuchlanish pasayishi ham juda kichik bo‘ladi. Shuning uchun chiqish kuchlanishi tok manbayi kuchlanishiga teng bo‘ladi, bu esa ($y=1$) bir birlikni tashkil etadi.

x_1 va x_2 kirish qismlariga $U_{z-i}=E_0$ potensial berilsa, T1 (T2) tranzistorda kanal hosil bo‘ladi, T3(T4) tranzistorda esa

kanal yo‘qolib, tranzistor yopiq bo‘ladi. T3 (T4) tranzistordagi kichik qoldiq tok T1 (T2) kanal orqali oqadi va unda nol ($y=0$) darajali kuchlanish pasayishi hosil bo‘ladi.

КМОПТЛning МОПТЛга nisbatan avzalligi shundaki, u kichik kuchlanishga egaligi va nisbatan tezkorligi bilan farqlanadi. 4.19-e rasmdagi sxema yuqorida aytilgan xususiyatlari bilan tavsiflanadi.

5. POTENSIAL MANTIQIY ELEMENTLARGA ASOSLANGAN RELAKSATSION GENERATORLAR

5.1. Potensial mantiqiy elementlar asosidagi multivibratorlar

Tranzistorda tuzilgan multivibratorlarda chastota va tebranishlar davrini aniqlovchi o'tkinchi jarayonlar operatsion kuchaytirgichlarda mantiqiy elementlarda o'xshashdir. Ular struktura jihatidan ham quyidagi sxema bo'yicha: ikki tranzistor umumiy emitterli sxemada yoki 2LE man etish VA-INKOR, YKI-INKORlar ketma-ket ulanadi. Multivibrator ikki turg'un holatga ega: birinchi ME (mikrosxema) yopiq, boshqasi ochiq va aksincha. Multivibrator chastotasini vaqt belgilovchi RC-zanjir parametrlari aniqlaydi.

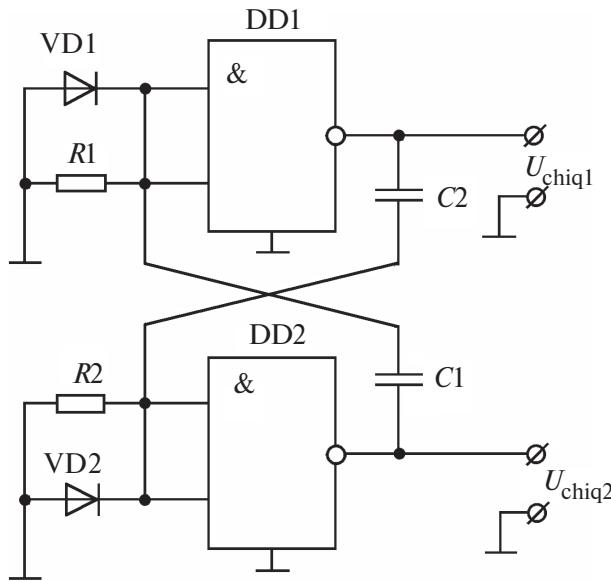
Multivibratorlar quyidagi rejimlarda ishlashi mumkin:

- avtogeneneratorli;
- kutuvchi;
- sinxronlash rejimi, multivibrator ishlashida sinxronlash tashqi generator orqali.

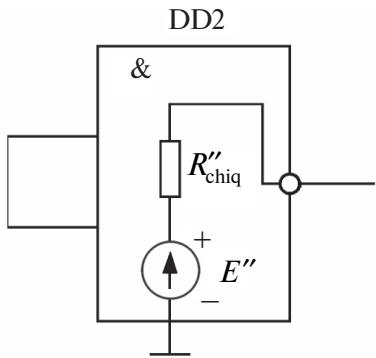
Potensial mantiqiy elementlardan YOKI-INKOR, VA-INKORlar multivibratorlarni qurishda qo'llanilishi mumkin, quyi kirishli elementlardagi ishlatilmaydigin kirish qsimlari birlashtiriladi, lekin bunda kirish sig'imi ortadi va kirish qarshiligi kamayadi. Yoki ularni VA-INKOR elementi uchun $+E_p$, YOKI-INKOR elementi uchun esa — E_p (umumiy shinaga) ulanadi.

5.1-rasmida VA-INKOR elementlaridan tuzilgan multivibratorning prinsipial sxemasi keltirilgan. Impulsning vaqtiy shakllanishi va pauzasini vaqt doimiysi bilan kondensator orqali aniqlanadi: $\tau_{zar1} = C1 \cdot R1$ ($\tau_{zar2} = C2 \cdot R2$), tezlatgich diodi orqali razryadlanadi. $\tau_{zar1} = C1 \cdot r_{VD1}$ ($\tau_{zar2} = C2 \cdot r_{VD2}$).

C1 kondensatorning zaryad zanjirini ko'raylik. DD2 element mantiqiy bir holatida bo'lganida C1 zaryadlanadi, bunda „1“, DD1-element mantiqiy «0» holatida. Elementning umumiy shinasi va DD2 ning chiqish qismi orasida E.Y.K ko'rinishidagi elektr modeli sifatida namoyish etish mumkin (5.2-rasmga qarang).



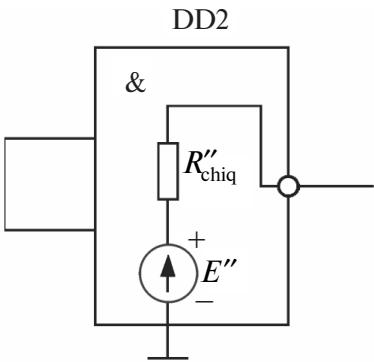
5.1-rasm. PME „VA-INKOR“ asosidagi multivibratorning prinsipial sxemasi.



5.2-rasm. DD2 elementining mantiqiy "1" dagi modeli.

qish kuchlanishi $U_{\text{chiq}} \text{ DD2} = 3,5 \text{ V}$ (K155 seriyasi uchun) DD1 ning kirish qismiga beriladi, chunki kommutatsiya davri $U_{C1-} = 0$, bunda DD2 elementining chiqish kuchlanishi $U_{\text{chiq}} \text{ DD1} = 0 \text{ V}$ ga kamayadi.

Multivibratorda birinchi vaqtinchalik turg'un holat (DD2 da mantiqiy „1“ holat, DD1 da „0“). C1 kondensatorning



5.3- rasm. DD2 elementining mantiqiy „0“ holatidagi modeli.

mentining mantiqiy nol holatida.

DD2 ning chiqish qismi va umumiy shina oralig‘ini quyidagi elektr modeli orqali ifodalash mumkin (5.3-rasmga qarang).

Bu yerda R'_{chiq} — elementning mantiqiy „0“ holatidagi chiqish qarshiligi, E' manba E.Y.K. K155 seriyasi uchun $E' \approx 0,2 \div 0,3$ V, $R'_{\text{chiq}} \approx 100 \Omega$.

C_1 kondensator razryadlanganida E.Y.K. manbayi sifatida zanjirda U_{C1} ($U_{C1} \approx E'' = 3,5$ V). Kondensator razryad zanjiri $+U_{C1}$ dan R'_{chiq} orqali E.Y.K. chiqarishi E' va dioidning to‘g‘ri qarshiligi ($R1 >> r_{VD1}$), ular parallel ulangan.

Kondensator razryadi tezda o‘tadi, chunki C_1 razryad vaqt kichik (r_{VD1}), shuning uchun keyingi ulab-uzilish uchun $U_{\text{kirDD2}} = U_{\text{bo's}}$. Sxema yana birinchi vaqtli turg‘un holatiga o‘tadi. 5.4-rasmida multivibratorning ishslash ossillogrammalari keltirilgan.

Multivibratorning impuls kengligi va pauzasini hisoblash

Multivibratorning PMEdagi sxemasi uchun impuls kengligi quyidagi formuladan aniqlanadi:

$$t_i = (R1 + R^1_{\text{kir}}) \cdot C1 \cdot \ln \frac{U_{\text{kir}}^1 - U_{\text{kir}}^0 + U_{R1}}{U_{\text{bo's}}}.$$

Multivibratorning PMEdagi sxemasi uchun pauza kengligi quyidagi formuladan aniqlanadi:

$$t_p = (R_2 + R_{\text{chiq}}^l) \cdot C_2 \cdot \ln \frac{U_{\text{chiq}}^1 - U_{\text{chiq}}^0 + U_R}{U_{\text{bo's}}}$$

Simmetrik sxema uchun $R_1=R_2$, $C_1=C_2$ va $R >> R_{\text{chiq}}^l$ bo‘lganidan quyidagini hosil qilamiz:

$$t_i = t_p = R \cdot C \cdot \ln \frac{U_{\text{chiq}}^1 - U_{\text{chiq}}^0 + U_R}{U_{\text{bo's}}};$$

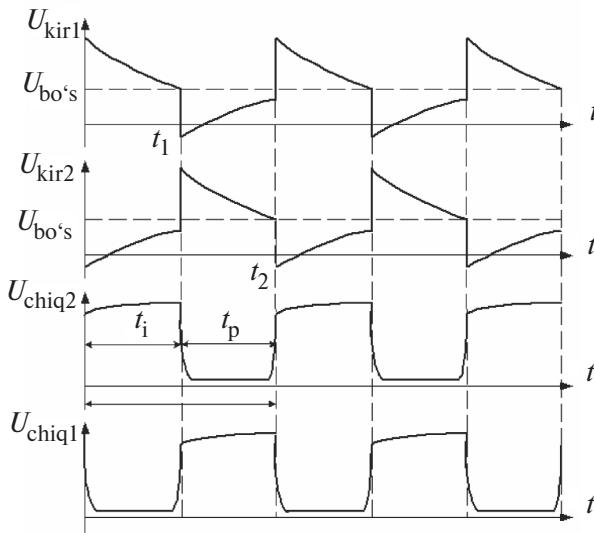
$$U_R = I_{\text{kir}}^0 \cdot R;$$

$$I_{\text{kir}}^0 = I_{\text{kir}} \text{ bo‘lganida } U_{\text{kir}} = 0, \quad I_{\text{kir}}^0 \approx 1 \text{ mA}.$$

Multivibratorning normal ishlashini ta’minlash uchun $U_R < U_{\text{bo's}}$ shart bajarilishi lozim, demak, R qarshilikning yuqori chegarasiga cheklash qo‘yiladi.

Bunda $I_{\text{kir}}^0 \approx 1 \text{ mA}$ (K155 seriya uchun) qarshilik R esa $1 \div 1,3 \text{ k}\Omega$ dan aniq bo‘lmasligi lozim.

Integral tarkibidagi multivibratorlar mayjud: 218ГФ1(2)—sathni moslashtirishni jalb etadi, K218ГФ1 — nochiziqli teskari aloqali sokin uyg‘otishni ta’minlaydi.



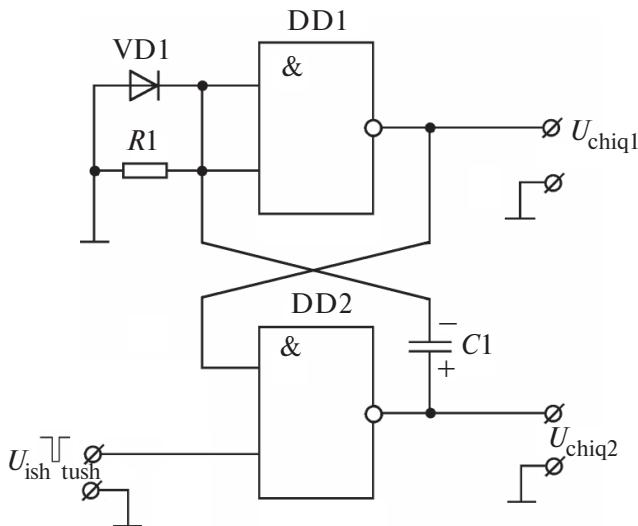
5.4-rasm. PME asosidagi multivibratorning ishlash ossillogrammasi.

5.2. Potensial mantiqiy elementlardan tuzilgan vibratorlar

Birvibrator — yakka impulsli generator, tormozlangan multivibrator. Kirish qismiga yakka impulslar seriyasini berilsa, birvibrator chiqish qismida impulsni beradi.

Mantiqiy VA-INKOR elementida boshqarilgan birvibrator sxemasini (5.5-rasmga qarang) avtotebratgichli multivibrator sxemasidan ham olish mumkin (5.1-rasm), faqat bunda R2, C2 va VD2 lar olib tashlanadi, xolos. Birvibratorlarda impulsarning generatsiyasi jarayoni avtotebratgichli multivibrator jarayoniga o‘xshash bo‘ladi.

5.6-rasmda birvibratorning ishlash prinsipini tavsiflovchi ossillograammalar keltirilgan.

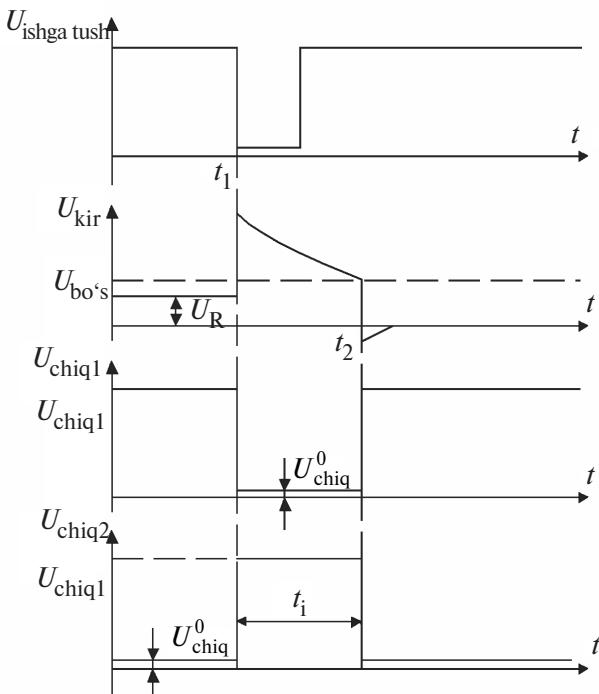


5.5-rasm. PME „VA-INKOR“ asosidagi birvibratorning prinsipial sxemasi.

Birvibrator bitta turg‘un va bitta vaqtinchalik turg‘un holatga ega. Ishga tushiruvchi impuls kelgunicha, DD1 mantiqiy element yopiq va U_{chiq1} mantiqiy „1“ ga teng (5.6-rasmga qarang). DD1 elementning bunday holatini uning kirish qismiga R1 qarshilikni ulab (unchalik katta bo‘lmagan qarshilik) ta’minlanadi. Mantiqiy element DD2 biror kirish qismiga berilgan katta kirish kuchlanishi hisobiga ochiq. Bunda C1 kondensator razryadlanadi.

t_1 vaqt birligida sxemaning kirish qismiga manfiy impuls berilsa, DD2 element yopiq holatga o'tadi va uning chiqish qismidagi kuchlanish mantiqiy „1“ga erishadi. Ushbu musbat sakrash $U_{\text{chiq}2}$ kuchlanishi C1 kondensator orqali DD1, elementning kirish qismiga berilib, uni yopadi. $U_{\text{chiq}1}$ kuchlanish mantiqiy „0“ darajagacha kamayadi. Bunda C1 kondensator zaryadlanadi, uning plastinalaridagi kuchlanish ortadi, R1 qarshilikdagi $U_{\text{chiq}1}$ kuchlanish kamayadi. $U_{\text{chiq}1} = U_{\text{bo's}}$ bo'lganida ($t=t_2$) birvibratorlarda o'tish bo'lib, avtotebranish multivibrator kabi bo'ladi. (5.6- va 5.4- rasm-lardagi vaqt diagrammalariga qarang). Shuning bilan impuls shakllanishi tugaydi va birvibrator boshlang'ich turg'un holatiga o'tadi.

Sxemaning vaqtinchalik turg'un holatiga o'tish vaqtini kondensatorning zaryadlanish vaqtini orqali aniqlanadi. $\tau_{\text{zar}} = C \cdot R$ impuls kengligini sozlashni kondensator zaryadlanish vaqtini τ_{zar} orqali amalga oshiriladi.



5.6-rasm. PME li birvibratorning ishlash prinsipi uchun ossilogrammalar.

t_i = yuzdan birlargacha, sekund.

Ishga tushuvchi impuls — umumiy shinaga qisqa tutashuv yoki past daraja $t_{\text{zap min}} > t_i$ ($t_{\text{zap min}} > 2 \cdot \tau_{\text{ber me}}$, ushbu seriyasida DD1 va DD2 ulab-uzilishi lozim).

Birvibrator impuls kengligini hisoblash

PMEli birvibratororda impuls kengligi quyidagi formuladan aniqlanadi:

$$t_i = (R + R^1_{\text{IMS chiq}}) \cdot C1 \cdot \ln \frac{U_{\text{chiq}}^1 - U_{\text{chiq}}^0 + U_R}{U_{\text{bo's}}};$$

$$U_R = I_{\text{kir}}^0 \cdot R, I_{\text{kir}}^0 = I_{\text{kir}}, \text{ bunda } U_{\text{kir}} = 0, I_{\text{kir}}^0 \approx 1 \text{ mA}.$$

Multivibratorning me'yorida ishlashini ta'minlash uchun quyidagi shart bajarilishi kerak: $U_R < U_{\text{bo's}}$, demak, qarshilik R ning yuqori qiymati cheklanadi. Bunda $I_{\text{kir}}^0 \approx 1 \text{ mA}$ (seriya K155 uchun) R qarshilik $1 \div 1,3 \text{ k}\Omega$ dan ortiq bo'lishi lozim.

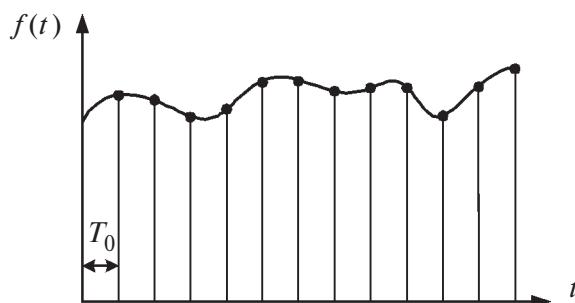
6. KODLOVCHI QURILMA. ANALOG-RAQAMLI (ARO') VA RAQAM-ANALOGLI O'ZGARTIRGICHLAR (RAO')

Axborotni raqamli ishlov berishda izlanayotgan hamma qiymatlar diskret shaklda — raqamli kod ko'rinishida beriladi. Agarda izlanilayotgan qiymat uzlusiz funksiya (analogli signal) ko'rinishida berilsa, bunda uni raqamli ko'rinishga o'zgartirish lozim. Bunday o'zgartirishni diskret vaqt birligida bajarish mumkin, demak, vaqt diskretlanishi intervali (T_0) beriladi, so'ng funksiya qiymati ushbu vaqt birliklarida aniqlanadi (6.1-rasmga qarang). Funksiyaning bu qiymatini *tanlov* deyiladi. So'ng ushbu tanlovlarni raqam kodiga o'zgartiriladi. Bunday diskretlash uslubini *vaqt bo'yicha diskretlash* deyiladi. Diskretlash intervali qanchalik kichik bo'lsa, funksiya shunchalik aniq tasvirlanadi. Lekin T_0 kichik qiymatlari uchun katta xotira hajmi va hisoblash mashinasining tezkorligi talab etiladi. Ko'pincha, T_0 ni Kotelnikov teoremasini qo'llab, diskretlash davrini spektral tasnif $f(t)$ ga bog'lab aniqlanadi:

$$T_0 = \frac{1}{2 \cdot f_v},$$

bu yerda f_v — shu $f(t)$ funksiyaning yuqori chastota spektri.

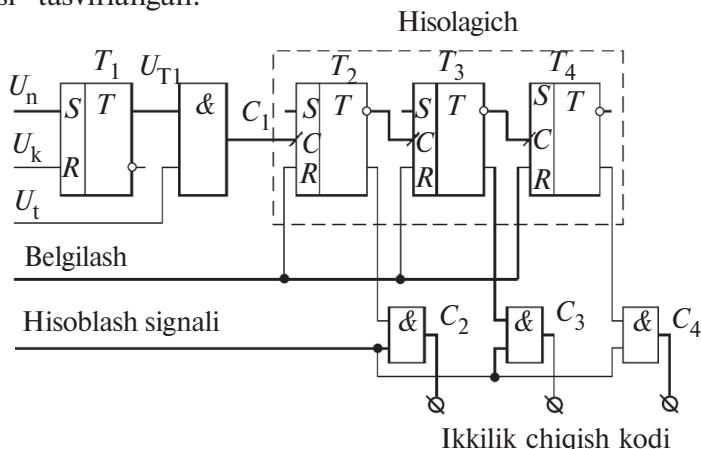
Umumiy holda, o'zgartiriladigan funksiyaning vaqt intervali qiymati kuchlanish yoki toklar ko'rinishida bo'lishi mumkin.



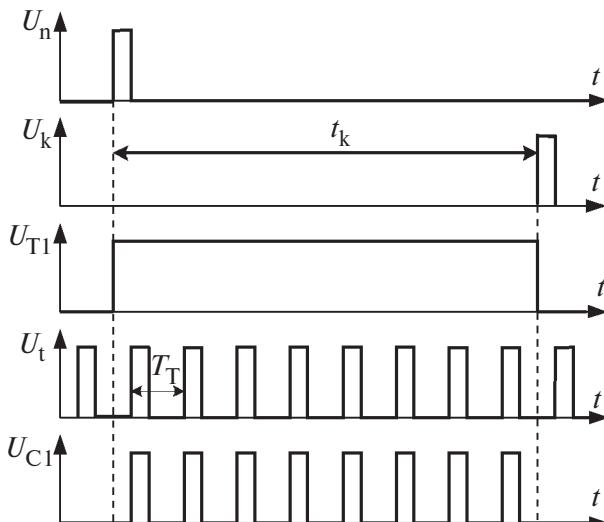
6.1-rasm.

6.1. Vaqt intervallarini kodlash

Ko‘rilayotgan funksiya qandaydir vaqt intervalini ifodlasin deylik. Misol sifati radiolokatordagi nishondan qaytgan va yuborilgan signallar orqali nishongacha bo‘lgan masofani (vaqt intervali orqali) aniqlash mumkin. 6.2-rasmda vaqt intervalini o‘lchash qurilmasi, 6.3 rasmida esa vaqt diagrammasi tasvirlangan.



6.2-rasm. Vaqt intervalini raqamli kodga almashtirish qurilmasi.



6.3-rasm. Vaqt intervalini kodlash qurilmasining vaqtiy diagrammalari.

T_1 triggerning S kirish qismiga U_n impuls keladi (impuls radiolokatoridan) va uni „1“ holatiga o’tkazadi, tugallanish impulsi U_k (qaytgan signal) T_1 triggerning R kirishiga keladi va uni „0“ holatiga o’tkazadi. Moslatgich sxemasi C_1 ning bиринчи kirishiga U_{T1} signal keladi (T_1 trigger), иккинчи kirishiga esa U_t taktli impulslar keladi. Sxema chiqishidagi moslatgich C_1 vaqt intervalining impulsida kelayotgan U_n va U_{k-t_k} bilan to‘g‘ri keladi. Signalning U_t taktli chastotasi qanchalik katta bo‘lsa, shunchalik t_k aniqroq o‘lchanadi (6.3-rasmga qarang).

Impulslar soni hisoblagich bilan aniqlanadi, u T_2 , T_3 , T_4 triggerlarda yig‘ilgan va hisoblash signali bo‘yicha C_2 , C_3 , C_4 moslagich sxemalarining chiqish qismida kod tasvirlanadi. Hisoblagich razryad soni quyidagi shartdan aniqlanadi:

$$2^N \cdot T_t \geq t_{k \max}.$$

Bundan hisoblagich razryadi:

$$N \geq \frac{\ln \frac{t_k}{T_t}}{\ln 2}.$$

N son katta butun songa yaxlitlanadi.

6.2. Kuchlanishni kodlash

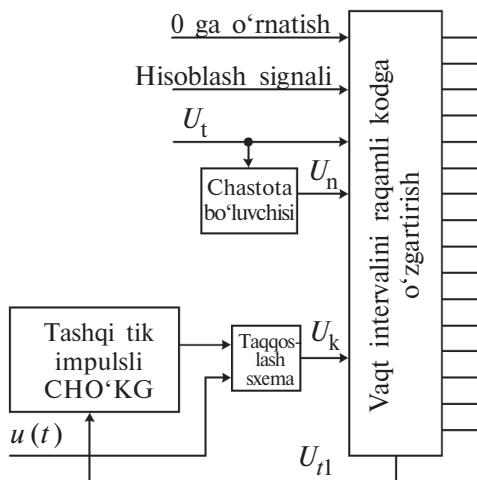
6.4-rasmida analogli $u(t)$ kuchlanishli raqamli kodga almashtirish sxemasi keltirilgan. U ikki qismidan iborat:

1) $u(t)$ kuchlanishni unga proporsional bo‘lgan t_k vaqt intervaliga o‘zgartirish sxemasi;

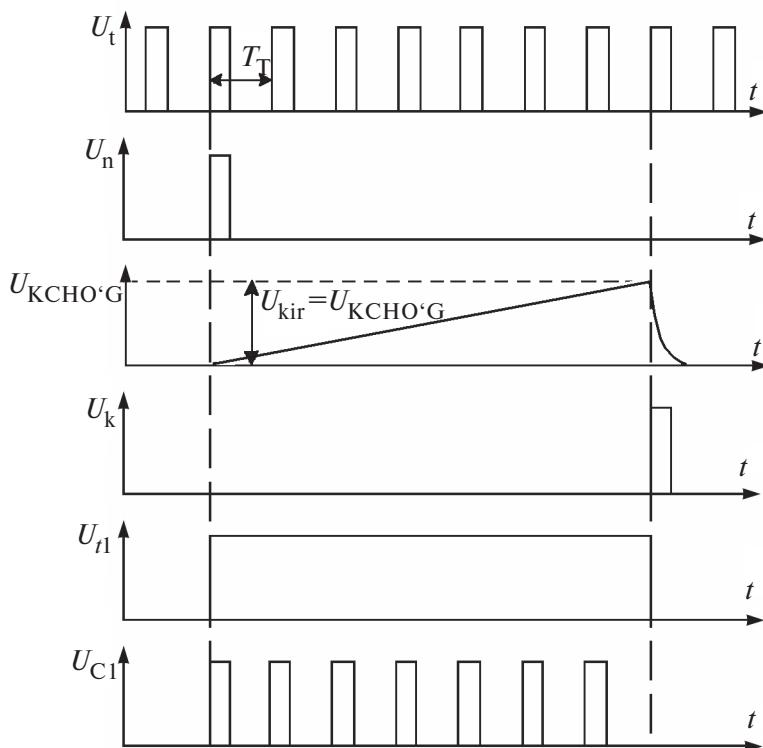
2) vaqt intervalini raqamli kodga o‘zgartirish sxemasi.

2-sxemaning ishlash tamoyili 6.1-bo‘limda ko‘rib chiqilgan.

U_t taktli signal chastota bo‘lgichga keladi va o‘zgartirish boshlanishi U_n signalini shakllantiradi, u vaqt intervalini raqamli kodga o‘zgartiruvchi sxemaga beriladi. Ushbu signal ta’sirida T_1 trigger „1“ holatni belgilaydi (6.2-rasmga qarang) va U_{t1} signali qo‘srimcha chiziqli kuchlanish o‘zgartiruvchi generator (ЧКО‘Г—ГЛИН) tik impulsleri sifatida namoyon bo‘ladi (6.4-rasmga qarang). Ushbu signal bo‘yicha ЧКО‘Г



6.4-rasm. Kuchlanishni kodlash sxemasi.



6.5-rasm. Kuchlanishni kodlash sxemasining vaqt diagrammalari.

chiziqli arrasimon kuchlanishni shakllantiradi va u taqqoslash sxemasi (komparator)ga keladi. Komparatorning ikkinchi kirish qismiga $u(t)$ kirish signali keladi. Qachonki, CHKO'G kuchlanishi U_{kir} ($U_{\text{KCHO}'G} \geq U_{\text{kir}}(t)$) bo'lganida komparator ishga tushib, U_k impulsni shakllantiradi, trigger T_1 „0“ holatida bo'ladi. Chiziqli bog'langan $U_{\text{CHKO}'G}(t)$ da t vaqt U_n va U_k impulslari oralig'ida U_{kir} proporsional bo'ladi. Demak, raqamli kod vaqt intervalini kodga o'zgartirgich sxemasi o'lchanayotgan kirish signaliga proporsional (yoki masshtabda mos) bo'ladi. „0“ signali U_{T_1} ning chiqish qismida KCHO'G teskari yurishni shakllantiradi va tizim boshlang'ich holatga qaytib, navbatdagi (U_n) impulsni kutadi (taktli impuls hisobiga).

6.5-rasmda kuchlanishni kodlash sxemasining vaqt diagrammalari keltirilgan.

6.3. Analog-raqamli o'zgartirgich. Asosiy tasniflari va parametrlari

ARO' — analogli signalni raqamli ko'rinishga (raqamli kod) o'zgartirish qurilmasi. ARO' — chiqish qismidagi raqamli signal ikkilamchi so'z ko'rinishida yoki impulslar ketma-ketligi EHM shinasiда yoki mikroprotsessor tizimida. Analog signalni raqamli kodga o'zgartirishning ko'pgina uslublari mayjud. Ko'pincha, analogli signal oraliq shaklga o'zgartiriladi (vaqt signali kengligi yoki chastotaga), u raqamli ko'rinishda o'lhashga nisbatan qulay. So'ng oraliq ko'rinishi etalon bilan taqqoslanadi, ko'rileyotgan holat uchun bu taktli generator U_t chastotasi, o'lchanayotgan t_k vaqt intervalidagi impulslar sonini hisoblagich hisoblaydi. Lekin hamma tildagi ARO'—CHKO'Glarda ham signalning oraliq ko'rinishi o'zgartirilmaydi ARO'—CHKO'Glarda analogli signal etalon signali bilan taqqoslanadi (takt intervali yoki stabillovchi kuchlanish bilan).

ARO'— CHKO'G asosiy tasniflari:

- aniqligi;
- o'zgartirish vaqtি (tezkorligi).
- kirish signalining dinamik diapazoni;
- kirish qarshiligi R_{kir} ;
- chiqish qarshili R_{chiq} .

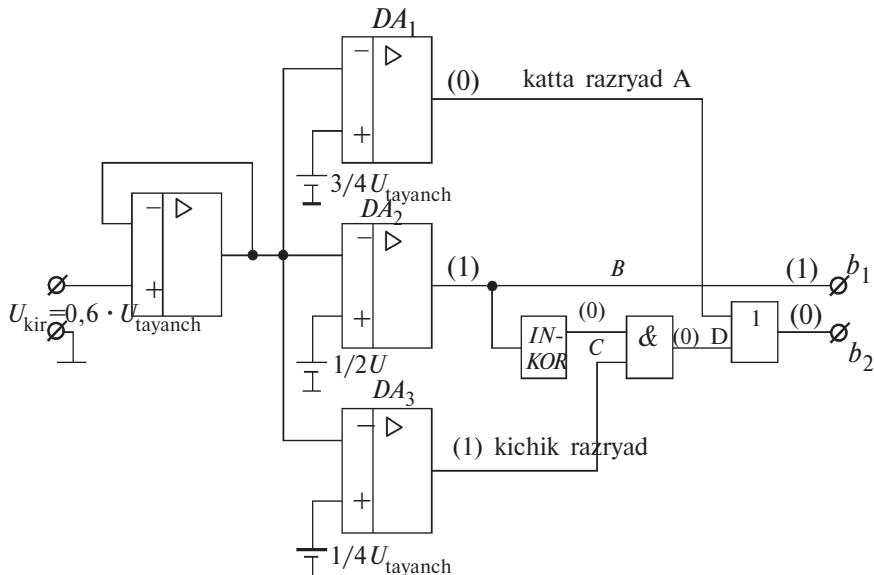
Aniqlik kirish so‘zlarining razryadlar soni bilan aniqlanadi. 10 razryadli CHKO‘G 0,1 %, 12 razryadli CHKO‘G 0,01 %, nisbiy xatolikka ega. O‘zgartirish vaqtiga (tezkorligi) bu ikkilangan so‘z (kod)ni o‘lchanayotgan kuchlanish U_i ning berilganidan so‘ng olinishi. CHKO‘Gning turli xildagi turlarida o‘zgartirish vaqtiga sekundning o‘ndan bir bo‘lagidan to yuz mikrosekundgacha ekan. Kirish signaling dinamik diapazoni minimal va maksimal qiymatlari orqali quyidagicha aniqlanadi:

$$D_c = \frac{U_{\text{kir max}}}{U_{\text{kir min}}},$$

bu yerda $U_{\text{kir max}}$ — CHKO‘G kirish kodining maksimal qiymatiga mos; $U_{\text{kir min}}$ — chiqish kodining kichik razryadi darajasi. CHKO‘G ning kirish va chiqish qismlari (har bir razryad uchun) R_{kir} va R_{chiq} qiymatlari bilan tavsiflanadi.

6.3.1. ARO‘ parallel komparatorlarda

6.6-rasmda ARO‘ning sxemasi (parallel komparatorlarda) tasvirlangan.



6.6-rasm. Parallel komparatorlarda analog-raqamlı o‘zgartgich.

ARO‘ kirish qarshilagini oshirish va komparatorning kirish signalini manbadan ajratish uchun buferli kuchaytirgich, OO‘PT (OKO‘T) qaytargich rejimida 100 % li teskari aloqali sxema yig‘ilgan. Bunda R_{kir} juda katta va R_{chiq} juda kichik bo‘ladi.

Tayanch kuchlanishi U_{tayanch} — manba kuchlanishni bo‘luvchi pretsizion qarshiliklarda, parametrik yoki elektron kuchlanish stabilizatori, DA₁, DA₂, DA₃ larning noinvertirlovchi kirishiga ulanadi.

Komparatorning invertirlovchi kirishiga buferli kuchaytirgichdan kirish signali beriladi. Komparatorning kirishida:

$U_{\text{kir}} > U_{\text{tayanch}}$ da komparator chiqishida mantiqiy „1“ signali shakllanadi;

$U_{\text{kir}} < U_{\text{tayanch}}$ da komparator chiqishida mantiqiy „0“ signali shakllanadi.

Chiqish signali uchun $U_{\text{kir}} = 0,6U_{\text{tayanch}}$ sxemada chiziqlarning mantiqiy holati va chiqish kodи ko‘rsatilgan.

Mantiqiy sxema yordamida komparatorlarning holati ikkilamchi raqamlı kodga aylantiriladi. Ularning qiymatlari kirish signaliga proporsional bo‘ladi (6.1-jadvalga qarang).

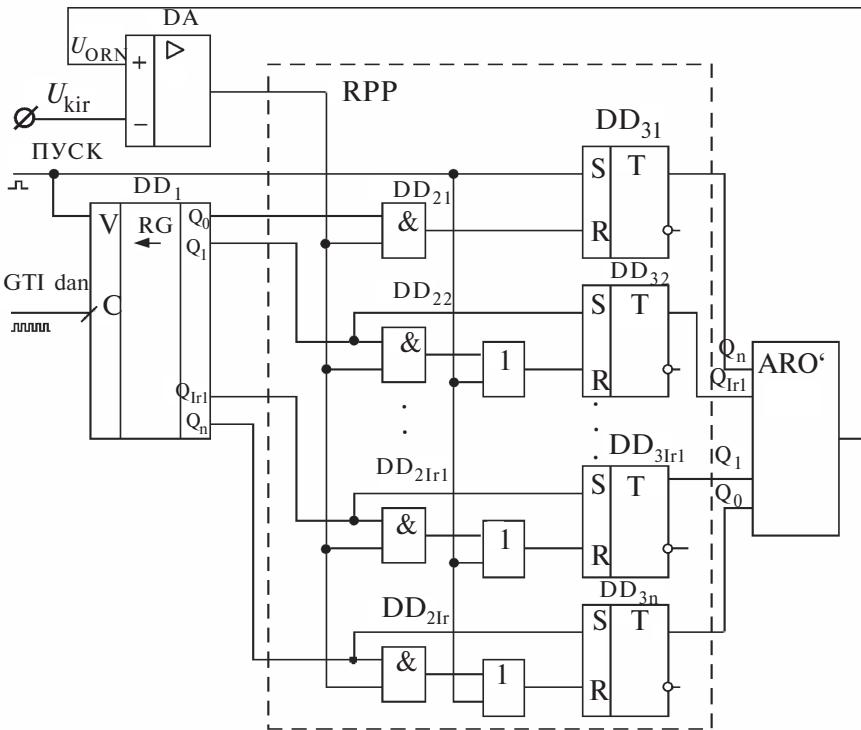
6.1- jadval

ARO‘-chiziq holatlari va uning kirish kodining kirish signaliga bog‘liqligi

Kirish signallari	A	B	C	D	b1	b2
$\frac{3}{4} \cdot U_{\text{tayanch}} < U$	1	0	1	0	1	1
$\frac{1}{2} \cdot U_{\text{tayanch}} < U_i < \frac{3}{4} \cdot U_{\text{tayanch}}$	0	0	1	0	1	0
$\frac{1}{4} \cdot U_{\text{tayanch}} < U_i < \frac{1}{2} \cdot U_{\text{tayanch}}$	0	1	1	1	0	1
$U_i < \frac{1}{4} \cdot U_{\text{tayanch}}$	0	1	0	0	0	0

6.3.2. ARO‘ razryadlararo kodlash

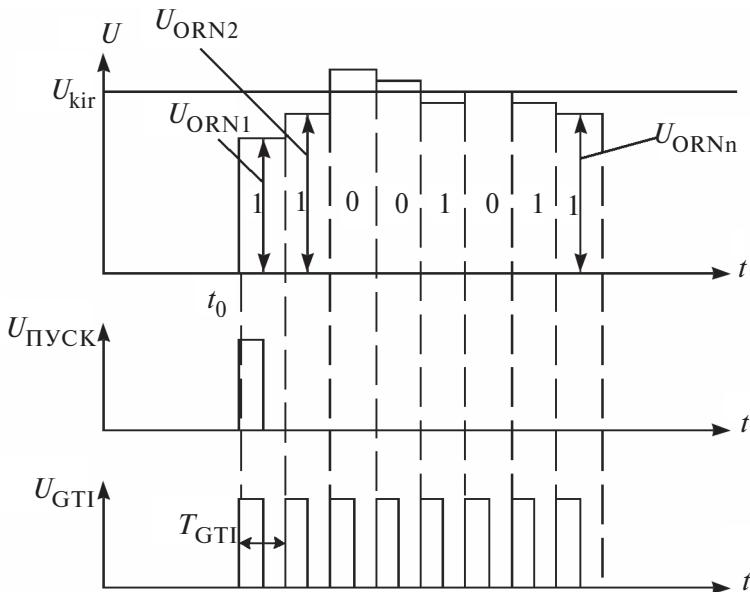
ARO‘ning ushbu turini ARO‘ ketma-ket yaqinlashuvli yoki ARO‘ razryadlararo taqqoslash deyiladi. 6.7-rasmda



6.7-rasm. ARO' razryadlararo kodlash sxemasi.

ARO' razryadlararo kodlash sxemasi keltirilgan. Qurilmaning asosini ketma-ketlik yaqinlashuv registri (KKYAR) tashkil etadi. Uning ishlash algoritmi quyidagicha: TIG har bir impulsi bo'yicha KKYAR ketma-ket katta razryadidan boshlab, Q chiqishida mantiqiy „1“ ni shakllantiradi, u boshqarish kirish qismiga kelayotgan komparatorning chiqish qismida yoki o'zgarmaydi, yoki mantiqiy „0“ signaliga almashtiriladi. 6.8-rasmda ARO' razryadlararo kodlanishning vaqt diagnostikalarini keltirilgan.

t_0 vaqt birligida „ПУСК“ signali bo'yicha KKYAR statik registr chiqish qismida, RS triggerlarda $DD_{3,1}$, $DD_{3,2}$, ..., $DD_{3,n}$ bajarilgan kod yoziladi Q_n ning katta razryadida u faqat „1“ ni tashkil etadi. Ushbu kod RAO' yordamida U_{0RN1} kuchlanishga o'zgartiriladi. DA komparatorining chiqish qismida qurilmaning kirish kuchlanishi bilan taqqoslanadi. Agarda $U_{0RN1} > U_{kir}$ bo'ssa, kompa-



6.8-rasm. ARO‘ razryad bo‘yicha kodlash vaqt diagrammalari.

ratorning chiqish qismida — birlik signali, $U_{0RN1} < U_{kir}$ da esa nol signali shakllanadi.

Signal „ПУСК“ signali bilan bir vaqtida Q_0 kichik razryad DD₁ siljish registrida GTI frontida mantiqiy „1“ signal yoziladi. Ushbu signal 2I DD_{2,1} mantiqiy elementidagi ulab-uzqichni ochadi va komparatorning chiqish signali DD_{3,1} R triggerning kirish qismiga beriladi. Agarda $U_{0RN1} > U_{kir}$ bo‘lsa, DD_{3,1} trigger qayta tashlanadi va KKYAR chiqishida „0“ kodi shakllanadi. Aks holda ($U_{0RN1} < U_{kir}$) trigger DD_{3,1} KKYAR chiqishida „1“ kodi katta razryadli bo‘lib qoladi.

TIGning keyingi fronti DD₁ yozilgan kodni chapga suradi. Natijada, mantiqiy „1“ signali (Q_1) birinchi razryadga suriladi va DD_{3,2} triggerni joylashtiradi. KKYAR chiqish qismida kod shakllanadi, Q_{n-1} razryadda birlikning RAO‘ chiqishida esa kuchlanishning yangi U_{0RN2} qiymatini hosil qiladi. Ushbu kuchlanish U_{kir} bilan taqqoslanadi. Mantiqiy bir birlik signali faqatgina Q_1 chiqishidagi DD₁ registrda mavjudligidan komparator chiqish signali fa-

qatgina $DD_{3.2}$ triggerning R kirish qismiga ta'sir etishi mumkin. Agarda $U_{0RN2} > U_{kir}$ bo'lsa, $DD_{3.2}$ qayta tashlaydi; agarda $U_{0RN2} < U_{kir}$ bo'lsa, trigger joylashtirilgan holatda qoladi.

TIG keyingi impulsi DD_1 da yozilgan kodni chapga siljitadi va jarayon mantiqiy „1“ Q_n katta razryadga (DD_1 registrda) erishmagunicha avvalgidek davom etadi. Bu holda TIG impulsi bo'yicha DD_1 registrida nol belgilanadi va o'zgartirish jarayoni tugaydi. Qidirilayotgan chiqish kodi KKRY chiqish qismida hisoblanadi.

Keltirilgan algoritmdan ma'lum bo'ladiki, o'zgartirish uchun kerak bo'lgan impulslar soni ARO' chiqish kodi razryadiga teng, ya'ni o'zgartirish vaqtini quyidagiga teng:

$$t_s = b \cdot T_{RPP},$$

bu yerda b — ARO' razryadi.

O'zining soddaligi va tezkorligi munosabati bilan ushbu turdag'i ARO' keng qo'llaniladi.

6.4. Raqam-analogli o'zgartgichlar. Strukturasi, asosiy tasniflari va parametrlari.

Axborotni chiqaruvchi tizim osti qurilma EHMning yoki MPni boshqaruvini bog'lovchi texnologik jarayonni jihoz bilan boshqaruvchi tizim.

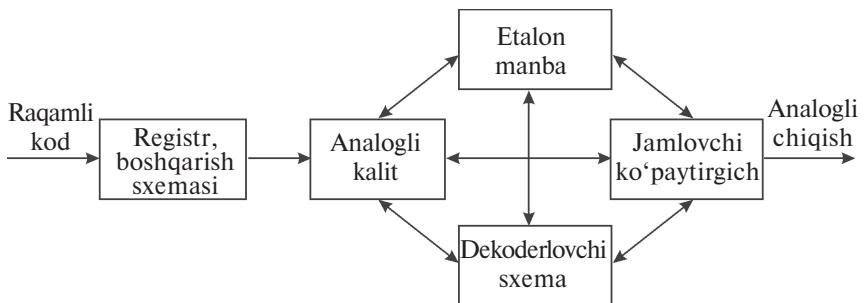
Texnologik jarayonni bajaruvchi mexanizmi analogli signalga asoslangan, shuning uchun ular raqamli kodni analogli signallarga o'zgartiruvchi qurilmaga ega bo'lishi lozim.

Raqamli kodni unga proporsional bo'lgan analogli qiymatga (kuchlanish U yoki tok I ga) o'zgartiruvchi qurilma raqam-analogli qurilma RAQ deyiladi. Ko'pchilik RAQlar 5 ta funksional element yoki modullardan tashkil topadi (6.9-rasmga qarang):

- registr va boshqarish sxemasi;
- analogli kalit;
- tayanch kuchlanish manbayi (etalon manba);
- dekoderlovchi sxema;
- jamlovchi kuchaytirgich.

RAO' asosiy farqi ularishi va modullarining tayyorlanishi shidadir. RAO'ning asosiy tasniflari:

- aniqligi;
- o‘tkazish qobiliyati;
- o‘zgartirish vaqt;
- chiqish qiymatini o‘zgartirish diapazoni (oralig‘i);
- to‘liq chiqish qarshiligi (Z_{chiq});
- nostabillik harorat koeffitsiyenti.



6.9- rasm. RAO‘ asosiy funksional bloklari va ularning joylashishi.

Aniqligi — analogli haqiqiy chiqish qiymatining uning nazariy qiymatlaridan farqlanishi. RAO‘ aniqligiga asosiy parametrlari va harorat dreyfi ta’sir etadi: etalon manba, jamlovchi kuchaytirgich, dekoderlovchi sxemalar va analogli kalitlar.

Ruxsat etish qobiliyati — chiqish qiymati $\Delta = \frac{1}{2^n}$ o‘zgarishiga mos minimal kirish qiymati (n — kod razryadi).

RAO‘ kirish qismida raqam kodi razryadi qancha katta bo‘lsa, uning ruxsat etish qobiliyati shuncha ortiq bo‘ladi.

O‘zgartirish vaqt — RAO‘ kirish qismiga raqamli kodning kelishi vaqt intervali bilan, uning chiqish qismida kuchlanish yoki tokka vaqtiy mos keluvchi qiymatning belgilanishi. U, asosan, kalit va dekoderlovchi sxemalarning tezkorligi bilan aniqlanadi.

Kuchlanish (U) yoki tok (I) — diapazoni o‘zgarishi deganda, kuchlanish shkalasining 0 dan U_{kirmax} gacha yoki 0 dan I_{kirmax} gacha o‘zgarishi tushuniladi.

RAO‘ to‘liq qarshiligi (Z_{kir}) chiqish qismidan aniqlanadi. U, asosan, jamlovchi kuchaytirgichning chiqish qarshiligiga bog‘liq va yuzlarcha Ω ga teng.

Nostabillik harorat koeffitsiyenti NHK RAO' — chiqish kuchlanishi (U) yoki toki (I — amper) ning o'zgarish darajasining harorat ($\%/\text{°C}$) ishchi harorat diapazonida o'zgarishi bilan aniqlanadi. Ishchi harorat $t = 0\text{--}40\text{°C}$ ($\pm 20\text{°C}$) gacha diapazonida $\text{TKN}=0,01 \text{ \%}/\text{°C}$ bo'lganida, RAO' nisbiy xatoligi qiymatini hosil qilamiz; chekka diapazondagi harorat $\delta = \pm 0,2 \text{ \%}$.

Sxemalarni tuzish, analogli kalitlar, tayanch kuchlanish manbayi, jamlovchi kuchaytirgich va registrlar keyingi bo'limlarda ko'rib chiqilgan. RAO'ga xos bo'lgan dekoderlovchi sxemalarni ko'raylik.

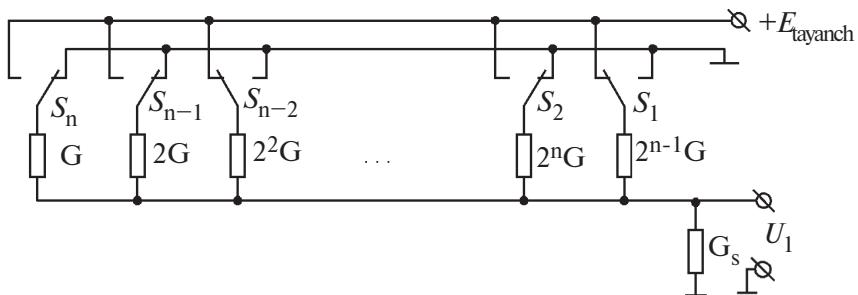
Dekoderlovchi sxema. Uning chiqish qismida kuchlanish yoki tokning analogli qiymatini ta'minlash uchun belgilangan; qiymati kirish raqamli kodning qiymatiga proporsional. Dekoderlash jarayoni kuchlanish yoki tokni analogli kalit yordamida ulab va natijaviy kuchlanish yoki toklarni mos ravishda jamlash, koderlovchi har bir son alohida kalit bilan boshqariladi va signal qiymati etalon manba bilan, kod pozitsiyasi va soni taqqoslanadi.

Sxemalar — solishtirma qarshilikli va zanjiriy ko'p zvenoli rezistiv sxemalardir.

6.4.1. Kuchlanish bilan boshqariluvchi solishtirma sxema

Boshqaruvchi solishtirma sxema 6.10-rasmda keltirilgan bo'lib, u $S_1\text{--}S_n$ analogli kalitlar, E_{tayanch} etalon kuchlanish manbayi va yuqori aniqlikdagi rezistorlardan iborat.

Sxemaning ishlash tamoyili quyidagiga asoslangan: krazryad 1 ga teng bo'lganida S_k kalit E_{tayanch} ga ulanadi,



6.10-rasm. Kuchlanish bilan boshqariluvchi solishtirma sxema.

agarda k-razryad 0 ga teng bo'lsa, S_k umumiy shinaga ulanadi va bu razryad chiqish kuchlanishi shakllanishida qatnashmaydi. G qiymat shunday tanlanadiki, chiqish kuchlanishini shakllanishida keyingi razryadlarga qo'shilgan hissa ikki marta kamayishi kerak.

k-razryad 1 ga teng bo'lganida chiqish kuchlanishi shakllanishidagi hissasi quyidagi formula orqali hisoblanadi:

$$U_{0k} = \frac{E_{on} \cdot G_k}{G_a + G_k + G_s},$$

bu yerda: G_k — k-shoxobcha o'tkazuvchanligi;

G_a — umumiy shinaga parallel ulangan o'tkazuvchanlik;

G_s — jamlovchi o'tkazuvchanlik (chiqish o'tkazuvchanligi).

Hamma o'tkazuvchanliklarni parallel ularash (G_s dan tashqari) quyidagi ifodadan aniqlanadi:

$$G_a + G_k = G \cdot (1 + 2 + 2^2 + \dots + 2^{n-1}) = G(2^n - 1).$$

Tizim chiziqli bo'lganligi uchun, superpozitsiya uslubini ko'llab, ba'zi o'zgartirishlardan so'ng ixtiyoriy U_{chiq} kod uchun quyidagini hosil qilamiz:

$$U_0 = \sum_{k=1}^n U_{0k} = \frac{E_{tayanch}}{2^n - 1 + \frac{G_s}{G}} \cdot \sum_{k=1}^n A_k \cdot 2^{n-k},$$

bu yerda $A_k = 1$, agarda k- razryad =1;

$A_k=0$, agarda k- razryad =0.

Hamma tizimlarning chiqish o'tkazuvchanligi quyidagi ifoda orqali aniqlanadi:

$$G_0 = G_a + G_k + G_s = G(2^n - 1) + G_s.$$

RAO' to'liq chiqish kuchlanishining qiymati quyidagiga teng bo'ladi:

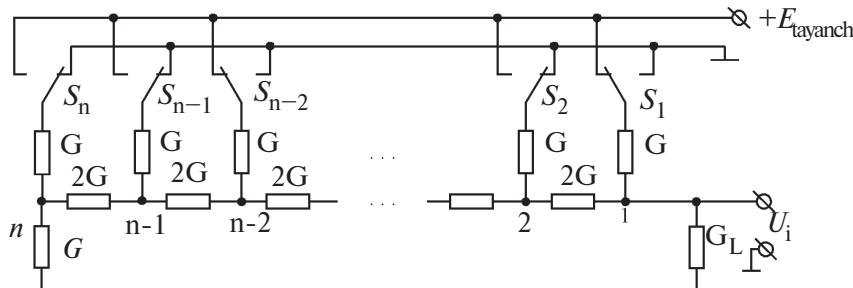
$$R_{chiq} = \frac{1}{G_0}.$$

Mazkur dekoderlovchi sxema quyidagi afzalliklarga ega: boshqa dekoderlovchi sxemalarga nisbatan minimal pretcision rezistorlarga ega, lekin nominal qiymat diapazonidan yutqaziladi, pretcision rezistorlar katta. Bu holat rezistorlarni ta-

yorlashda chegaralaydi. Pretsizion rezistorlar nominal dia-pazonlari 2^n-1 .

6.4.2. Kuchlanish orqali boshqariluvchi R va $2R$ tipli zanjir sxemasi

6.11-rasmda kuchlanish orqali boshqariluvchi zanjir sxemasi keltirilgan. Bunday sxemada faqat 2 ta presizion rezistor R va $2R$ nominal qiymatlarga ega.



6.11- rasm. Kuchlanish orqali boshqariluvchi zanjiriy sxema.

Sxema chiziqli bo‘lganligi uchun, solishtirma sxemada-gidek ixtiyoriy U_{chiq} kodda quyidagini hosil qilamiz:

$$U_0 = \sum_{k=1}^n U_{0k} = \frac{E_{\text{tayanch}}}{1 + \frac{G_L}{2 \cdot G}} \cdot \sum_{k=1}^n A_k \cdot 2^{-k},$$

bu yerda: $A_k=1$, agarda k - razryad =1;
 $A_k=0$, agarda k -razryad =0.

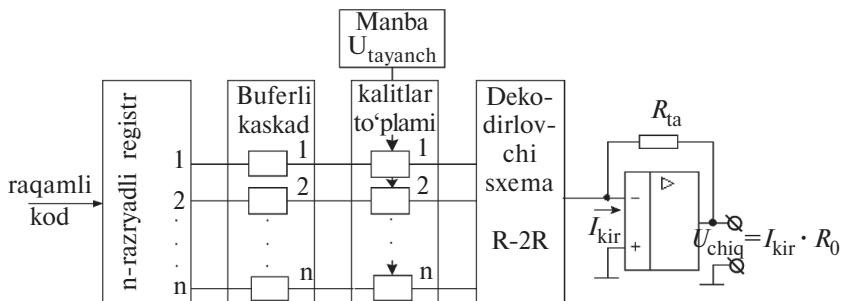
Chiqish o‘tkazuvchanligi va RAO‘ qarshiligi o‘zgarmas bo‘lib, quyidagi ifodalardan aniqlanadi:

$$G_0 = 2 \cdot G, \quad R_{\text{kir}} = \frac{1}{G_0}.$$

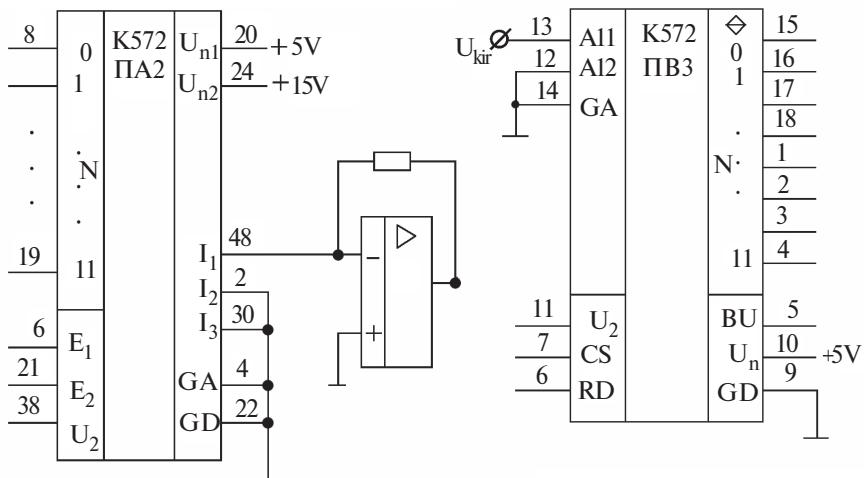
6.12-rasmda RAO‘ umumiy konfiguratsiyasi dekoderlovchi sxema bilan keltirilgan.

Raqamli-analogli o‘zgartgichlar (RAO‘) va analog-raqamli o‘zgartgichlar (ARO‘) integral ko‘rinishda ishlab chiqariladi. 6.13-rasmda RAO‘ning 572 seriyasi integral ko‘rinishda

(K572ПA2), 6.14-rasmda ARO‘ integral ko‘rinishda (K572ПB3) keltirilgan.



6.12-rasm. RAO‘ dekoderlovchi sxemasi bilan umumiy konfiguratsiyasi.



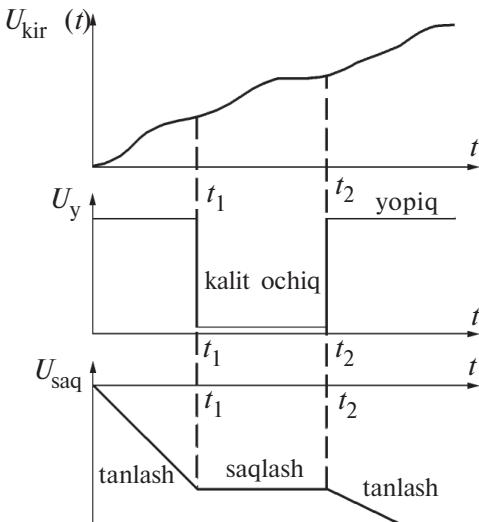
6.13-rasm. RAO‘ integral
ko‘rinishda.

6.14-rasm. ARO‘ integral
ko‘rinishda.

6.5. Tanlab saqlash qurilmasi

ARO‘ analogli kirish signali bilan ishlashida vaqt bo‘yicha kvantlanish nuqtalarida o‘lchanayotgan kuchlanishning bir xil qiymatini ta‘minlash maqsadga muvofiqidir. Tanlab saqlash qurilmasi vazifasi kerakli vaqtida kirish signali haqida ma’lumot olishdan, ARO‘ o‘zgartirish vaqtida signalni saqlab turish va belgilab olishdan iborat. 6.15- va 6.16-rasmlarda

tanlab saqlash qurilmasining (TSQ) vaqt diagrammalari va sxemasi keltirilgan.

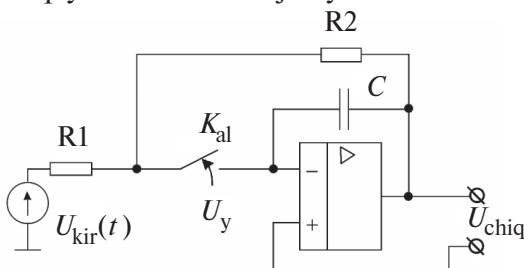


6.15-rasm.

TSQ sxemasining parametr qiymatlari: R_2 qo'llab $M\Omega$, $C=100\dots1000 \text{ p}\Phi$, R_1 —EYK ichki qarshiligi, u kuchaytirgichning R_{kir} dan bir muncha kichik bo'lishi lozim.

Tanlash rejimi: kalit ulangan, U_{kir} OKUT (OUPT) kirish qismiga C sig'imda kirish signali xotirada saqlanadi.

t_1 vaqtida kalit uziladi va U_{chiq} signali OK (OU) ga kelmaydi. U_{kir} kalit uzilishi oldida sxema chiqishidagi signal. Kondensatorni katta vaqt doimiysi razryadi C ($\tau_{\text{razr}} \gg t_0$ zgart ARO⁺) ni hosil qilamiz. $U_{\text{chiq}}=U_C=U_{\text{kir}}=\text{const}$ ARO⁺ o'zgartirish vaqtida t_2 ($t_2 - t_1 > t_0$ zgart ARO⁺) kalit ulanadi va qaytadan tanlov jarayoni davom etadi.



6.16-rasm. Tanlab saqlash qurilmasi (TSQ).

7. CHIZIQLI-O'ZGARUVCHAN KUCHLANISH GENERATORI (CHO'KG)

7.1. CHO'KG tuzilishi tamoyillari va umumiylashtirish

Chiziqli-o'zgaruvchan kuchlanish deb, biror qandaydir vaqt oraliq'ida kuchlanish chiziqli qonuniyat bilan o'zgarib, so'ng tezlik bilan boshlang'ich darajaga qaytishiga aytildi. Kichik darajadan kuchlanish katta darajaga o'zgarsa, *chiziqli ortuvchi*, katta darajadan kichikka o'zgarsa, *chiziqli kamayuvchi* deyiladi. Bunday kuchlanishlar *arrasimon kuchlanishlar* ham deyiladi. 7.1-rasmda chiziqli o'zgaruvchan kuchlanish grafigi keltirilgan bo'lib, bu yerda:

$t_{to'g'}$ — to'g'ri yoki ishchi yo'li kengligi;

t_{tes} — teskari yo'li kengligi;

t_n — sokinlik kengligi;

T — tebranishlar davri;

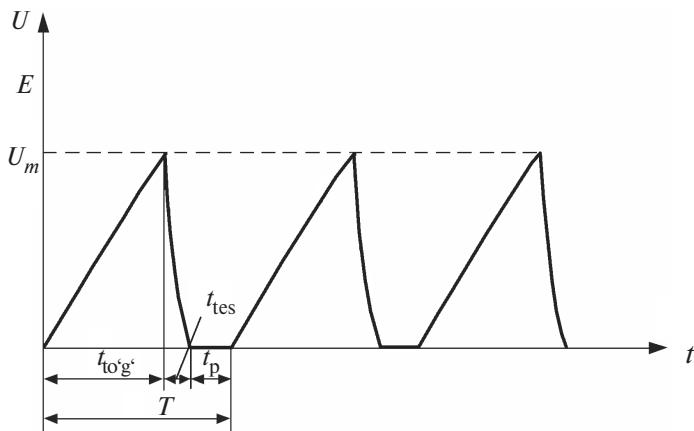
U_m — kuchlanish amplitudasi.

Arrasimon kuchlanish ham chastota bilan tavsiflanadi:

$$f = \frac{1}{T},$$

bu yerda $T = t_{to'g'} + t_{tes} + t_n$.

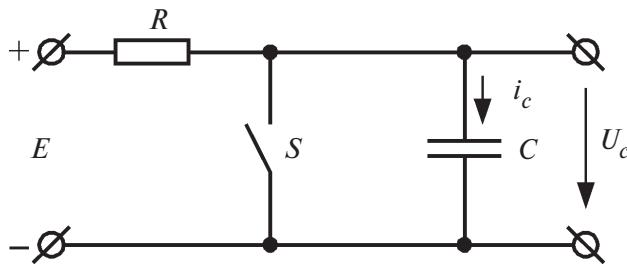
Chiziqli o'zgaruvchan (CHO'K) kuchlanishni yaratishning ikkita tamoyili mavjud:



7.1-rasm. Chiziqli o'zgaruvchan kuchlanish.

1. *RC*-zanjirini qo'llagan holatda (7.2-rasmga qarang). Bu tamoyilning g'oyasi — E manbadan qarshilik R orqali zaryadlanishi eksponenta $U_C(t)$ boshlang'ich chiziqli qismiga asoslanadi. Kondensator C ning tez razryadlanishi uchun S kalit qo'llaniladi.

Kalit S ning uzuq holatida $\text{CHO}'\text{K}$ to'g'ri yo'li, ulangan holatida esa teskari yo'li shakllanadi. Boshlang'ich uchastkasining nochiziqli darajasiga qarab, eksponenta amplitudasi U_m $0,3 \div 0,6$ E ga erishishi mumkin. Demak, sxemaning asosiy kamchiligi kuchlanish E ning ishlatalish koeffitsiyentining pastligidadir.



7.2-rasm.

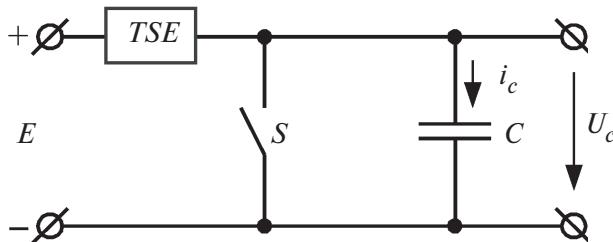
2. Kondensator C ning tok stabillovchi element (TSE) orqali zaryadlanishi 7.3-rasmida ko'rsatilgan.

Kondensator C dagi kuchlanish quyidagi ifoda bo'yicha aniqlanadi:

$$U_C = \frac{1}{C} \int_0^t i(t) dt.$$

Shunda, kondensator zaryad tokining $i=\text{const}$ stabillashuvi quyidagini, hosil qilamiz:

$$U_C = \frac{i}{C} \cdot t.$$



7.3-rasm.

Demak, C kondensatordagi kuchlanish vaqt birligida chiziqli qonuniyat bilan o'zgaradi. Tokni stabillash uchun TSE sifatida, ko'pincha, bipolyar tranzistorni umumiy bazali ulanish sxemasi qo'llaniladi.

CHO'KGning asosiy parametrlari quyidagilar:

1. Nochiziqlilik koeffitsiyenti:

$$\xi = \frac{|U'(t)|_{t=0} - |U'(t)|_{t=t_n}}{|U'(t)|_{t=0}},$$

bu yerda $U'(t)$ chiqish kuchlanishining (U_C) vaqt birligidagi mos holidagi urinmaning $U_C(t)$ burchagi tangensi bilan tavsiflanadi. Burchak tangensining farqi xatolikni aniqlaydi (7.4-rasmga qarang):

$$\xi = \frac{U_m}{E}.$$

2. Kuchlanishdan foydalanish koeffitsiyenti ξ , arrasimon kuchlanishning berilayotgan kuchlanishga nisbati bilan tavsiflanadi.

ξ qanchalik katta bo'lsa, CHO'KG xatoligi shunchalik katta, chunki RC -zanjir uchun eksponentaning katta qismidan foydalaniladi. Demak, ξ ni kattalashtirib, katta nochiziqlilik koeffitsiyenti ϵ ni olamiz.

Birinchi sxema uchun:

$$U_C = E \cdot \left(1 - e^{-\frac{t}{RC}}\right).$$

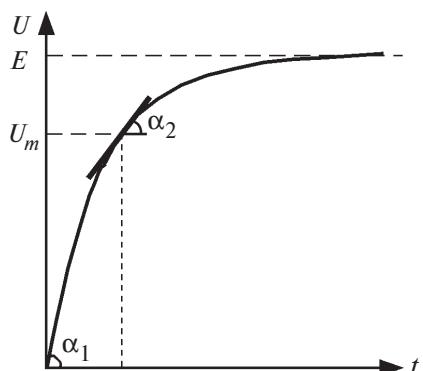
$t = t_{\text{to'g'}}$ bo'lganida

$$U_C = U_m = E \cdot \left(1 - e^{-\frac{t_{\text{to'g'}}}{RC}}\right).$$

Unda

$$\xi = \frac{U_m}{E} = 1 - e^{-\frac{t_{\text{to'g'}}}{RC}}.$$

Kuchlanishdan foydalanish koeffitsiyentining $\xi = (0,5 \dots 0,7)$ qiymatida nochiziqlilik xatoligi ϵ 10—20 % bo'ladi.



7.4 - rasm.

Kichik ε qiymatlarini olish uchun katta nochiziqlik ξ larda TSE li sxemadan foydalanish tavsya etiladi.

CHO'KG quyidagi rejimlarda ishlashi mumkin:

- 1) avtotebranish;
- 2) kutish;
- 3) sinxronlash rejimida.

Kutish rejimining turlanishi singari tashqi boshqaruv rejimi ham ajratib olinadi. Ushbu rejimda ishchi yo'li kengligi boshqaruvchi impulsning kengligi bilan aniqlanadi.

Kutish rejimida to'g'ri yo'l boshlanishini kichik boshqaruvchi impuls aniqlaydi, to'g'ri yo'lni esa CHO'KGning vaqt belgilovchi kuchlanishi aniqlaydi.

Sinxronlash rejimida CHO'KG chastotasi tashqi sinxronlovchi impulslar chastotasiga karrali bo'ladi.

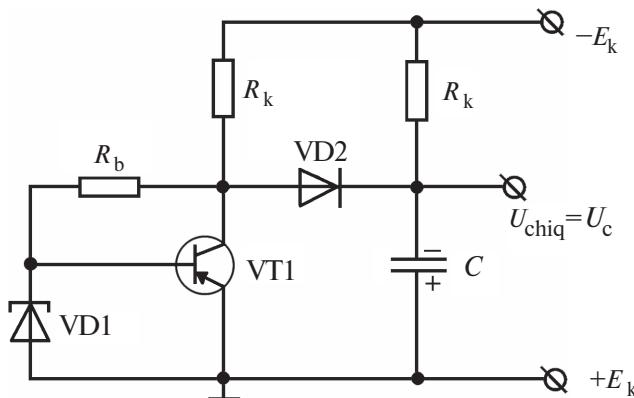
Avtotebranishli sxema tashqi boshqaruvchi impulslarsiz ishlaydi.

7.2. Tranzistorli avtotebratgichli CHO'KG

7.5-rasmda tranzistorli avtotebratgichli chiziqli o'zgaruvchi kuchlanish generatori sxemasi keltirilgan.

Sxema *RC*-zanjirli shakllantirgich, VD2 chegaralovchi diod, VT1 tranzistorda yig'ilgan tranzistorli kalitlardan iborat.

Generatorning ishchi yo'lini shakllantirish vaqtida VD2 diod yopiq va sxema *RC*-zanjirdan uzilgan. *C* kondensatordagи kuchlanish (U_C) eksponensial qonuniyat bo'yicha o'zgaradi:



7.5-rasm. Tranzistorli avtotebratgichli CHO'KG.

$$U_C = \frac{1}{C} \int_0^t i(t) dt.$$

Eksponentaning boshlang'ich qismida U_C kuchlanish chiziqliq qonuniyat bo'yicha o'zgaradi. Nochiziqlilik koefisiyenti $\xi \approx 10\%$ bo'lishini ta'minlash uchun kuchlanish qo'llanilish koefitsiyenti quyidagicha tanlanadi:

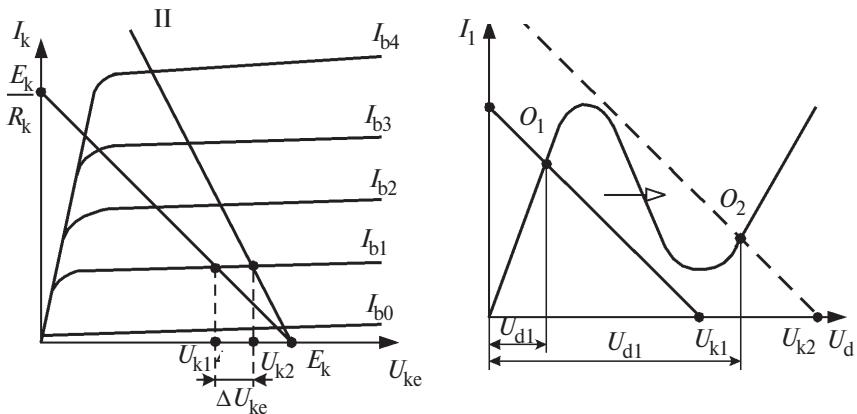
$$\xi = \frac{U_m}{E_n} \approx 0,5.$$

Bunda C kondensatordagi maksimal kuchlanish quyidagini tashkil etadi:

$$U_{C_{\max}} \approx 0,5 \cdot E_k.$$

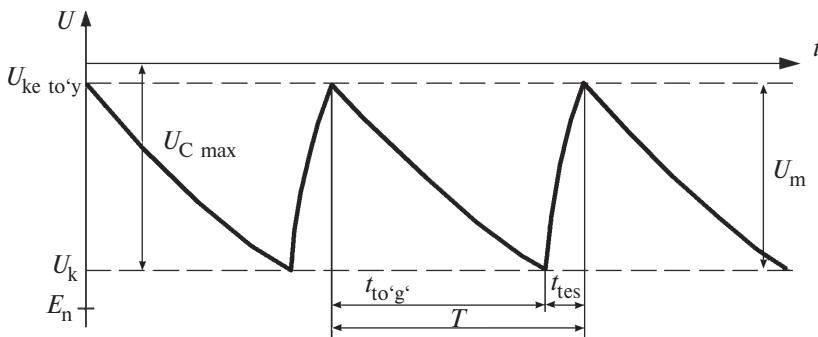
Kalit uchun o'zgarmas tok rejimini shunday tanlanadiki, kollektordagi kuchlanish $U_{C_{\max}}$ dan diodni yopuvchi (U_d to'g') kuchlanish qiymatiga kichik bo'lishi lozim. Kondensator zaryadlangani sari va U_C kuchlanish ga U_k nisbatan manfiylashgani sari, VD2 diod ochiladi va shu diod hamda tranzistorli kalit orqali tojsimon razryadi boshlanadi. Bunda VD2 ochiq diodning kichik qarshiligiga R_k parallel qarshilik ulangan, shuning uchun yuklama chizig'iga katta burchak tangensi ta'minlanadi (7.6-rasmga qarang).

Yuklama chizig'i I ning VD2 ochilishigacha bo'lgan holati, ochilgandan so'ng o'zgarib II holatga erishadi. Kollektordagi kuchlanish moduli U_{k1} dan U_{k2} gacha ortadi, natijada I_b baza



7.6-rasm.

tokini hamda tunnelli diodidan oqadigan tokni ham oshishiga olib keladi. Tunnelli diodning ishchi tasnifi nuqtasi O_1 holatni egallagan edi (VD2 ochilguncha), endi U_{k2} kuchlanishning ortishi hisobiga O_2 holatga o'tadi. Bu esa tunnelli diodidagi U_{d1} kuchlanishning 4—6 marta ortishiga olib keladi (U_{d2} gacha), natijada VT1 tranzistorning ishonarli to'inishini ta'minlaydi (7.6-rasmga qarang). Kondensator C dagi razryad VT1 to'yingan tranzistor orqali va zanjirdagi tok $+U_C$ dan VT1 (E—K), VD2— U_C orqali bo'ladi. U_C kuchlanish tezlik bilan U_{ke} kuchlanishga kamayadi. Natijada, VD2 yopiladi va sxema RC -zanjirdan uzeladi. Bundan so'ng to'g'ri yo'l shakllanishi qaytadan boshlanadi. 7.7-rasmda ko'rib o'tilgan sxemaning chiqish kuchlanishi ossilogrammalari keltirilgan.



7.7 -rasm. Tranzistorli avtotebratgichli ChO'KG chiqish kuchlanishi ossilogrammasi.

CHO'KG to'g'ri va teskari yo'llarining kengligini quyidagi formulalar orqali hisoblanadi:

$$t_{to'g'} = RC \cdot \ln \frac{E_k - U_{CO}}{E_k - U_{Cm}};$$

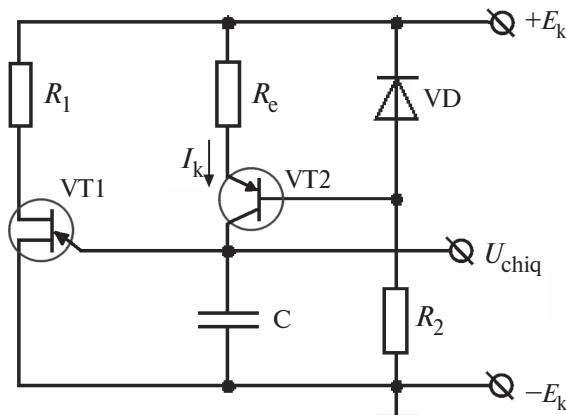
$$t_{tes} = (R_{ke\ to'g'} + R_{to'g' VT1})C \cdot \ln \frac{E_k - U_{CO}}{E_k - U_{Cm}}.$$

Bunday generator sxemalari keng chastota diapazonida ishlaydi, chunki chastotaga, asosan, RC -zanjir parametri ta'sir ko'rsatadi.

Nisbat $\frac{f_{max}}{f_{min}}$ minglarga bo'linadi.

Kondensatorni tok stabillovchi element orqali zaryadlash tamoyilini qo'llovchi CHO'KG sxemasini ko'rib chiqamiz:

Bunday sxemalar kuchlanish koeffisiyenti $\xi \geq 0,8$ da yuqori chiziqlik sifati $\epsilon \geq 0,01$ ni ta'minlaydi. Ushbu sxemada bir o'tuvchanli maydon tranzistori qo'llaniladi (7.8-rasmga qarang), u kalit rejimida ishlaydi.



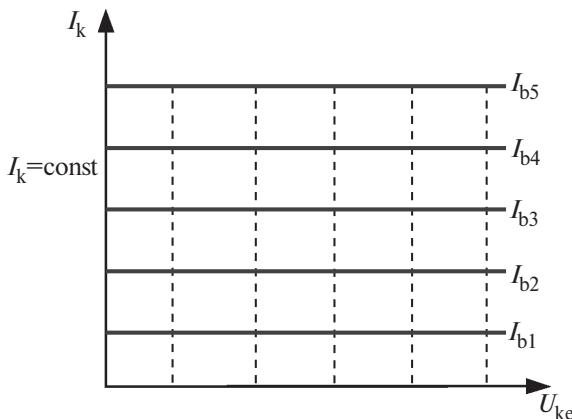
7.8-rasm. Tok stabillovchi elementda va bir o'tuvchanli maydon tranzistorida tuzilgan CHO'KG.

Kondensatorni zaryadlash uchun tok stabillovchi elementdan foydalananib, quyidagini hosil qilamiz:

$$U_C = \frac{1}{C} \int_0^t i(t) dt, \quad i_C = I = \text{const bo'lganida } U_C = \frac{I}{C} \cdot t = k \cdot t.$$

VT2 tranzistor tok manbasi rejimida ishlaydi va C kondensator zaryadini I_k o'zgarmas tok bilan ta'minlaydi. Tranzistorning o'zgarmas $I_b = \text{const}$ tok rejimida ishlashini U_{ke} ning keng oraliqda o'zgarmas I_k ta'minlaydi (7.9-rasmga qarang). I_b stabillanish parametrik stabilizator yordamida U_{be} kuchlanish stabilizatsiyasi hisobiga ta'minlanadi, VD stabilitor va R_2 baland qarshilikda yig'ilgan.

Sxema tok manbayiga ulanganidan so'ng, E_k kuchlanishdan C kondensator $+E_k$, R_e , EK VT2, $C-E_k$ gacha zaryadlanadi. C kondensator zaryadlanishi I_k stabil tok orqali amalga oshiriladi. Kuchlanish $U_C = 0,8 \cdot E_k$ bo'lganida, VT1 bir o'tishli maydon tranzistorning ularish kuchlanishi bilan aniqlanadi va u ulanadi



7.9-rasm. VT2 tranzistorning o‘zgarmas tok rejimida ishlashi

(to‘yinish rejimiga o‘tadi) va C kondensatorning tezda razryadlanishini o‘zi orqali ta’minlaydi. Kondensator C ni razryadlashda kuchlanish va tok unda kamayadi va qandaydir vaqt birligida zatvordagi kuchlanish VT1 tranzistorni yopishga yetarli bo‘ladi. VT1 tranzistorning yopiq holatida kondensator C ning yangi sikli shakllanishi boshlanadi.

7.3. Tranzistorli kutuvchi CHO‘KG

7.10-rasmda tashqi boshqaruvi rejimida ishlovchi kutuvchi CHO‘KG sxemasi keltirilgan. Generator arrasimon kuchlanishining to‘g‘ri yo‘li kengligi boshqaruvchi impuls kengligi bilan aniqlanadi.

VT1 tranzistor tranzistorli kalit bo‘lib, to‘yingan holatni I_b baza toki ta’minlaydi:

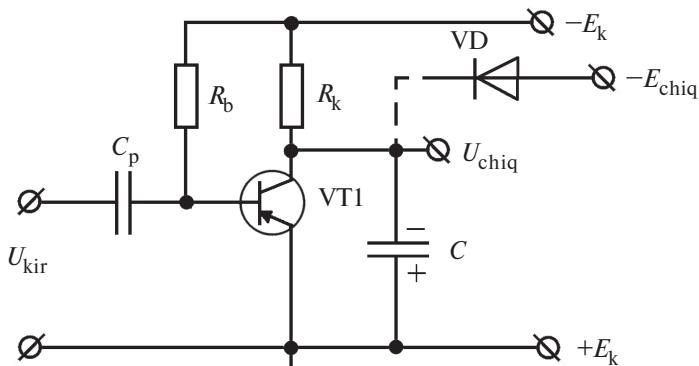
$$I_b = \frac{E_k - U_{ben}}{R_b} \geq I_{bn},$$

$$I_{b \text{ to'y}} = \frac{I_{kn}}{\beta} \approx \frac{E_k}{R_k \cdot \beta},$$

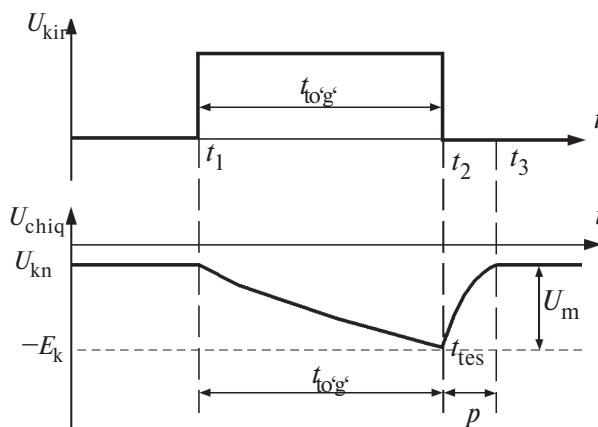
bu yerda $\beta = h_{21e}$, bundan $R_b \leq R_k \cdot \beta$.

Kirish signali U_{kir} bo‘lmaganida, VT1 tranzistor to‘yingan va $U_{ke} = U_{ke \text{ to'y}}$; odadta, 1 V dan ortiq bo‘lmaydi. Demak, kirish impulsini bo‘lmaganida, chiqish kuchlanishi nolga yaqin ($U_{chiq} = U_{ke \text{ to'y}}$).

7.11-rasmda sxemaning ishlash ossillogrammalari keltirilgan. Boshqaruv impulsi t_1 vaqtida kelib, VT1 tranzistorni yopadi ($U_{\text{kir}} = 0,3-0,5$ V). Boshqaruv impulsining chegaraviy qiymati shunday bo‘lishi lozimki, U_C E_k dan ortmasin. Bunda C kondensator R_k orqali E_k kuchlanishdan zaryadlanadi va arrasimon to‘g‘ri yo‘lni shakllantiradi. Talab etilgan ε qanchalik kichik bo‘lsa, $U_{C\max}$ shunchalik kichik bo‘ladi.



7.10- rasm. Tashqi boshqaruvli rejimidagi kutuvchi CHO‘KG.



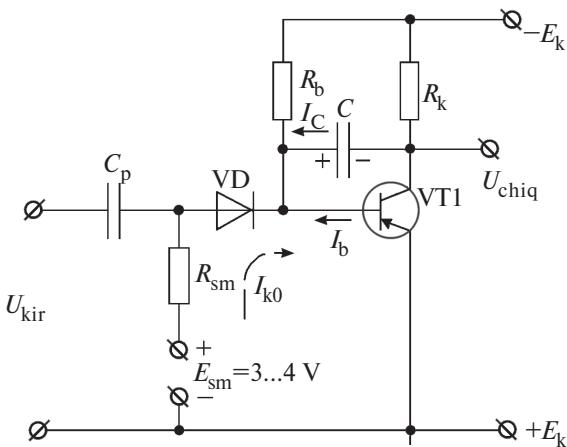
7.11- rasm. Tashqi boshqaruvli rejimidagi kutuvchi CHO‘KG.

t_2 vaqtdan so‘ng VT1 tranzistor to‘yinadi va C kondensatorning tranzistor shu orqali razryadlanishini ta‘minlaydi. Agar kollektordagi kuchlanish U_{ke} to‘y ga (t_3 vaqtida) erishganida navbatdagi yopuvchi impulsni berish mumkin bo‘ladi.

Chiziqlilagini oshirish uchun, foylanish koeffitsiyenti $\xi = 0,25-0,4$ bo‘lishi kerak, shuning uchun E_k kattalik U_m dan 3—4 marta katta bo‘lishi lozim, bu esa yuqori kuchlanishli tranzistorlarning qo‘llanilishini talab etadi. Sxemada past kuchlanishli tranzistorlar bo‘lganda, VD zanjiri va E_{bo} ‘s qo‘llaniladi. E_{bo} ‘s manbayi quyidagi shartdan tanlanadi:

$$E_{bo} > U_m \text{ zanjiri bilan } |U_m| < |E_{bo}| < |E_k|.$$

Agarda $|U_k|$ ortsa, $|E_{bo}|$ dan diod ochiladi. U_k kuchlanish E_{bo} ‘s dan oshmaydi. Bu esa past kuchlanishli tranzistorlardan foydalanish imkoniyatini katta kuchlanishli manbada ham ruxsat etadi. Natijada, to‘g‘ri yo‘l nochiziqlik koeffitsiyenti ξ qiymatini nisbatan kichikrog‘ini olish mumkin. 7.11-rasmida teskari aloqali kutuvchi CHO‘KG sxemasi keltirilgan. U manfiy teskari aloqa hisobiga chiziqli o‘zgaruvchan generator ishi qo‘llanish sifatini yaxshilash imkoniyatini yaratadi (nochiziqlik koeffitsiyenti ξ ni kamaytiradi).



7.11-rasm. Teskari aloqali kutuvchi CHO‘KG sxemasi.

Boshlang‘ich holatda VT1 tranzistor yopiq E_{sm} , «+» manbayidan VT1 bazasiga VD diod orqali, E_{sm} quyidagi shartdan $E_{be} > 0$ (VT tranzistorni yopish uchun kuchlanish 0,25—0,3 V bo‘lishi lozim). Bundan,

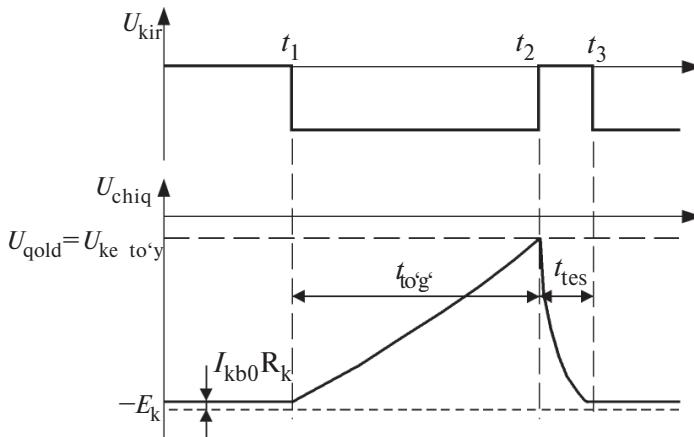
$$U_{sm} > \frac{E_k \cdot R_{sm}}{R_b + R_{sm}} + I_{kb0} \cdot R_{sm}.$$

Bunday rejimda VD diod ochiq, VT tranzistor yopiq va C kondensator R_{sm} , VD, C, R_k lar orqali E_k va $+E_k$, $+E_{sm}$ zanjir orqali zaryadlanadi. Bundan,

$$U_C = E_k + E_{sm} - I_{kb0} \cdot (R_{sm} + R_k) \approx E_k + E_{sm}.$$

VD diodga kelib uni yopuvchi manfiy impuls, kirishdan ishga tushiruvchi impuls kelishi bilan, uni yopadi, R_b esa VT1 tranzistorning to‘yinishini ta’minlaydi. Bunda kondensator +C zanjiridan R_b orqali manba E_k U_C ga mos ulangan, to‘yingan VT1_{to‘y}, tranzistorning emitter-kollektor — EK ochiq, C sig‘imiga.

7.12-rasmida teskari aloqali kutuvchi CHO‘KG ishslash tamoyili ossillogrammalari keltirilgan. t_1 vaqtida manfiy ishga tushiruvchi impuls keladi. U VD diodni yopadi va E_{sm} ni VT tranzistorning bazasidan uzadi. Manfiy qutbli ishga tushiruvchi impuls amplitudasini $U_{yop} = 1,0 - 1,5$ V ta’minlashi lozim. Bunda VT tranzistorning o‘zgarmas tok bo‘yicha rejimi o‘zgaradi. VT tranzistor to‘yinadi, natijada, kondensator C razryadlanishi boshlanadi. Kondensator C dagi kuchlanish razryadgacha $U_C \approx E_k$ bo‘ladi. Kondensator C ning asosiy razryad zanjiri $R_b, +E_k$ orqali U_C ga mos ulangan, VT1 to‘yingan tranzistorning emitter-kollektori EK dan C ga intiladi. Qo‘srimcha R_b va R_k zanjiri unchalik ahamiyatga ega emas. Kondensator C razryadlanishida kirish impulsni kengligiga mos keluvchi chiziqli o‘zgaruvchan kuchlanish t_{np} kengligi bilan shakllanadi.



7.12 - rasm. Manfiy teskari aloqali kutuvchi CHO‘KG ishslash tamoyilining ossillogrammasi.

Agarda razryad toki o'zgarmas bo'lsa ($i_r = \text{const}$), C kondensatoragi kuchlanish chiziqli qonuniyat bilan o'zgaradi. Manfiy teskari aloqa hisobiga C kondensator VT1 tranzistorning baza va kollektoriga ulangan, $U_C(t)$ ning o'zgarishi amalda chiziqli qonuniyat bilan sodir bo'ladi.

Fizik jihatdan bu tranzistor baza-emitteri (BE) kichik qarshilikka egaligidan tokli mexanizm bilan ta'minlanadi. Bu holda:

$$I_{R_b} = I_C + I_b = \frac{E_k}{R_b} \cong \text{const.}$$

Kondensator C razryadlanishi bilan I_C tok kamaya boshlaydi; lekin umumiy tokda R_b ($I_{R_b} = \text{const}$) orqali baza (I_b) tokining oshishiga olib keladi. Ushbu baza I_b toki oshishi bilan kollektor ($U_C = I_b \cdot h_{21e}$) toki ham ortadi. Bu tok R_k orqali oqib, tranzistor kollektori va kondensator C orasida bo'linib, I_C tokining kamayishini kompensatsiyalaydi. Manfiy teskari aloqa hisobiga kondensator razryadi U_C chiziqli o'zgarishini ta'minlab, I_C taxminan o'zgarmas bo'lib qoladi.

t_2 vaqtida ishga tushiruvchi impuls tugaydi, VD diod E_{sm} kuchlanish bilan ochiladi, tranzistor VT yopiladi, kondensator C zaryadi jarayoni yana boshlanadi. Zaryadlanish vaqt doimiysi razryadlanish vaqt doimiysisiga nisbatan kichik ($\tau_{zar} \ll \tau_{razr}$).

$$(R_{sm} + r_{d_{to'y}}) \ll R_k, \text{ u holda } \tau_{zar} = R_k \cdot C.$$

Sxemaning qayta tiklanish vaqtı quyidagicha aniqlanadi:

$$t_{tikl} \cong (3 \div 5)\tau_{zar}.$$

7.12-rasmda sxemaning ishlash tamoyilini tasvirlovchi ossillo-grammalar keltirilgan.

ϵ nochiziqlilik koefitsiyentini kamaytirish uchun K_k va h_{21e} larni oshirishni tavsiya etish mumkin.

7.4. O'zgarmas tok operatsion kuchaytirgichida chiziqli o'zgaruvchan o'tish generatori

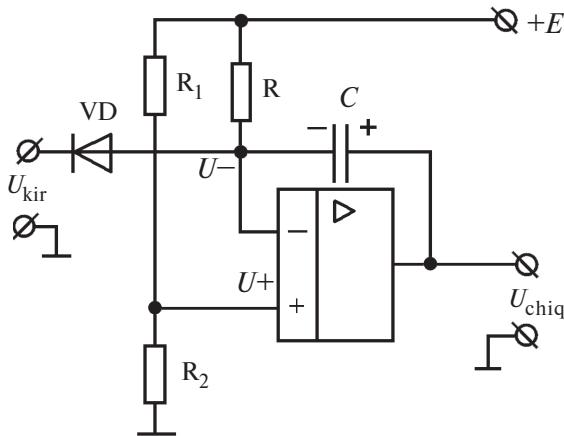
O'zgarmas tok operasion kuchaytirgichi (O'TOK)da integratorlarning qo'llanilishi chiqish va kirish kuchlanishi integralligi proporsionalligini ta'minlaydi. Buning uchun integratorning kirish qismiga U_{kir} o'zgarmas kuchlanishni berib, uning chiqish qismida chiziqli o'zgaruvchi kuchlanishni hosil qilamiz. 7.13-rasmda

kondensator C li arrasimon kuchlanishli generator sxemasi manfiy teskari aloqali zanjiriga o'zgarmas tok operatsion kuchaytirgichi ulangan. 7.14-rasmida generatorning kirish va chiqish kuchlanishlari vaqt diagrammalari tasvirlangan.

Sxema musbat qutbli impuls bilan boshqariladi, u kuchaytirgichning invertirlovchi kirish qismiga VD diod orqali beriladi, sxemani umumiy shinadan kirish impulsini kengligi vaqtida uzadi. Kirish impulsini U^- -davrida kirish kuchlanishini integrallash jarayoni bo'lib, $U^- > 0$ bo'ladi (7.13-rasm).

Boshqaruvchi impuls berilgunicha ($0-t_1$ vaqt oralig'i, 7.14-rasm) VD diod ochiq va invertirlovchi kirishda U^- -kuchlanish musbat va nolinchi sathni biroz oshiradi: $U^- \approx (0,3 \div 0,4)$ V. Noinvertirlovchi kirishda U^+ kuchlanish R_1 , R_2 kuchlanish bo'lvchi orqali aniqlanadi:

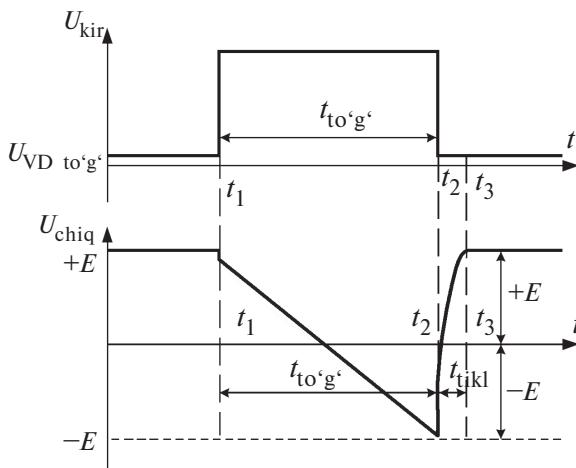
$$U^+ = \frac{E \cdot R_2}{R_1 + R_2} \gg 0.$$



7.13-rasm. Arrasimon kuchlanish generatorining sxemasi.

Bo'lish koeffitsiyenti R_1 va R_2 qarshiliklar nisbatini tanlash hisobiga shunday beriladiki, U^+ sath O'TOKning holatini chegaralash rejimini ta'minlab, $U_{\text{chiq}} = E$ bo'lishi lozim. Integrator kondensatori C manba kuchlanishi E gacha zaryadlangan.

t_1 vaqtida generator kirish qismiga musbat impuls ta'sir etib, VD diodni yopadi, U^- kuchlanish kuchaytirgichning aktiv rejimga o'tishini ta'minlaydi, bunda chiqish qismidagi kuchlanish sakrab, katta bo'limgan qiymatga kamayadi. So'ngra kondensator C



7.14-rasm. O'TOKda CHO'KG kirish va chiqish kuchlanishlarining vaqt diagrammalari.

qarshilik R va chiqish qarshiligi R_{chiq} orqali razryadlanadi. Razryad vaqtida tok kamayadi. Kondensator C ning teskari aloqa zanjiriga ulanishi avvalgi sxemadan ma'lum edi. Ayniqsa, O'TOK kuchaytirish koeffitsiyentlarida, kondensatorning razryad vaqtini va ishchiyo'li kengligi quyidagi

$$\tau = RC \approx 0,5 \cdot t_{\text{to'g'}}$$

tenglikni qoniqtirsa, razryad tokini stabillashtirishni ta'minlab, chiqish kuchlanishi chiziqliligini oshiradi.

Bu holda impuls kengligi vaqtida kondensator E kuchlanishgacha to'liq qayta zaryadlanishga ulguradi.

Boshqarish impulsining t_2 vaqt momentiga VD diod ochiladi, kuchlanish U^- sakrab, avvalgi holatiga kamayadi, kuchaytirgich to'yinadi, uning chiqish kuchlanishi $+E$ qiymatga erishadi, kondensator C esa tezda VD ochiq diod orqali razryadlanadi. Sxema avvalgi boshlang'ich holatiga qaytadi. Generator sxemasining qayta tiklanish vaqtini

$$t_{\text{tikl}} = 5 \cdot C \cdot (r_{d_{\text{to'g'}}} + R_{\text{chiq kuch}}).$$

Arrasimon kuchlanishning nochiziqlik koeffitsiyenti

$$\varepsilon = \frac{1}{K_U}.$$

8. BLOKING-GENERATORLAR

8.1. Bloking-generatorlar haqida umumiy ma'lumotlar

Bloking-generator transformatorli musbat teskari aloqali relaksatsion generator bo'lib, amalda katta $+E$ quvvatli, amplitudasi qisqa impuls to'g'ri burchakli ko'rinishda bo'ladi. Chiqish kuchlanishining katta qiymatlarini olish uchun transformatorda qo'shimcha chulg'amdan foydalaniadi. Generatsiyalanuvchi impuls kengligi 1—10 mks va kichik bo'lib, impuls chuqurligi Q o'nlab yuzlab bo'ladi.

Bloking-generator, boshqa turdag'i relaksatsion generatorlar kabi, uch xil rejimda ishlaydi:

- avtotebratgichli rejim;
- kutuvchi rejim;
- sinxronlash rejimi.

Bloking-generatorlar impuls generatori quvvati qisqa impulslarni shakllantirishda va elementlarni taqqoslash qurilmalarida qo'llaniladi.

8.2. Avtotebratgichli bloking-generator

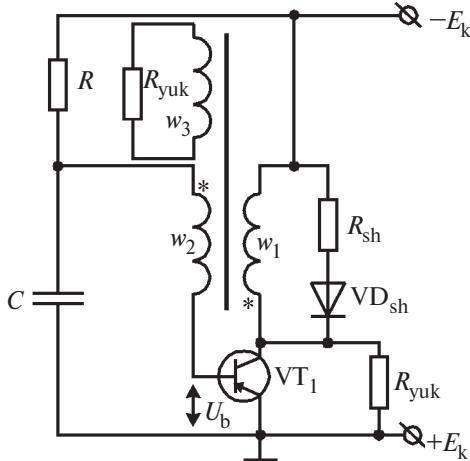
8.1-rasmda avtotebratgichli bloking-generator sxemasi keltirilgan. U musbat teskari aloqali impulsli transformatorli kuchaytirgich bo'lib, birlamchi w_1 chulg'am VT1 tranzistorning kollektor zanjiriga, ikkilamchi (w_2) chulg'ami esa VT1 tranzistorning baza zanjiriga ulangan. Chiqish kuchlanishini oshirish maqsadida w_3 uchinchi chulg'am qo'lanilgan.

Generatorda faza balansini ta'minlash maqsadida birlamchi va ikkilamchi chulg'amlari qarama-qarshi ulangan.

VT1 tranzistorning o'zgarmas tok bo'yicha rejimini baza tokini aniqlovchi R rezistor aniqlaydi. Vaqt belgilovchi RC -zanjiri bloking-generatorning pauza vaqtiga (t_p) ni aniqlaydi. Impuls chuqurligi $Q=10\dots100$ bo'lganidan impuls (t_i) vaqtiga pauza vaqtidan o'nlab-yuzlab marta kichik. Demak, vaqt doimiysi RC -zanjirning ($\tau=R \cdot C$) amalda tebranish davrini aniqlaydi. Pauza vaqtiga quyidagi formuladan topiladi:

$$t_p = RC \cdot \ln\left(1 + \frac{U_{C \max}}{E_k + I_{k0} \cdot R}\right),$$

bu yerda $U_{C \max} \approx E_k$.



8.1-rasm. Avtotebratgichli bloking-generator sxemasi

Qiymatni baholashda $I_{k0}R \approx 10 \dots 100 \text{ mV}$, ikkinchi yig‘indining suratini hisobga olmasa ham bo‘ladi. Unda keltirilgan shartni inobatga olib, bloking-generator pauza vaqtini (davri va chastotasini) quyidagi ko‘rinishda hosil qilamiz:

$$t_p \approx RC \cdot \ln 2;$$

$$T \approx t_p; \quad f \approx \frac{1}{RC \ln(2)}.$$

Bloking-generatoroni uyg‘otish uchun quyidagi ikkita shart: faza balansi va amplituda balansi bajarilishi lozim:

$$\begin{cases} \varphi_k + \varphi_{tr} = 360 \cdot k, & k=0,1,2,\dots \quad (\text{BF}); \\ \frac{K_U}{n} \geq 1, & n = \frac{w_1}{w_2} \quad (\text{BA}). \end{cases}$$

VT1 tranzistorning aktiv rejimda ishlash, kuchaytirish K_i koeffitsiyenti qiymati, o’tkinchi jarayon davrida o‘rin almashgan

sxemadan amplituda balansini inobatga olsak, quyidagi kelib chiqadi:

$$\frac{K_U}{n} = \frac{h_{21e} \cdot R'_n}{n \cdot (R'_{kir} + R'_n)}.$$

Bundan ma'lum bo'ladiki, amplituda balansini ta'minlash uchun:

$$h_{21e} \geq n \cdot \left(1 + \frac{R'_{kir}}{R'_n}\right)$$

bo'lishi kerak, bu yerda $R'_{kir} = \frac{R_{kir}}{n^2}$ VT1 tranzistorining kirish qarshiligining birlamchi chulg'amga keltirilganligi,

$$R'_n = \frac{R_n}{n_1^2},$$

bu yerda $n_1 = \frac{w_1}{w_3}$.

Bloking-generatorlar uchun tranzistorlarning tok bo'yicha kuchaytirish koeffitsiyenti $h_{12e} \geq (20...30)$.

8.2-rasmida avtotebratgichli bloking-generatori ishslash tamoyilining ossillogrammalari keltirilgan.

Ossillogrammalarni $t_0=0$ vaqtidan boshlab ko'raylik. Avvalgi siklda zaryadlangan C kondensator deyarli nolgacha razryadlanadi (VT1 tranzistor avvalgi siklda yopiq edi), $t > t_0$ da tranzistor VT1 ochila boshlaydi, kollektor toki I_k ortadi, kollektor chulg'amida o'zinduksiya EYK hosil bo'ladi. Buning natijasida baza chulg'amida ham EYK hosil bo'ladi, «—» VT1 tranzistor-bazasiga ulangan. «+» esa kondensator C ga ulangan. VT1 tranzistorning bazasidagi «—» potensiali baza tokini oshiradi, natijada, I_k ortadi, VT1 tranzistorni tojsimon ulab-uzish jarayoni ta'minlanadi, bu esa t_1 vaqtda to'yinish bilan tugallanadi. Tranzistorni ulab-uzish ($t \leq t_0$ yopiq vaqtidan, $t = t_1$ to'yinishgacha) bosqichida impulsning old fronti shakllanadi. Kondensator C dagi kuchlanish (U_C) kam o'zgaradi, chunki old front unchalik katta emas. $t_0 - t_1$ oraliqda VT1 tranzistor aktiv rejimida ($K_i >> 1$), $t_1 - t_2$ oraliqda esa to'yingan rejimda $K_i < 1$ va tranzistor signalni kuchaytirmaydi.

So'ngra t_1 amplituda balansi generatorda bo'lmaydi, chunki $K_i < 1$, shuning uchun baza toki kollektor tokini boshqara olmaydi.

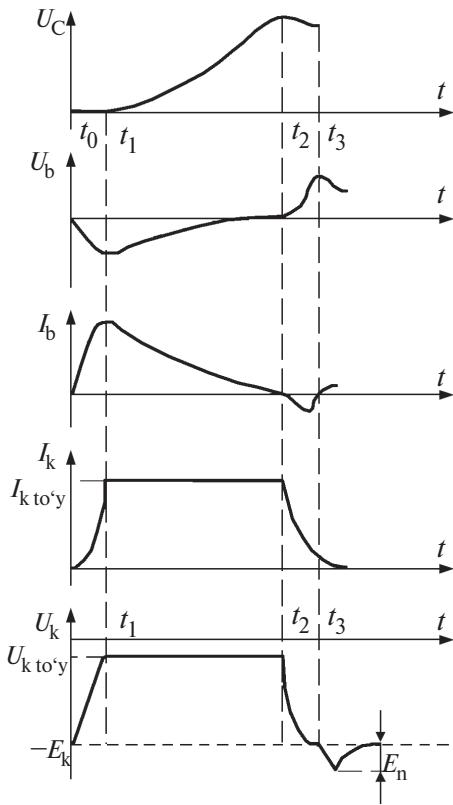
Ikkilamchi chulg‘amda induksiyalangan EYK kamayadi, natijada baza toki I_b ham kamayadi va shu bosqichida impuls toki shakllanadi. Baza toki I_b ning kamayishi baza chulg‘amida o‘zinduksiya EYK hosil bo‘lishiga olib keladi, u I_b baza tokining kamayishiga qarshilik ko‘rsatadi. EYK ta’sirida kondensator C to‘yingan VT1 tranzistorning EB si orqali zaryadlanadi. R_{eb} kichik va zaryadlanish tezda bo‘ladi. Bunda bir vaqtida I_b baza toki U_b baza kuchlanishi nolgacha o‘zgaradi va t_2 vaqtida tranzistor to‘yingan holatdan chiqadi.

Natijada, u o‘zining kuchaytirgichli xususiyatini qayta tiklaydi, keyingi aktiv rejimiga o‘tishda, t_2 vaqtida impuls shakllanishi tugallanadi, so‘ng esa uning orqa fronti shakllanadi.

t_2-t_3 vaqt intervalida I_k kollektor toki kamaya boshlaydi, baza chulg‘amida o‘zinduksiya EYK hosil bo‘ladi, qutblisi esa, aksincha, tranzistorni yopishga harakat qiladi. Bunda tranzistor VT1 yopiladi va tojsimon jarayon shakllanadi, t_3 vaqtida u tugallanib, tranzistor yopiladi.

Bu intervalda VT1 tranzistor bazasidagi kuchlanish $U_b > 0$ bo‘lganda teshiklarning bazada so‘rilishi oxirgi vaqt bilan shartlangan bo‘lib, VT1 tranzistor to‘yinishi bilan I_b teskari tok hosil bo‘ladi.

VT1 tranzistor yopilishi momentida I_k kollektor toki noldan farqli bo‘lganligi uchun, u birdan yo‘q bo‘lmaydi. O‘zinduksiya EYK hisobiga kollektor chulg‘amida kuchlanishi manba kuchlanishidan



8.2-rasm. Avtotebratgichli bloking-generator ishlash ossilogrammasi.

ortiq bo'ladi. U_k bunda $2 \cdot E_{\text{man}}$ bo'lishi mumkin. Bu farqni yo'qotish maqsadida sxemada VD_{sh}R_{sh} shuntlovchi zanjir qo'llanilgan.

t_3 dan so'ng pauza shakllanadi va E_k dan R qarshilik orqali kondensator C qayta zaryadlanadi. C kondensatordagi (U_C) kuchlanish asta-sekin kamayadi va U_C kuchlanish nolga keladi, sxema avvalgi t_0 vaqtga qaytadi va sxemaning yangi holati boshlanadi. Bloking-generator chiqish kuchlanishining real ko'rinishi 8.3-rasmida keltirilgan.

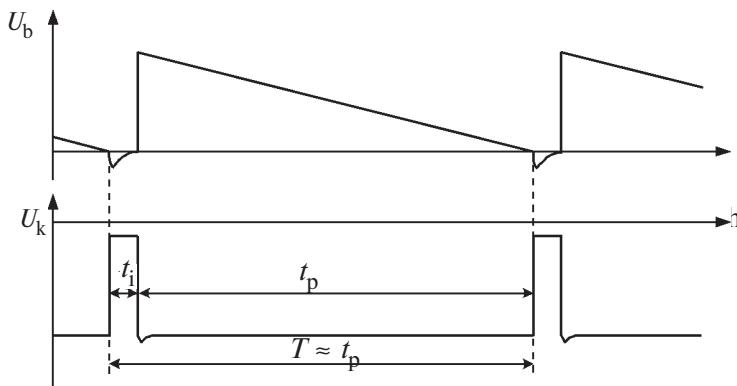
Bloking-generatorning impuls kengligini quyidagi formuladan hisoblash mumkin:

$$t_{\text{imp}} \approx L_k \cdot \left(\frac{n \cdot h_{21e}}{R_{\text{kir}}} - \frac{n_l^2}{R_n} \right).$$

Impuls frontining kengligi quyidagidan aniqlanadi:

$$t_f = 3 \cdot n \cdot \tau_{\text{tr}} \cdot \left(1 + \frac{R'_{\text{kir}}}{R'_n} \right).$$

$R'_{\text{kir}} = R'_n$ bo'lganida, $t_f = 6 \cdot n \cdot \tau_{\text{tr}}$ ga teng.

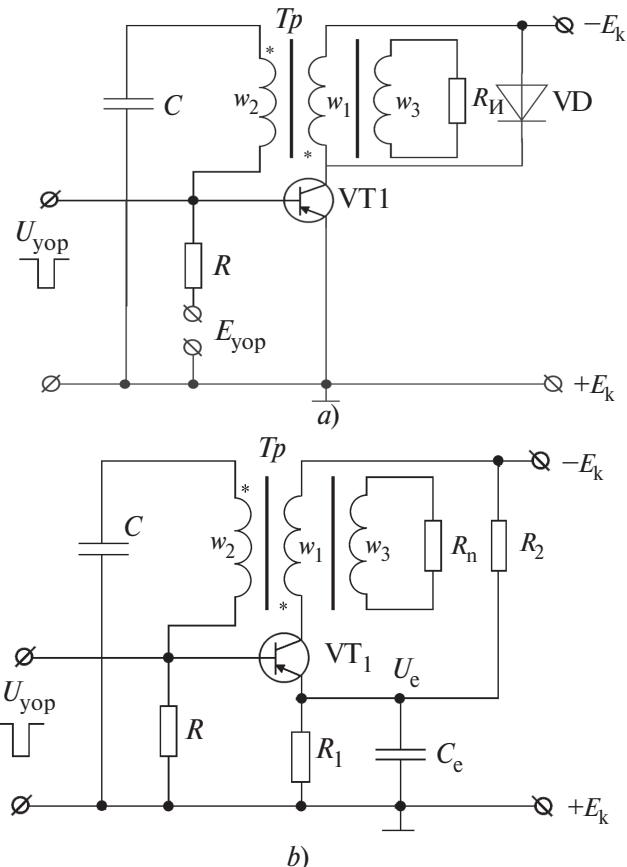


ossillogrammalar.

8.3. Kutuvchi bloking-generator

Yuqorida ko'rib chiqilgan bloking-generator sxemasini kutish rejimiga o'tkazish uchun VT1 tranzistorni yopish, ishga tushirish uchun esa bazaga ochuvchi kuchlanish berish kerak. 8.4-a, b

rasmlarda kutuvchi bloking-generatorlarning sxemalari keltirilgan. Har ikkala sxemada ham tranzistor musbat kuchlanish $U_{be} = 0,3 \dots 0,5$ V bilan yopiladi va bloking-generator teng vaziyatda bo‘ladi. Vaqt belgilovchi kondensator C razryadlanadi: $U_C = 0$. Yopilishni alohida siljituvcchi manba (8.4, a-rasm) va kuchlanish bo‘luvchisi (8.4, b-rasm) bilan ta’minlash mumkin. Musbat kuchlanish bazaga emitterga nisbatan berilayotgan tranzistorni yopishni ta’minlashi lozim.



8.4 - rasm. Kutuvchi bloking-generatorni ishga tushirish sxemasi.

Bunda U_{be} kuchlanish a sxema uchun: $U_C = E_b - I_{k0} \cdot R$;

$$U_{be} = U_C = E_b - I_{k0} \cdot R > 0.$$

Tavsiya etiladi: $U_{be} \cong +(0,3 \div 0,5)$ V.

b) sxema uchun $U_C = -I_{k0} \cdot R \approx 0$;

$$U_{be} = U_e - I_{k0} \cdot R > 0.$$

Tavsiya etiladi: $U_{be} \cong +(0,3 \div 0,5)$ V. Bu bo'luvchi $U_{R_1} \approx +0,5$ V kuchlanishi orqali ta'minlanadi.

Bunday baza-emitter kuchlanishli tranzistor o'tishida umuman yopiq bo'ladi. Kondensator C_e qiymati quyidagi ifodadan aniqlanadi:

$$\frac{1}{\omega C_e} \cdot (10 \dots 30) = R_1.$$

VT1 tranzistorning ishonchli yopilishini ta'minlash uchun ishga tushiruvchi impuls parametrlari manfiy bo'lib, moduli jihatidan tranzistorni yopuvchi kuchlanishdan 2—2,5 marta katta, kengligi esa shakllanuvchidan kichik, ya'ni:

$$U_{yop} \cong -(0,5 \dots 2) \text{ V};$$

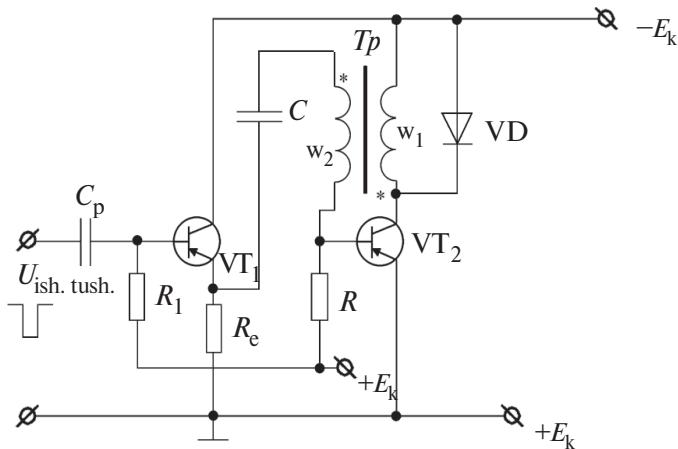
$$t_{yop} < t_{sh.i}$$

bo'shi kerak.

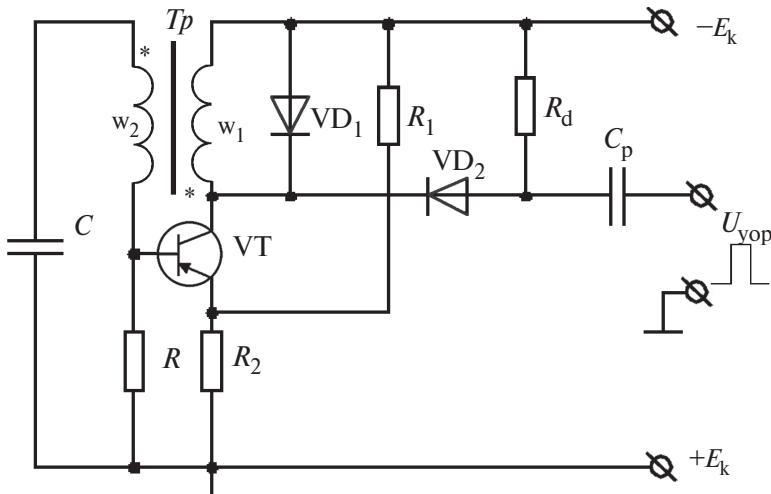
Ishga tushiruvchi impuls kelishidan so'ng generatorda regenerativ jarayon boshlanib, old fronti impuls toki va orqa fronti avvalgi qurilgan ossilogrammasi kabi shakllanadi. Bundan so'ng sxema kutish rejimiga o'tadi. Tormozlangan bloking-generatorni ishga tushirishning ikki xil usuli mavjud: 8.5, *a,b*-rasmga qarang; *a* — ketma-ket; *b* — parallel.

Ishga tushirishning ketma-ket uslubida ishga tushiruvchi impuls tranzistor bazasiga ketma-ket ulanadi. Bunda ishga tushiruvchi impuls manbayi kichik ichki qarshilikka ega bo'lishi lozim. Shuning uchun sxema VT1 tranzistorli emitter qaytargich bilan to'ldirilgan, u kichik chiqish qarshiligiga ega va VT2 tranzistorning baza zanjiriga ulangan. Agarda ishga tushiruvchi impuls yuqori ichki qarshilikka ega bo'lsa, parallel ishga tushiruvchi sxema qo'llaniladi.

Ishga tushiruvchi impuls tranzistorni ochishi va uni aktiv sohaga o'tkazishi lozim; shuning uchun kollektordagi kuchlanish $1 \div 2$ V atrofida musbat ortishiga ega bo'ladi. Ishga tushirish kuchlanishi $U_{sh.tush} \approx 2$ V bo'lishi tavsiya etiladi.



a) ketma-ket ishga tushirish.



b) parallel ishga tushirish

8.5-rasm. Bloking-generatorni ketma-ket va parallel ishga tushirish sxemalari.

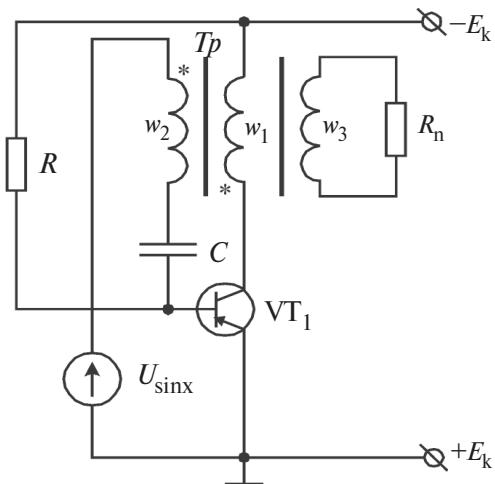
8.4. Bloking-generatorni sinxronlash

Bloking-generator rejimini sinxronlashda chiqish impulsini sinxronlash chastotasi bilan generatsiyalanadi, u tashqi yuqori stabil generatordan beriladi. Buning VT1 tranzistorining bazasiga davriy sinxroimpulslar talab etilgan amplitudada beriladi. Ushbu impulslar ketma-ket ketligi turli (shaklda) ko‘rinishda bo‘lishi

mumkin. Lekin, optimal deb, uchli impulslar hisoblanadi. Tashqi generatorning sinxronlash chastotasi bloking-generatorining chastotasidan katta bo‘lishi lozim:

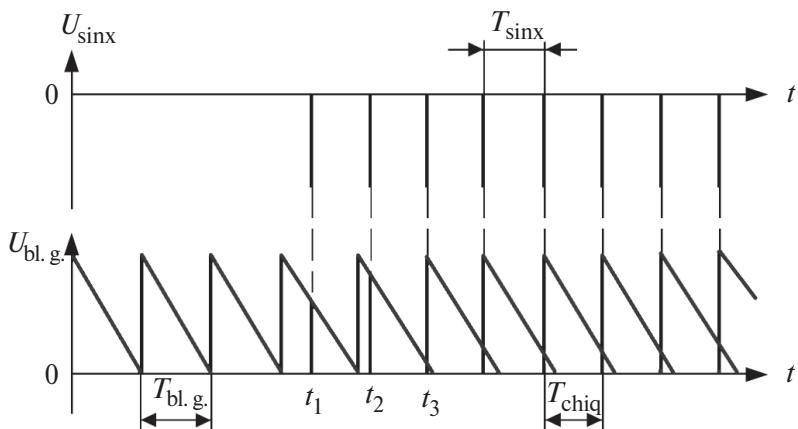
$$f_{\sin x} > f_{bl.g.}$$

Bloking-generator tranzistori bazasiga sinxronlash rejimida (8.6-rasmga qarang) $U_{\sin x}$ sinxronlash impulsi ta’sir etmoqda, uning davri $T_{\sin x} < T_{bl.g.}$, bu yerda $T_{bl.g.}$ — bloking-generatorning xususiy tebranishlar davri (sinx-ronlovchi impuls yo‘qligida). Sinxronlovchi avtogenator ulangan momentida sinxronlovchi impuls bilan bloking-generatorning o‘zining impulsini vaqtiy joylanishi turlichcha bo‘lishi mumkin (8.6- rasm). Birinchi sinxronlovchi impuls ($t=t_1$ da) U_b kuchlanishni kamaytiradi, VT1 tranzistorning bazasida C kondensatorning razryadi davrida bloking-generatorni ag‘darmaydi, chunki berilgan amplitudada bazadagi kuchlanish noldan katta, $T_{\sin x} < T_{bl.g.}$ bo‘lganidan sinxronlash impulsleri VT1 tranzistorini ochish momentiga nisbatan siljiydi, tok impulslaridan biri (hozirgi holda uchinchisi, $t=t_3$ da), VT1 ning avvaldan ochilishiga bloking-generatorni zo‘rakay uzelish jarayoni yo‘l qo‘ymaydi. Keyingi sinxronlash impulsleri bloking-generatorni har safar avvalroq kondensator C qarshilik R orqali vaqt belgilovchi razryad bo‘lishi bilan uzadi. Sxemada statsionar holat belgilanib, bu statsionar rejimida $T_{chiq.}$ impuls takrorlanish davri bloking-generatorning sinxronlash rejimida sinxronlovchi impuls takrorlanish davriga teng.



8.6-rasm.
Sinxronlashtirilgan bloking-generator sxemasi.

Impulslarning sinxronlashtirish chastotasi $f_{\text{sinx.}} = n \cdot f_{\text{bl.g.}}$ bo'lsa, bu yerda n — berilgan butun son, chastotaning bo'linish koeffitsiyenti deb atalib, bloking-generator bo'lish rejimida tashqi sinxronlashtirilgan kuchlanishni tutish rejimida ishlaydi. Masalan: $n=3$, bloking-generatorning ko'tarib-tashlashi har bir uchinchi sinxronlashtiruvchi impulsda amalga oshadi. 8.7-rasmdan ko'rindaniki, chastotaning karrali bo'linishi U_m sinxronlashtiruvchi impuls amplitudasiga bog'liq. $T_{\text{sinx.}}$, $T_{\text{bl.g.}}$, U_m larning turli qiymatlarini berib, har qanday bo'lish rejimini olish mumkin.



8.7-rasm. Sinxronlashtirilgan bloking-generator ishslash ossillogrammasi.

9. MIKROPROTSESSOR TIZIMLARI VA EHM XOTIRASI

Har qanday EHM, jumladan mini, mitti va multiprotessorli tizimlar albatta xotiradan iborat. Ularning ba’zilari katta bo’limgan xotiraga ega bo’lib, unchalik katta bo’limgan dasturlar va berilgan axborotlarni joylashtirish imkoniyatiga ega. Boshqa tizim xotiralari shundayki, ularning adres imkoniyatlaridan to’liq foydalanadilar. Xotira platalarida tezkor xotira qurilmasi (TXQ)ning statik va dinamik turlari, dasturlovchi xotira qurilmalari (DXQ) va axborotni tezkor almashtirish uslubi xotiraga to’g’ridan to’g’ri kirish deb ataladi.

9.1. Ixtiyoriy kirishli tezkor xotira qurilmalari

O‘qish-yozishda kirish vaqtı — axborotni xotiradan adres-langanidan so‘ng, berilganlar shinasiga adreslashdan so‘ng chiqarish (adres sohasiga berilganlarni yozish). TXQ (O3Y) xotirasiga kirish vaqtı integral mikrosxemalarda 200 ns. Magnit tasmalar va disklar uchun xotiraga kirish vaqtı $\approx 1..10$ s.

Sikl vaqtı — xotiraga kirish vaqtı ikki marotaba murojaat etilganida nafaqat eng kichik intervali bilan, balki MP tizimining vaqtiy tasniflari bilan ham aniqlanadi.

Xotiralar energiyaga bog‘liq va energiyaga bog‘liq bo’limgan xotiralarga bo‘linadi. Energiyaga bog‘liq xotirada tok manbayi o‘chirilsa ham axborot buzilmaydi. Shuning uchun EHM va MP tizimlari, hech bo‘lmasa energiyaga bog‘liq bo’limgan kichik xotiraga ega bo‘lishi, ya’ni kichik dasturlarni xotiradan qayta yozishi lozim.

Zamonaviy EHM va MP tizimlari yarim o’tkazgichli МОП-tranzistorlarda asosiy xotiraga ega. МОП strukturalardagi xotira statik va dinamik bo‘lishi mumkin. Statik xotira tashkil etilishi jihatidan osonroq (soddarroq). Ayniqsa, XQ (3Y) katta bo’limgan holda yaqqol seziladi. Dinamik xotirali IMS bir qator qo’shimcha IMSlarni talab etadi. Shuning uchun iqtisodiy jihatdan katta hajmli xotira maqsadga muvofiq. Bundan tashqari, dinamik xotirani davriy ravishda regeneratsiyalash lozim bo’lib, uni tashqi IMS yordamida bajariladi.

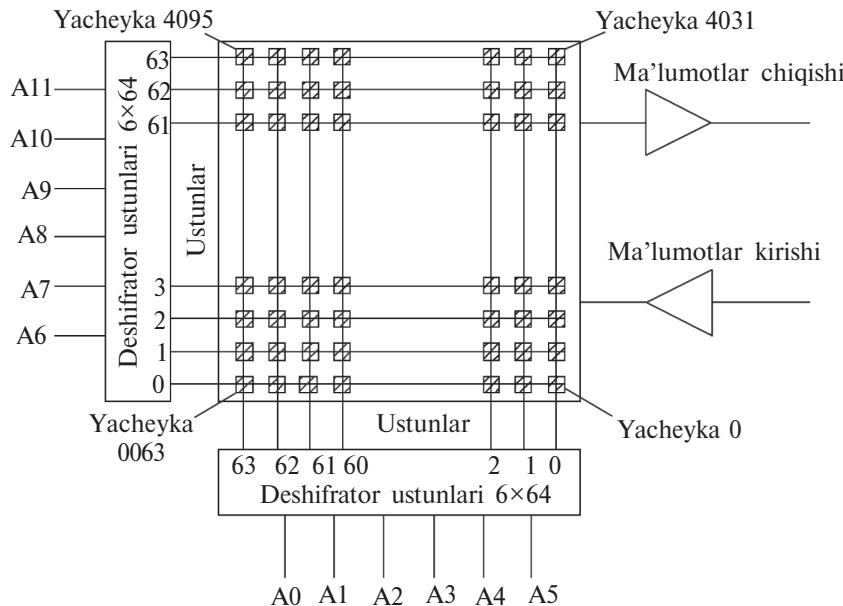
Zamonaviy MP tizimlarida ikki turli yarim o’tkazgichli xotirlar qo’llanila boshladi:

- 1) zaryadli aloqa asboblaridagi xotira (ZAAx);
 - 2) yarimo'tkazgichli magnitli domenlardagi xotira (YAO'MD).
- Mazkur turdag'i xotiralar ketma-ket kirishli xotiralar turiga kiradi, hajmi katta, lekin quvvat sarfi kichik.

mplarda statik XQ keng tarqalgan. Xotira yachevkasi trigerdan iborat. Yachevkalari matriksali strukturaga birlashadi, ya'ni chiziqli va ustunli quriladi. 9.1-rasmida 4096 bitli hajmdagi hozirgi sxema keltirilgan.

Statik va dinamik xotiralar uchun kristall xotira strukturasini bir xil. Har bir IMS 12 adresli A0-A11 chiziqlar bilan ta'minlangan, har bir chiziq va ustunlar deshifratorlariga keladi: 64 ustundan birini ko'rsatuvchi A0-A5 adresni signalga o'zgartiradigan A0-A5-ustunlar 6 razryadli, chiziq adresli A6-A11 deshifratorda ham shunday ishlaydi.

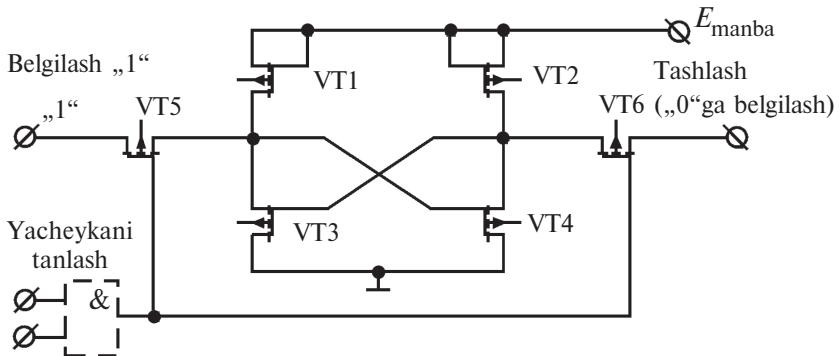
Tanlangan chiziq va ustunni kesib o'tish joyidagi yachevka tanlanadi. Adreslashning bunday usuli 4096 ta yachevkadan birini tanlash imkoniyatini beradi, u bitta kristalda joylashgan. Tanlov „VA“ tipli ikki kirishli sxema orqali tanlanadi. Yachevkani tanlanganidan so'ng, belgilangan adres bo'yicha unga axborotni yozish yoki hisoblash mumkin.



9.1-rasm. 4096 bitli hajm uchun TXQ.

9.2. Statik va dinamik xotira qurilmalari

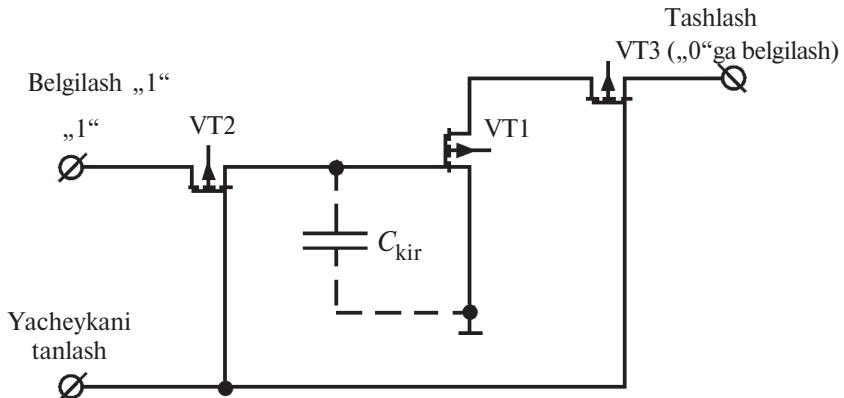
9.2-rasmda statik МОП xotiraning soddalashtirilgan sxema yacheylekalarini keltirilgan.



9.2-rasm. Statik МОП xotirasining soddalashtirilgan yacheyska sxemasi.

Yacheykani tanlash signali deshifratorlar chizig'i va ustunlari chiqishlaridan "VA" sxemasida shakllanadigan kirishga mantiqiy "1" signali keladi.

Dinamik xotira sxemasi 9.3-rasmda keltirilgan.

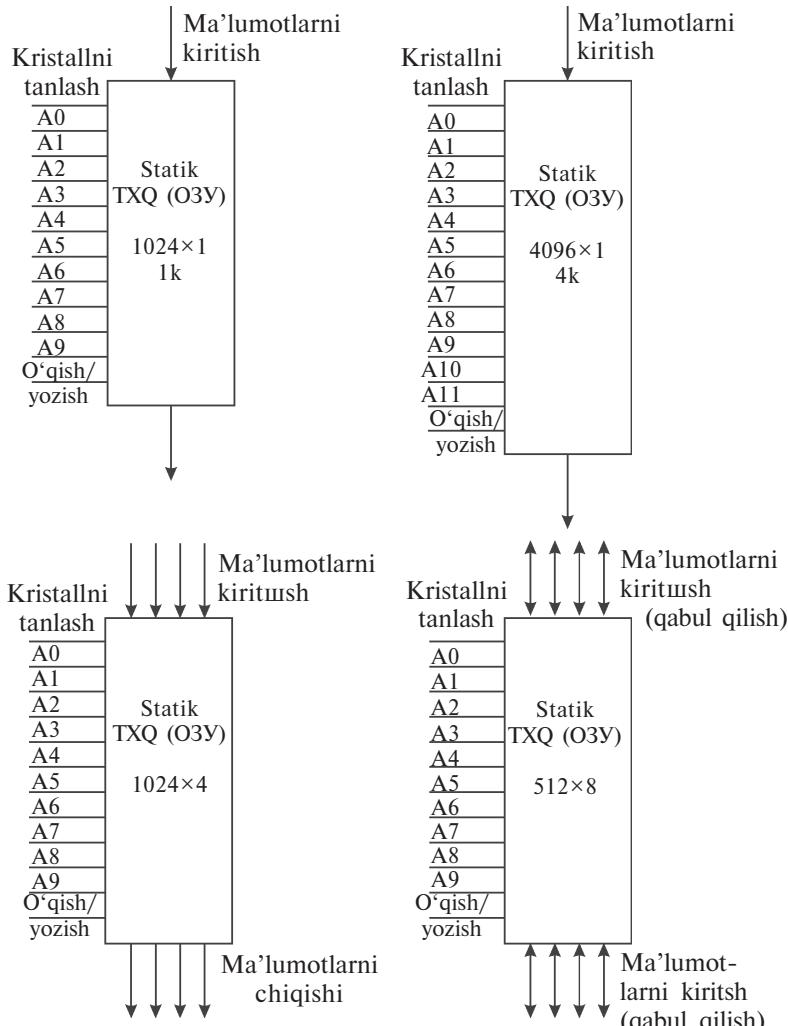


9.3-rasm. Dinamik МОП xotirasining soddalashtirilgan yacheyska sxemasi.

Dinamik xotira yacheyska MOP tranzistorlarining ikki marta kam va kristallda ikki marta kam maydonni egallaydi. Xotira elementi VT1 tranzistorning C_{kir} kirish sig'imi MOP tranzistorlarining katta kirish R_{kir} qarshiligi ($R_{kir} \approx 10M\Omega$, $C_{kir} \approx 5-10pF$)

bo‘lganidan razryad doimiysi $\tau \approx 10$ ms, shuning uchun ma’lumotlarni regeneratsiyalash (qayta yozish) vaqtiga $2 \div 5$ ms. Maxsus qo’shimcha sxema shu maqsadga xizmat qiladi. U avtomatik tarzda navbatma-navbat ustunlarga murojaat etadi, hamma yacheykalarda regeneratsiyani ta’minlaydi. VT2, VT3 tranzistorlardagi ochish kuchlanishining mavjudligi sababli „yacheyka tanlash“ signali bilan yacheykaga murojaat etilishi mumkin.

9.4-rasmda statik xotirani 4 variantda tashkil etishning strukturasini integral sxemada keltirilgan

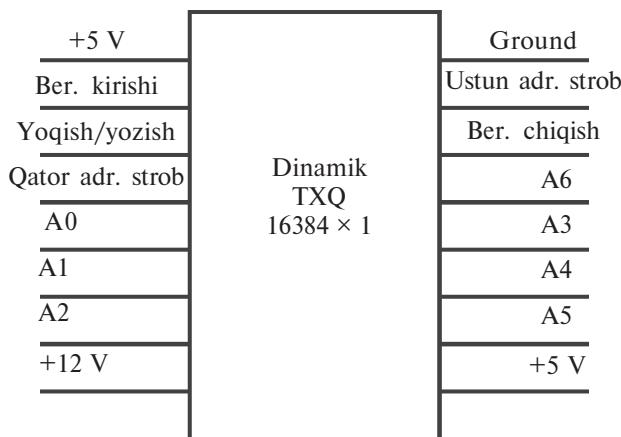


9.4-rasm. Statik xotirani tashkil etish strukturalari integral sxemasi.

10 adresli A0-A9 chiziqlarda $2^{10}=1024$ bo'lakni adreslash imkoniyatiga ega bo'lamiz. „Kristallni tanlash“ signali xotirasi ikki qatoridan birini vazifa qilib qo'llash uchun IMSlardan tuzilgan. 1 kB yotirani tashkil etish uchun bunday IMSlardan 8 tasi (8×1024) talab etiladi. „Kristall tanlash“ kirishidan foydalanib, 2 xotira chizig'ini (2048x8 razryadli so'z) tashkil etish mumkin.

IMSDa kirish va chiqish imkoniyatlari signallari mavjud. O'qish / yozish chizig'i mantiqiy „1“ berilganida belgilarni o'qishni ta'minlaydi, mantiqiy „0“ da esa yozishni ta'minlaydi.

9.5-rasmda dinamik TXQ (OZU) 4 kB, 16 kB, 64kB hajmga ega bo'lgan DIP korpusida 16 ta chiziqli keltirilgan.



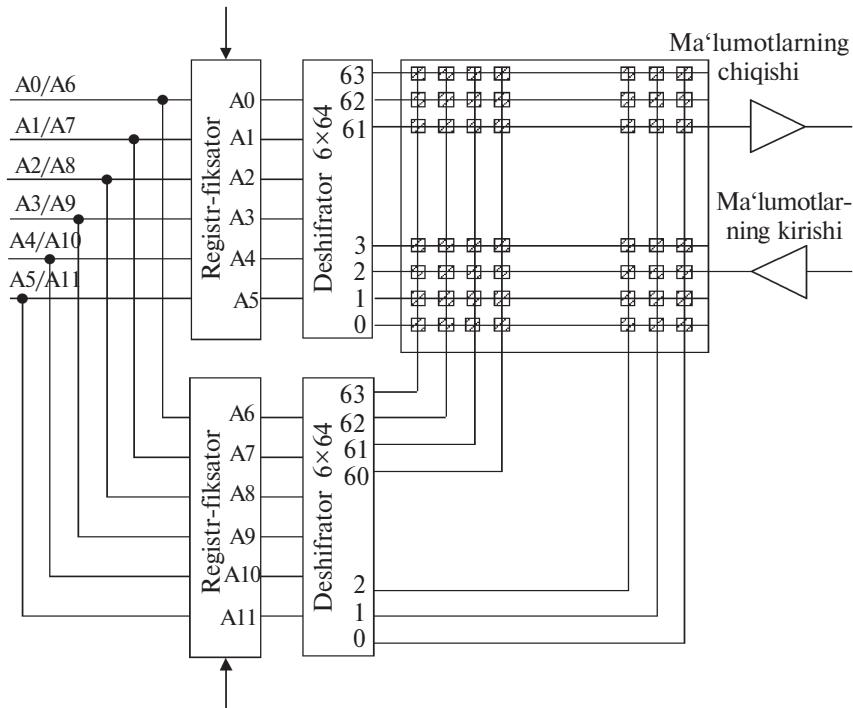
9.5-rasm. Dinamik TXQ (OZY) 4 kB, 16 kB, 64 kB hajmli.

Tashqi chiqishlarni kamaytirish uchun strob chiziq signali va strob ustun adreslari qo'llaniladi. Bunday uslub multipleksorlashli adreslash deyiladi.

9.6-rasmda multipleksorlashli adreslash uslubi sxemasi ko'r-satilgan. 4 kilobaytli xotira, uchun ustun va chiziq deshifratorlari qo'llaniladiki, ularning har biri 6 ta kirish va 64 ta chiqishga ega bo'ladi. Har bir deshifratorning kirish qismida 6 razryadli registrifiksatordan iborat. Bunday XQda yacheikalarni adreslash uchun 2 ta vaqtli sikl sarflanadi.

6 ta adres kirishiga 6 ta liniyadan signal keladi: adresning kichik qismi (A0—A5), so'ngra strob signal chiziqli adresdan keladi; ushbu 6 razryad deshifratorlarning fiksator registriga chiziq adresli yoziladi, so'ngra esa 6 ta katta razryadli (A6-A11) adreslar

deshifratorning fiksator registriga ustun adresi sifatida yoziladi. Shu sikldan so‘ng fiksator-registrlardagi 12 razryadli adres saqlanadi va 4096 yacheyka xotirasining bittasini tanlash imkoniyati paydo bo‘ladi.



9.6-rasm. Multiplexorlash adreslash sxemasi.

9.3. Xotira platasini tuzish

9.2-bo‘limda statik va dinamik XQni qurish uchun IMSlar ko‘rilgan edi. Savol tug‘iladi: plata xotirasida qanday qo‘shimcha IMSlar bo‘lishi lozim? Uning ishlashi qanday tashkil etiladi?

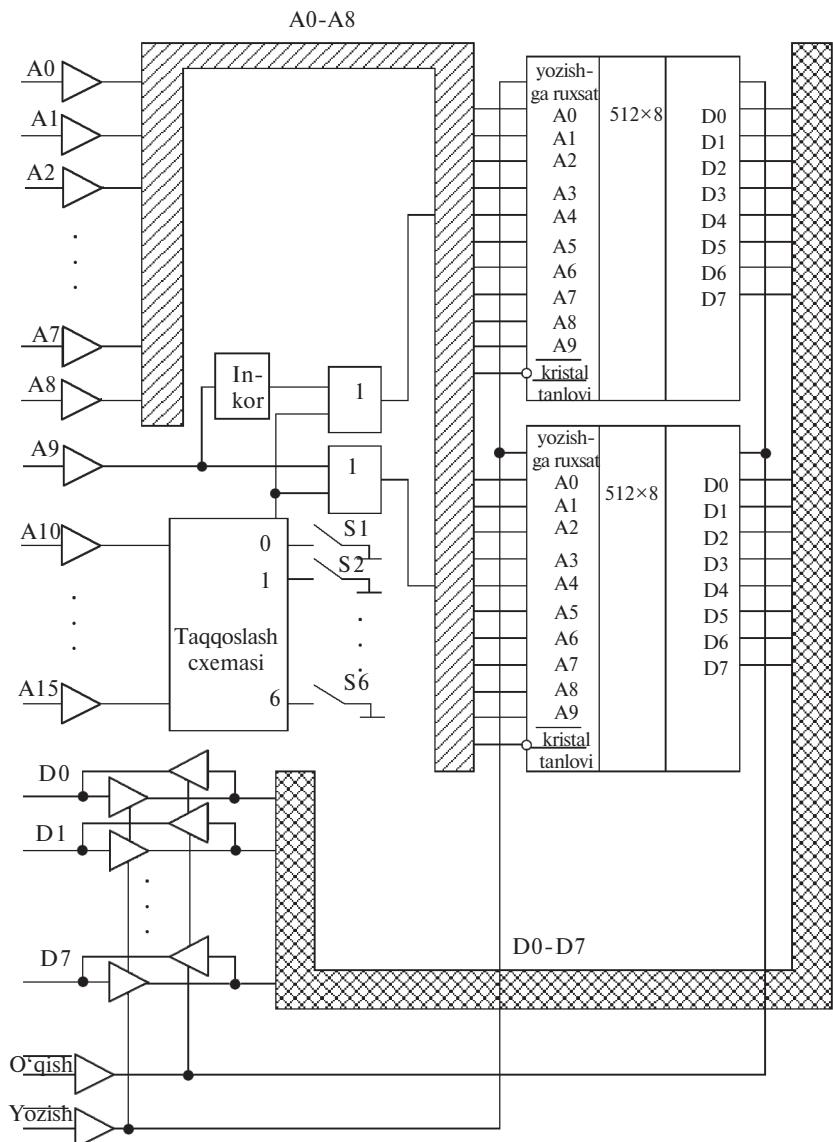
9.7-rasmida katta bo‘lмаган MP tizimi xotirasining soddalashtirilgan sxemasi keltirilgan. 1 kB xotirani qurish uchun 2 ta IMS 512×8 razryadli so‘zlar qo‘llanilgan. Strukturasiga bog‘liq holda, konkret MP tizimlari signallari, real tizimlarni (xotira platalari) xotira sxemasini tuzish uchun qo‘shimcha IMS talab etiladi:

A0—A15 — xotira adres liniyalari;

A0—A9 — ichki shina (adres ichki liniyasi);

D0—D7 — ikki yo‘nalgan liniya, berilganlar shinasini tashkil etuvchi.

O‘qish (o‘qish) — berilganlarni xotiradan chiqarish signali, MP tizimining shina berilganlariga.



9.7-rasm. Katta bo‘lmagan MP tizimining xotira struktura sxemasi.

Yozish (*Yozish*) — berilganlarni MP dan xotiraga yozish signali.

Hamma adres signallarini buferlash lozim, u TTL IMS kichik integrasiya darajasida bajariladi. Ular mittiEHM shinasini va xotira adresi ichki kirishini ajratish uchun xizmat qiladi. Katta bo'lmanan xotira sxemasida buferlar qo'llanilmasligi mumkin. A0-A8 adres shinasi IMS xotirasi bufer bilan A9 IMS xotirasidan birinchi tanlash uchun xizmat qiladi. Demak, A9 "YOKI" sxemasi orqali IMS xotirasiga keladi, A9 esa "YOKI" sxemasi orqali ikkinchi xotirasiga keladi, shunda bitta IMS xotirasi ishga tushirilsa, ikkinchisi yopiq bo'ladi.

A10-A15 adreslar berilgan adreslar yig'indisi bilan S1-S6 ulab-uzgich yordamida taqqoslanadi. Chiqish signalini taqqoslash sxemasi axborotga ega bo'lib, ushbu xotiraga murojaat joyi bormi? Agarda adres signallari ulab-uzgichlar yordamida olingan adreslar bilan mos kelsa, sxemaning chiqish-taqqoslash qismida mantiqiy "0" signali shakllanadi; ushbu xotira platasida kristallni tanlashga ruxsat beriladi. A10-A15 va S1-S6 signallar mos kelsa, bunda taqqoslash sxemasida mantiqiy "1" birlik signal shakllanadi, u ushbu xotira platasiga murojaatni man etadi. Agarda S1-S6 liniyalarda hammasi "0" bo'lsa, xotira platosi 0 dan 1 kB adresga, agarda S1=1, S2-S6=0 bo'lsa, 1kB-2kB adresga javob beradi va h.k. Demak, xotirani 64 kB gacha oshirishni S1-S6 ulab-uzgichlar yordamida amalga oshiriladi.

D0-D7 liniyalar kristallar bilan o'zaro signali qabul qilgichi uzatgich bilan bog'langan. Ushbu shakllantirgichlar TTL tilidagi 2 funksiyani bajaradi: berilganlarni kiritish (yozish) va chiqarish (o'qish), MOS holatida signalni "o'qish" va "yozish".

9.4. Dasturlanuvchi xotira qurilmasi

Dasturlanuvchi xotira qurilmasi (DXQ) da xotirada biror marta yozilgan axborotni o'zgartirib bo'lmaydi. Masalan, tezkor xotira qurilmasi MP tizimining tashqi xotiradan yozish.

4 tipli DXQ mavjud:

1. **Oddiy DXQ.** Bunda axborot bir marotaba va bir umrga DXQ ni ishlab foydalanuvchi tomonidan berilishi mumkin. DDXQ operatsiyasi bir marotaba bajarilganidek, ya'ni axborot DDXQga yozilganidan so'ng o'zgartirib bo'lmaydi.

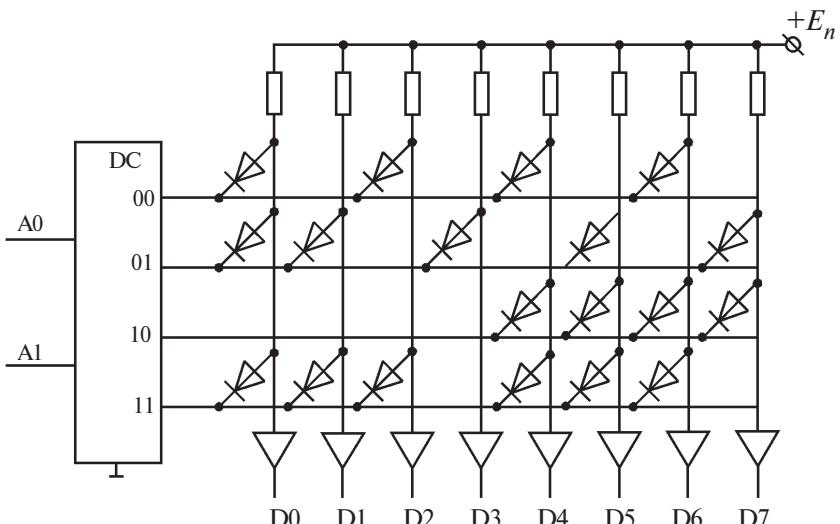
2. **Dasturlanuvchi DXQ (DDXQ)** — bitlar kombinatsiyasi bu qurilmaga kiritilayotgan foydalanuvchi tomonidan berilishi

mumkin. DDXQ operatsiyasi bir marotaba bajarilgandek, ya’ni axborot DDXQ ga yozilganidan so‘ng o‘zgartirib bo‘lmaydi.

3. O‘chirish mumkin bo‘lgan DDXQ (O‘DDXQ) – foydalanuvchi DXQni diskretlashi mumkin; u DXQ bilan ishlashi mumkin, o‘chirishi mumkin va yangi axborotni yozishi mumkin (O‘DDXQni ultrafioletli o‘chirish).

4. Elektron-o‘zgaruvchan DXQ dasturlash va DXQni tashkil etuvchisini o‘zgartirishni elektron vosita yordamida amalga oshiradi. O‘DDXQdan farqli o‘laroq, axborotni o‘chirish uchun maxsus tashqi qurilma talab etilmaydi.

9.8-rasmda oddiy DXQ sxemasi keltirilgan.



9.8-rasm. Oddiy DXQ.

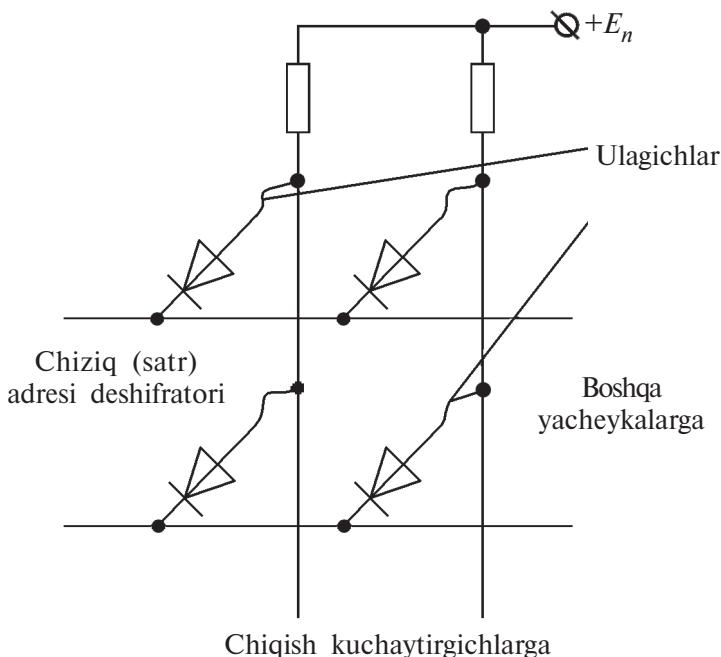
DXQni tatbiq etish uchun deshifratordan foydalanish kifoya. U diodlar, rezistorlar va shakllantirgich shinalaridan iborat. Ko‘rilayotgan DXQ 48 razryadli so‘zdan tashkil topib, uning umumiyligi hajmi 32 bitdir. Ustunlar soni so‘zlar razryad-liligini, chiziqlar soni esa 8 razryadli so‘zlar sonini aniqlaydi. Diodlar mantiqiy "0" qiymatga ega bo‘lgan bitlar aniqlanadigan joylarga joylashtiriladi (deshifrator tanlangan chiziqqa 0 ni beradi). Hozirgi vaqtida diodlarning o‘rniga МОП-tranzistorlar qo‘yilyapti.

9.1-jadvalda oddiy DXQning holatlari keltirilgan bo‘lib, uning sxemasi 9.8- rasmda keltirilgan.

Oddiy DXQ holatlari

So‘z		Ikkilangan holdagi tasviri									
A0	A1	D1	D2	D3	D4	D5	D6	D7	D8		
0	0	0	1	0	1	0	1	0	1		
0	1	0	0	1	0	1	0	1	0		
1	0	1	1	1	1	0	0	0	0		
1	1	0	0	0	1	0	0	0	1		

9.9-rasmda keltirilgan DDXQ sxemasi foydalanuvchi tomonidan dasturlanib, qayta kuydiruvchi-ulanuvchi DDXQ deyiladi. U har qanday diodlar va ulanuvchilar bilan tayyorlanadi, ya’ni matriksada hamma "0" dasturlashda mantiqiy "1" bo‘lgan yacheykalar ulanish qismi kuydiriladi.



9.9-rasm. DDXQ sxemalaridan bir qismi.

10. DASTURLOVCHI MANTIQIY MATRITSALAR, DASTURLOVCHI MATRITSALI MANTIQ, MATRITSALI BAZALI KRISTALLAR

10.1. Umumiy tushuncha va ta’riflar

Axborotni raqamli tizimda ishlov berishda protsessor, xotira, tashqi qurilmalar va interfeysi sxemalar kiradi. Protsessor standart qurilma bo‘lib, u konkret tizim uchun maxsus buyurtma asosida tayyorlanmaydi. U talab etilgan masalani ma’lum buyruq asosidagi ketma-ketlikda, unga xos bo‘lgan komandalar yordamida bajaradi. Xotira ham standart mitti-sxemalar yordamida bajarilib, uning vazifasi turli tizimlar uchun bir xildagicha qolaveradi.

Standart KIS (katta integral sxema)/SKIS (standart katta integral sxema)lar integratsiya darajasi bilan farqlanadi, chunki ularning loyiha narxi zichligi optimallashtirilganda, yuz million dollar bo‘lishi bu holat uchun monand bo‘lib, katta miqdordagi mitti-sxemalardan tashkil topadi.

Standart qismlardan tashqari, ba’zi nostandard qismlar ushbu ishlanma uchun mavjud. Bo‘laklarni boshqarish o‘zaro ta’sirini ta’minlash sxemalari bularga oiddir. Nostandard tizimlar qismini amalga oshirishda tarixan kichik va o‘rtalarda integral sxemalar qo‘llanilgan. Kichik IS va o‘rtalarda ISlarning qo‘llanilishida platalardagi korpuslar soni ortadi, montaj qiyinlashadi, tizimlar puxtaligi va tezkorligi pasayadi. Shu bilan birga, tizimlar uchun maxsus ISni yuqori darajali integratsiya uchun buyurish qiyinchiliklar tug‘diradi, chunki buni loyihalashda katta mablag‘ va vaqt sarfi talab qilinadi.

Paydo bo‘lgan qarama-qarshiliklarni KIS/O‘KISlar uchun, dasturlanuvchi va qayta dasturlanuvchi strukturalar uchun yechimi topilgan. Keltirilgan yo‘nalishlarning birinchi vakili — dasturlanuvchi mantiqiy matritsalar DMMdir (**PLA, Programmable Logic Array**), dasturlanuvchi matritsali mantiq **DMM (PAL, Programmable Array Logic)** va bazaviy matritsali kristallar BMK hamda ventilli matritsa **VM (GA, Gate Array)** deb ataladi. **PLA** va **PAL** ingliz tili terminologiyasida, shuningdek, **PLD, Programmable Logic Devices**. KIS/O‘KISlarning dasturlanuvchi va qayta

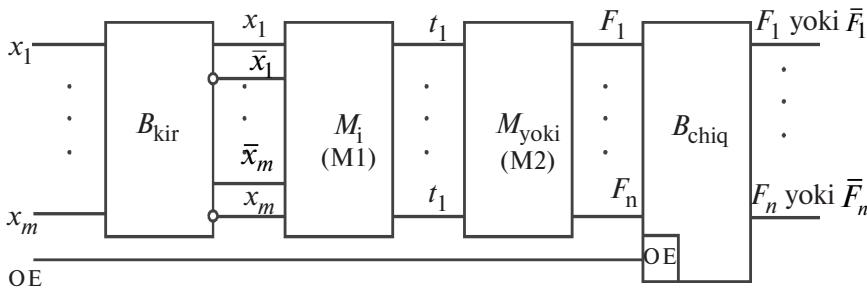
dasturlanuvchi strukturadagilari kelajagi porloq bo‘lib, samarali raqamli tizimni yaratishga asos bo‘ldi. Bularga **CPLD** (**Complex PLD**), **FPGA** (**Field Programmable GA**) i **SPGA** (**System Programmable GA**) lar kiradi. Zamonaviy KIS/O‘KIS dasturlanuvchi va qayta dasturlanuvchi struktura asosida bir kristallda yaxlit tizimlarni yaratish masalasi yechilishiga imkon yaratadi.

10.2. Dasturlovchi mantiqiy matritsalar (DMM)

XX asr 70-yillarining o‘rtalariga kelib, dasturlovchi mantiqiy matritsalar paydo bo‘ldi. Ularning asosini dasturlovchi matritsa elementi VA va YOKI ketma-ketligi tashkil etadi. Strukturaga buferli kaskadning kirish va chiqish bo‘laklari ham kiradi. Kirish buferlari, agarda ular o‘ta murakkab amallarni bajarmayotgan bo‘lsa, bir fazali kirish signallarini parafazaliga o‘zgartirib, VA elementi matritsasini manba yetarli quvvatda ta’minlash uchun, signalini shakllantiradi. Chiqish buferlari chiqish qismida yuklamani ta’minlab, DMM chiqishini tashqi shinaga OE signali bilan yoki ruxsat beradi, yoki man etadi. Gohida esa nisbatan murakkab amallarni bajaradi.

DMMning asosiy parametrлари (10.1-rasm) — **kirish soni** m , **termlar soni** l va **chiqish soni** n .

$x_1 \dots x_m$ o‘zgaruvchilar B_{kir} orqali VA elementlarini kirishiga keldi va VA matritsada l termlar t dan hosil bo‘ladi. Bu yerda term deganda konyunksiya tushunilib, kirish o‘zgaruvchilarini bog‘-lovchi to‘g‘ri yoki invers ko‘rinishda tasvirlangan. Shakllanuvchi termlar soni konyunktorlar soniga yoki VA matritsalari chiqish soniga teng. Termlar YOKI matritsalarining chiqish qismiga, ya’ni dizyunktorlar kirishiga beriladi, qaysiki chiqish funksiyalarini



10.1-rasm. DMM bazaviy strukturasи.

shakllantiruvchidir. Dizyunktorlar soni n -funksiyani ishlab chiquvchi soniga teng.

Shunday qilib, DMM dizyunktiv normal shakldagi (DNF) funksiyani ishlab chiqadi (ikki sathli mantiq). DMM n mantiqiy funksiya tizimini hosil qiladi, unda m argumenti l termdan ortiq bo‘lmaydi. Ishlab chiqilgan funksiyalar ixtiyoriy termlar kombinatsiyasidan shakllangan VA matritsadir. DMM dasturlanishi bilan qaysi termlar chiqish funksiyalarini tashkil etishi va ularning kombinatsiyalari hamda aynan qanday termlar ishlab chiqilishi aniqlanadi.

10.2.1. DMM sxemotexnikasi

DMM bipolar texnologiya asosida va МОП-tranzistorlarda ishlab chiqariladi. Matritsalarda gorizontal va vertikal aloqa tizimlari bo‘lib, kesishish tugunida dasturlash jarayonida aloqa elementlari hosil qilinadi yoki yo‘qotiladi.

10.2, *a*-rasmida bipolar DMM K556PT1 sxemotexnikasida dasturlab ishga tushiruvchi ulab-uzgichning (bufersiz elementlari) sxemasi soddalashtirilgan holda tasvirlangan. K556PT1 mikrosxema parametrлari 16, 48, 8 o‘lchamlari funksiya o‘lchami 4, 7, 3 lar uchun fragmentlar ko‘rsatilgan. Demak, keltirilgan tizimlar uchun undan foydalanish yetarlidir:

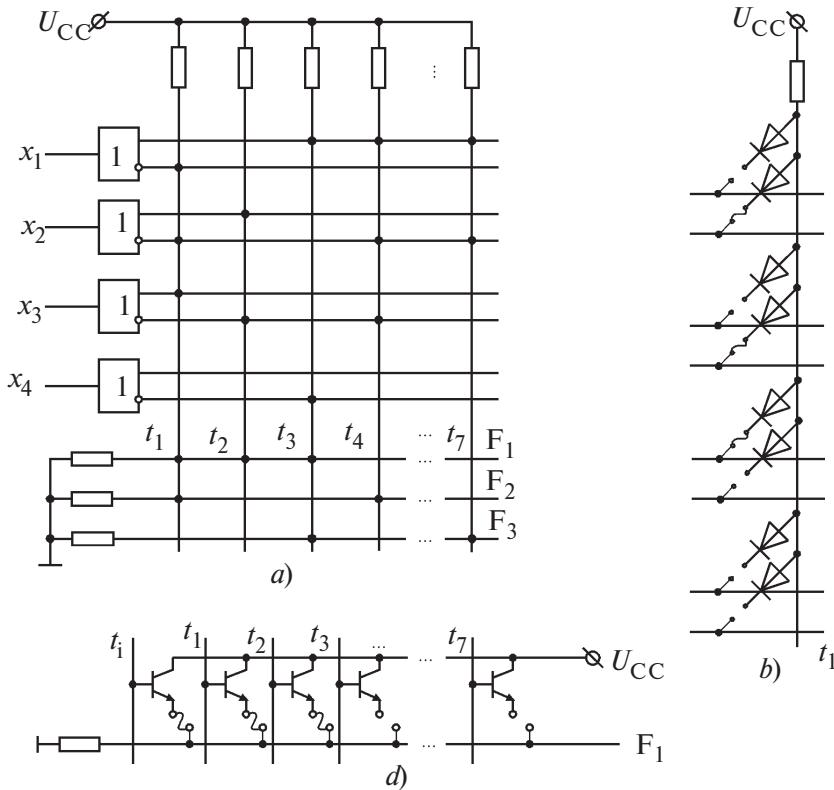
$$\begin{aligned} F_1 &= \overline{x_1} \cdot \overline{x_2} \cdot x_3 \vee x_2 \cdot \overline{x_3} \vee x_1 \cdot \overline{x_4} = t_1 \vee t_2 \vee t_3; \\ F_2 &= \overline{x_1} \cdot \overline{x_2} \cdot x_3 \vee x_1 \cdot \overline{x_2} \cdot \overline{x_3} \vee x_1 \cdot x_2 \cdot x_4 \vee x_2 \cdot \overline{x_3} \cdot x_4 = \\ &= t_1 \vee t_4 \vee t_5 \vee t_6; \\ F_3 &= x_1 \cdot \overline{x_4} \vee x_1 \cdot \overline{x_2} = t_3 \vee t_7. \end{aligned}$$

VA matritsasida aloqa elementlari sifatida 10.2, *b*-rasmida tasvirlanganidek, gorizontal va vertikal shinalar ulanishida tok manbayi va rezistor bilan birgalikda termlar ishlab chiqishda oddiy VA sxemalaridan foydalaniladi.

Dasturlanishidan avval hamma ulagichlar butun va aloqa diodlari koordinata to‘rlari tugunida joylashgan argumentning har qanday kombinatsiyasida chiqish qismi nol bo‘ladi, chunki kirish qismiga bir vaqtning o‘zida to‘g‘ri va teskari argumentlar qiyamatlari berilyapti, $x \cdot \bar{x} = 0$. Dasturlashda sxemada aloqa elementlarining faqatgina kerakligi qoldiriladi, keraksizlari esa ulagichlar yondirilishi bilan yo‘qotiladi. Konyuktorlar kirishiga $\overline{x_1}$, $\overline{x_2}$ va

x_3 lar beriladi. Chiqish kuchlanishining katta darajasi (mantiqiy bir) hamma kirishlarda yuqori kuchlanish bo‘lganida hosil bo‘ladi. Hech bo‘lmasa biror kirish qismida kichik darajali kuchlanish belgilansin; chiqishda kichik darajali kuchlanish shu kirish diodining ochilishi bilan paydo bo‘ladi. Shunday qilib, VA operatsiyasi bajarilib, bunda term $t_1 = \overline{x_1} \cdot \overline{x_2} \cdot x_3$ hosil bo‘ladi.

YOKI matritsasida aloqa elementi sifatida (10.2, d -rasm) term liniyasiga nisbatan emitter qaytaruvchili sxemada ulangan va chiqishga nisbatan YOKI sxemasini hosil qiladi (gorizontal chiziq). 10.2, d -rasmda F_1 funksiya ishlab chiqilishi tasvirlangan. YOKI sxemasining ishlashi emitter qaytargichlarni parallel ulanishi bilan amalga oshirilgan. Dasturlangan matritsa aloqa elementi mavjudligida (ulab-uzgich butun), mos holatdagi tugunda nuqta bilan belgilanadi.



10.2-rasm. Bipolar texnologiyada (a) bajarilgan DMM sxemotexnikasi VA (b) va YOKI (d) matritsalarida aloqa elementlari.

МОП-tranzistorlardagi sxemalarda bazaviy mantiq sifatida invertirlovchi (YOKI-INKOR, VA-INKOR) elementlar qo'llaniladi. Mos holda DMMning birinchi va ikkinchi matritsalarida bajariluvchi operatsiyalar ham o'zgaradi. Xususan, sxemotexnika n -МОП bazaviy bo'lganida, YOKI-INKOR bo'lak, DMM strukturasiga esa 10.3-rasmdagidek ko'rinishida bo'ladi.

Bunday DMM ikkita YOKI-INKOR matritsalarini ketma-ketligidan iborat bo'lib, ulardan biri termlarni, ikkinchisi esa chiqish funksiyasini ishlab chiqish uchun xizmat qiladi.

t_1 term bu holda quyidagiga teng:

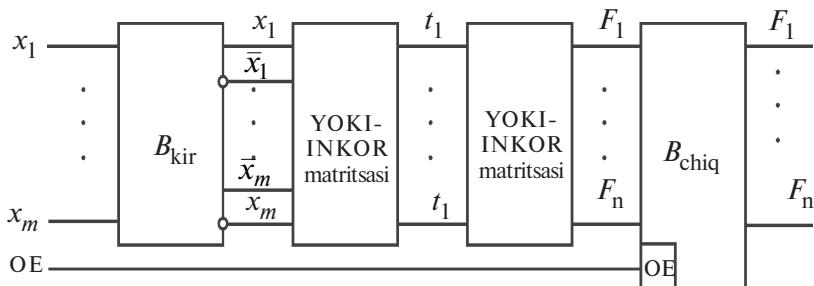
$$t_1 = \overline{x_1 \vee x_2 \vee x_3} = \overline{x_1} \cdot \overline{x_2} \cdot \overline{x_3},$$

funksiya esa

$$F_1 = \overline{t_1 \vee t_2 \vee t_3}.$$

Yoki-inkor matritsasi

Ushbu ifodalar asosida quyidagi xulosaga kelish mumkin: de Morgan qoidasi bilan ifodalangan operasiyalararo aloqa bipolyar DMM va DMM MOПп-tranzistorlardagi funksiya tavsiflari mos tushishi mumkin, agarda oxirgining kirishiga argumentlar berilsa va bipolyar DMM argumentlariga nisbatan invertirlangan bo'lsa, unda chiqish qismidagi DMM bipolyar chiqishida faqat inversiyasi bilan farqlanganligini hosil qilamiz.



10.3-rasm. n -МОП tranzistorlarda berilgan DMM sxemotexnikasi.

10.2.2. DMM yordamida masalani yechishga tayyorlash

Kichik murakkablikdagi DMMni tanlash uchun imkon darajada termlar soni ko'rileyotgan tizim funksiyasini kichraytirish lozim. Funksiya minimizatsiyasi tashkil etuvchisining eng kichik dizyunksiya shakli qidiriladi. Termlarni minimal son bo'yicha qidirish masalasida termlar soni l ga tenglashganda, DMM

parametrini ta'minlovchi keyingi minimizatsiya talab etilmaydi. Agarda DMM o'lchami berilgan ko'rinishda masala yechimini ta'minlasa, unda umuman minimizatsiya talab etilmaydi, chunki jihozlarni qisqartirishga olib kelmaydi.

10.2.3. DMMni dasturlash

DMMni dasturlash foydalanuvchi tomonidan bajarilib, maxsus qurol (programmator) yordamida bajariladi va ular uchun ma'lumot aniq shaklda bo'lishi lozim. DMM to'g'risida infomatsiya sifatida ishlash jadvali mavjud; lekin ulab-uzgichlarning o'zi haqida ma'lumot berish qulayroq. DMMni dasturlashda qo'llaniladigan simvollar:

H — o'zgaruvchan termga to'g'ri ko'rinishda kiradi, ya'ni ulab-uzgichni butun qoldiriladi va invers kirishdagi ulab-uzgich kuydiriladi;

L — o'zgaruvchan termga invers ko'rinishda kiradi, ya'ni ulab-uzgichni saqlab, invers kirishidagisi va to'g'ri kirishdagilar kuydiriladi;

"—" — o'zgaruvchan termga kirmaydi va unga ta'sir etmaydi, ya'ni har ikkala kirishdagi ulab-uzgichlar kuydiriladi.

Ulab-uzgichlarni har ikkala kirishda o'zgaruvchan qilib qoldirish matritsadan mos ravishda VA sxemasini chiqarib tashlaydi, chunki $x \cdot \bar{x} = 0$ tenglamaga binoan bu sxemaning chiqishi doimo nolli va YOKI matritsacining ishlashiga ta'sir etmaydi;

- A — chiqish ustunida ko'rsatilgan (ustun funksiyasi) va ushbu VA sxemasining DMM chiqishi bilan YOKI matritsasi orqali bog'liqligi haqida dalolat beradi. Ulab-uzgich saqlanadi;

10.1-jadval

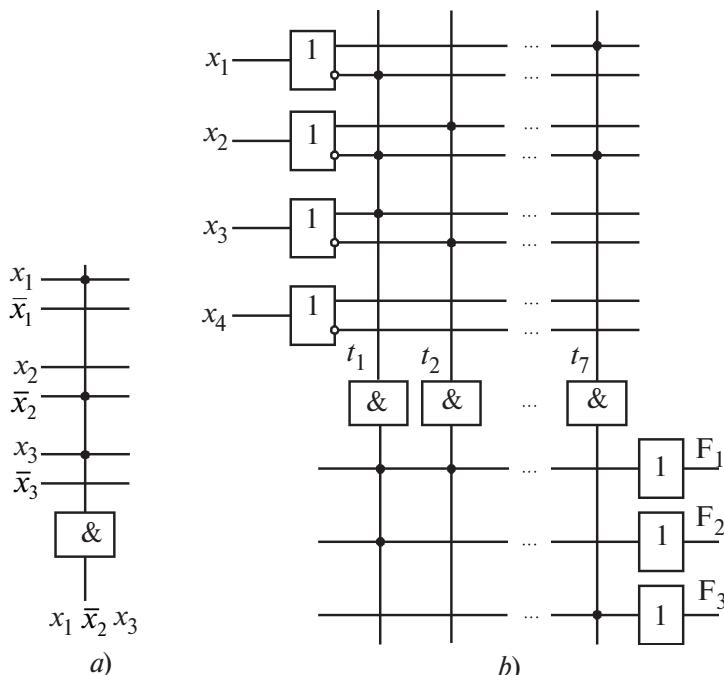
x_1	x_2	x_3	x_4	F_1	F_2	F_3
L	L	H	-	A	A	.
-	H	L	-	A	.	.
H	-	-	L	A	.	A
H	L	L	-	.	A	.
H	H	-	H	.	A	.
-	H	L	H	.	A	.
H	L	-	-	.	.	A

• „ . “ – VA sxemasi chiqishga ulanmasligi va YOKI matritsasida kuydirilgan ulab-uzgich bo‘lishini ko‘rsatadi.

Qabul qilingan belgilarda DMMni dasturlashda ma’lumotlar jadval ko‘rinishida beriladi (10.1 jadval).

10.2.4. DMM sxemasining sodda ko‘rinishi

DMM sxemalari yetarli darajada murakkab, shuning uchun ularni ifodalashda maksimal mumkin bo‘lganicha soddalashtirish lozim. Ko‘p kirishli elementlar VA, YOKI shartli ravishda bir kirishlikka almashtirilib, tasvirlanadi. Bunday elementlarning birgina kirish liniyasi bir nechta kirish o‘zgaruvchan liniyalari bilan kesishadi. Agarda kesish nuqtasi bilan belgilangan bo‘lsa, ushbu o‘zgaruvchan tasvirlanuvchi elementni kirish qismiga uzatiladi: agarda nuqta bo‘lmasa, o‘zgaruvchan elementga uzatilmaydi. 10.4, *a*-rasmda ko‘p kirishli konyunktoring $x_1 \cdot \bar{x}_2 \cdot x_3$ kirishli misoli keltirilgan. 10.4, *a*- sxema, 10.2, *a*-rasmni yangi soddalashtirilgan holda tasvirlanib, 10.4, *b*-rasmda keltirilgan.



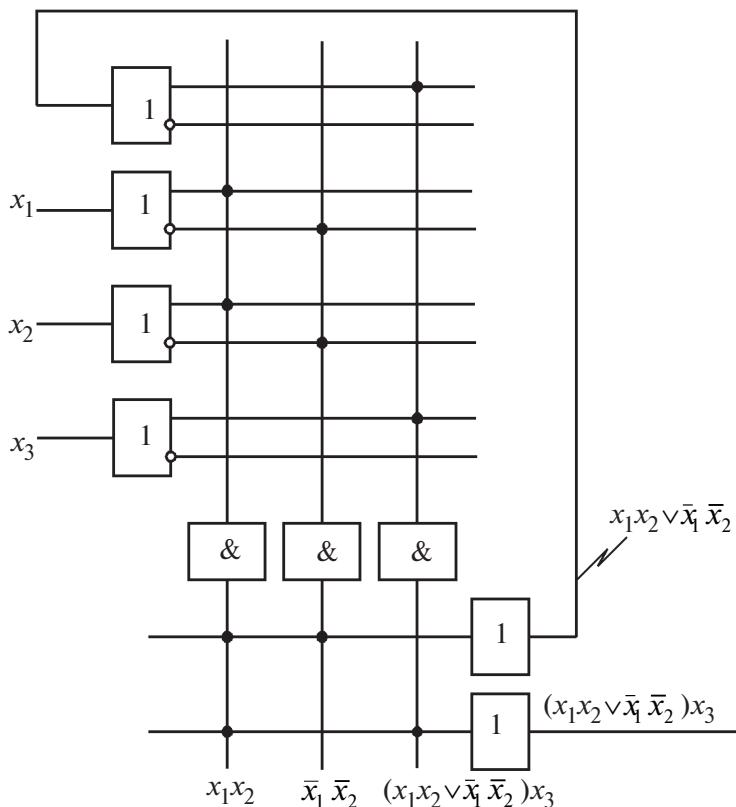
10.4-rasm. Ko‘p kirishli mantiqiy elementning soddalashtirilgan sxemasi (*a*) va DMM (*b*) sxemalari.

10.2.5. Ulab-uzuvchi funksiyaning qavslı shaklini tasvirlash

DMM yordamida ulab-uzuvchi funksiya nafaqat dizyunktiv normal shakllar, balki qavslı shakllarini ham tasvirlashi mumkin. Bunda avval qavsdagi olinadi, so'ngra esa oxirgi natijani olish uchun, ularni argument sifatida qaraladi. Sxemada teskari aloqa paydo bo'ladi, oraliq natijalar chiqish qismidan yana kirish qismiga uzatiladi, natijada, sxemaning mantiqiy chuqurligi ortadi, natija olish kechikishi ortadi. Masalan, quyidagi funksiyani olish talab etilsin:

$$F = x_1 \cdot x_2 \vee (x_1 \cdot x_2 \vee \bar{x}_2 \cdot \bar{x}_1) \cdot x_3.$$

Buning uchun, DMMning 10.5-rasmdagi sxemasi bo'yicha ulanishidan foydalaniladi.



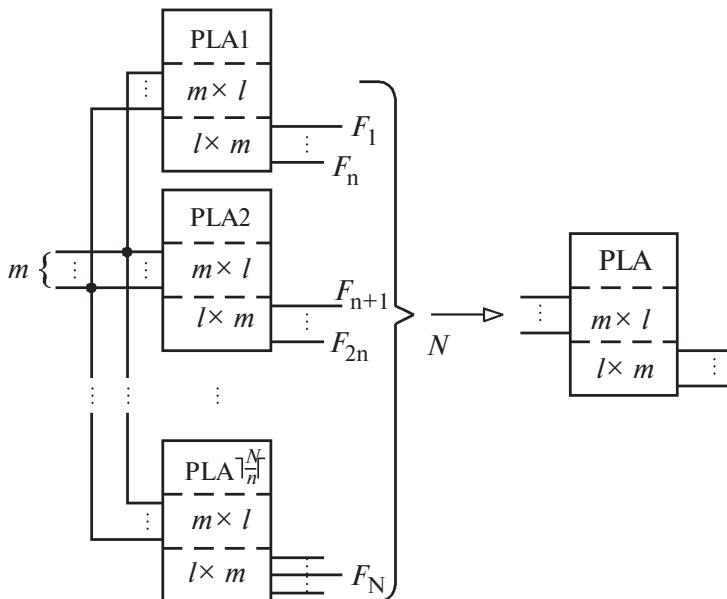
10.5-rasm. DMMning qavslı formulasidagi ulab-uzgich funksiyasini ishlab chiqish uchun ulanish sxemasi.

10.2.6. DMMni orttirish (kengaytirish)

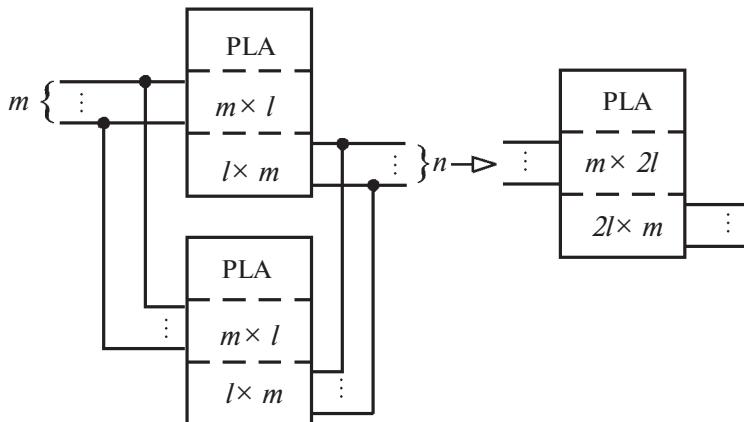
Agar masala o‘lchami DMMning imkoniyatidan ortiq bo‘lsa, u holda uni orttirishga to‘g‘ri keladi. Funksiya soni N tizimda DMMning chiqish sonidan ortiq bo‘lsa, DMMning bir nechta kirish qismi bo‘yicha parallel ulanadi (10.6-rasm). Har bir DMMning chiqish qismida funksiyaning biror qismi hosil bo‘ladi va DMMning umumiy soni $\lceil N/n \rceil$ bilan aniqlanadi. Termlar soni etarli ($l_{\text{sist}} < l$) deb taxmin qilinib, hamma DMMlar o‘sha bir xildagi termlarda dasturlanishi mumkin.

Agarda tizimda termlar soni l_{sist} DMM termlar sonidan ortiq ($l_{\text{sist}} > l$) bo‘lsa, unda biror DMMga kirish va chiqish soni qo‘sishimcha ulanadi. Har bir DMM o‘zining termlariga dasturlanadi, so‘ng termlarning chiqish qismlarida kerakli funksiyalar yig‘ilgandir (10.7-rasm).

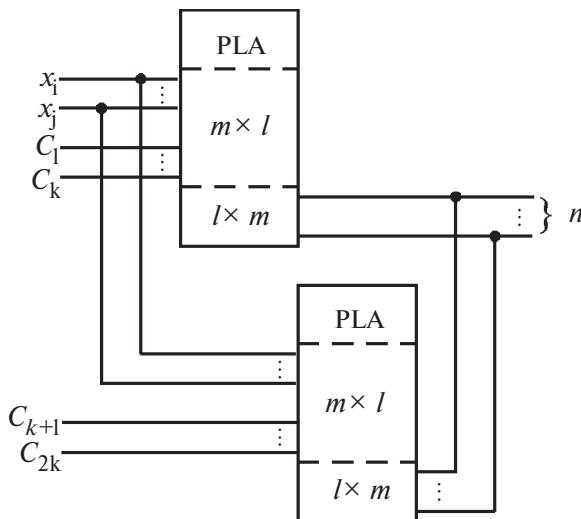
Ko‘pchilik hollarda DMMning kirish o‘zgaruvchisi qatorida taktlovchi signallar bo‘ladi. Ular o‘zaro bir-birlarini termlarga bir vaqtida kirishiga ta’sir etadi. Bunday signallarni uch guruhgaga (to‘plamga) bo‘lish mumkin. Ularning har birlariga qolgan o‘zgaruvchi bilan alohida DMMda ishlov berilishi mumkin (10.8-rasm).



10.6-rasm. DMMni chiqish soni bo‘yicha kengaytirish sxemasi.

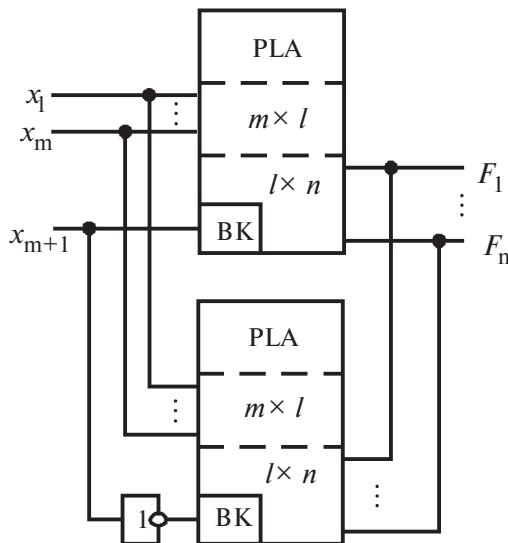


10.7-rasm. Termlar soni bo'yicha DMMni kengaytirish sxemasi.



10.8-rasm. Kirish soni bo'yicha DMMni kengaytirish.

DMMni kengaytirishning standart uslubidan biri ortiqcha argumentlarni kirish bo'yicha avvalgi deshiffratorga o'tkazish bo'lib, chiqishi biror DMMning ishlashiga ruxsat beradi, qolgan argument qismlariga ishllov beradi. Ushbu uslub deshiffratorlarni va boshqa sxemalarni o'stirish (orttirish)dir. 10.9-rasmida DMMning kirish sonini orttirishning ushbu uslubdagi sxemasida tasvirlangan. Katta miqdorda kirish sonini orttirish uchun, ushbu



10.9-rasm. DMM kirish sonini bir birlikka orttirish.

uslub kam qo'llaniladi, chunki ortiqcha o'zgaruvchilarni to'liq deshifrlash uchun so'zlar hosil bo'lib, sxemada DMMlar soni sezilarli darajada ortib ketadi.

Birinchi DMMlar mamlakatimizda K556 seriya tarkibida sxemasi ishlab chiqarilgan (PT1, PT2 sxemotexnologiyalar ТТЛШ улаб-uzgichni kuydirib dasturlash). Ularning o'lchamlari quyidagicha: 16 kirishli, 48 termli, 8 chiqishli va ushlanib qolish vaqtiga 50 nc. RT1 mittisxema ochiq kollektorli chiqishga, RT2 mittisxema esa uch holatlari chiqishga egadir.

11. RAQAMLI QURILMALAR

11.1. Triggerlar

11.1.1. Mantiqiy elementlardan tashkil topgan triggerlar

Trigger deb, ikkita turg‘un holatdan birida tura olib, bir holatidan ikkinchisiga kirish signali ta’sirida o’tadigan qurilmaga aytildi. Trigger holati kirish signali orqali aniqlanadi. Trigger ketma-ketlik raqamli qurilmaning baza elementi hisoblanadi. Unda 0 yoki 1 saqlanishi mumkin.

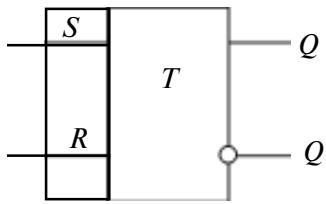
Ketma-ketlik raqamli qurilmaning sxemalarida triggerlar ikkita chiqish qismiga ega: 1) to‘g‘ri Q (1 chiqish); 2) inversli \bar{Q} (0 chiqish).

Triggerning 1 holatida uning Q chiqish qismida yuqori sathli signal (1) va \bar{Q} chiqish qismida esa past sath (0) bo‘ladi. Triggerning 0 holatida Q chiqish qismida kichik sathli (0) signali, \bar{Q} chiqish qismida esa yuqori sathli (1) lar mos keladi.

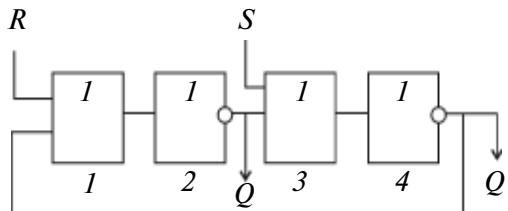
Triggerlarning kirish qismlari informatsion (axboriy) va yordamchi (boshqaruvchi) larga bo‘linadi. Informatsion (axboriy) kirish qismiga kelayotgan signallar triggerning holatini boshqaradi. Yordamchi kirish qismiga kelayotgan signallar esa triggerni avvaldan kerak bo‘lgan holatiga o’tkazish va sinxronlashtirish uchun xizmat qiladi. Yordamchi kirish qismlari axboriy qism sifatida qo’llanilishi mumkin.

Triggerning kirish qismlari uning strukturasiga va vazifasiga bog‘liq bo‘ladi. Triggerning axboriy kirish qismlari S , R , J , K , D , T , boshqaruvchi kirish qismlari esa C , V harflari bilan belgilanadi. Triggerlar uchun standart belgilanish (11.1-rasm) ma’lum. Bu yerda S va R axboriy kirish bo‘lib, Q va \bar{Q} – chiqishlari, T trigger belgisidir. Inversli chiqish qismi \bar{Q} doira shakli bilan belgilangan.

Trigger mantiqiy elementlarning ulanishi, ya’ni chiqishdan kirish qismiga teskari aloqa sxemasi (11.2-rasm)da tasvirlanganidek qurilishi mumkin. Trigger 0 ($Q=0$, $\bar{Q}=1$) holatda bo‘lsa, R va S kirish qismida 0 signallar beriladi. Trigger holati o‘zgarmaydi. Haqiqatan ham, birlik chiqish signali \bar{Q} sxemadagi YOKI sxemasining 1- nomerli kirishiga keladi. Shu sxemaning chiqish



11.1-rasm.



11.2-rasm.

qismida $R=0$ ekanligini inobatga olinsa, birlik chiqish signali hosil bo‘ladi. Bu signal 2- nomerli YOKI sxemasining kirish qismiga keladi. Natijada ushbu sxemaning chiqish qismida, ya’ni Q chiqishida avvalgidek signal 0 bo‘ladi. Sxema 2- chiqish qismidan 0 signali 3-nomerli YOKI sxemasining biror kirish qismiga keladi.

Ushbu sxemaning ikkinchi kirish qismi S ga ham 0 signali beriladi. Natijada, 3-sxemaning chiqish qismida nol signali bo‘ladi. Bu signal 4-raqamli INKOR sxemasining kirish qismiga keladi va chiqish qismida birlik signal, ya’ni triggerning nol holati ($\bar{Q}=1$, $Q=0$) tasdiqlanadi. Shuningdek, agarda trigger 1 holatda bo‘lsa va R va S kirish qismlarida nol signali bo‘lsa, bunday holat saqlangan bo‘lur edi.

Endi faraz qilaylik, triggerning kirish qismiga nol holatda ($Q=0$, $\bar{Q}=1$) bo‘lganida, informatsion signallar $S=1$, $R=0$ keladi. S signal ta’sirida YOKI 3- raqamli sxemasining chiqish qismida birlik signal bo‘ladi. Bu holda INKOR 4-raqamli sxemasining chiqish qismida signal 0 bo‘ladi. Demak, trigger birlik ($Q=1$, $\bar{Q}=0$) holatiga o’tadi.

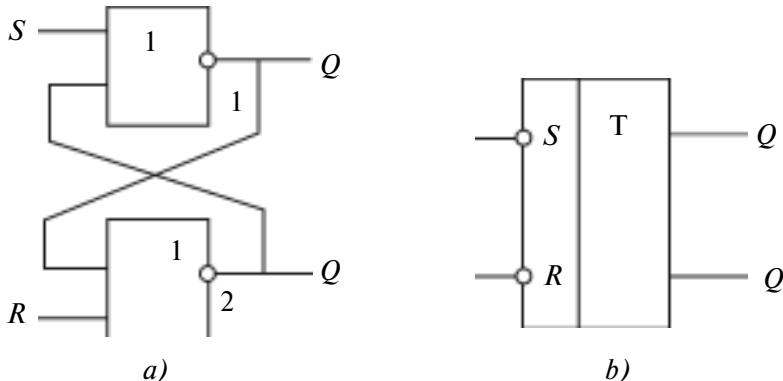
Haqiqatan ham, chiqish signali $\bar{Q}=0$ 4-raqamli INKOR sxemasining chiqishidan 1- raqamli YOKI sxemasining kirish qismiga keladi. Ushbu sxemaning chiqish qismidan nol signali 2- raqamli INKOR sxemasining kirish qismiga keladi. Natijada bu sxemaning Q chiqishida birlik signali hosil bo‘ladi, u 3- raqamli YOKI sxemasining kirish qismiga keladi. Agar S ning kirish qismidagi birlik signalini olib tashlansa, tringger birlik holatida qolaveradi.

Triggerni nol holatiga o’tkazish uchun, R kirish qismiga birlik signali berilishi hamda S kirish qismiga esa nol signali berilishi lozim. Triggerni birlik holatidan nol holatiga o’tkazish yuqorida bayon etilganidek amalga oshiriladi.

Triggerni teskari aloqali sxemadan tashkil etilishi uning asosiy strukturasini tashkil etadi. Bu uslubdan foydalaniib turlichay trigger sxemalarini tashkil etish mumkin.

11.1.2. To‘g‘ri kirishli asinxron RS-trigger

Bu triggerlar ikkita informatsion (axboriy) S va R kirishga ega bo‘lib, 1 va 0 larni mos ravishda belgilaydi: to‘g‘ri Q va inversli Q. *RS*-trigger ikkita mantiqiy element YOKI-INKORlardan tuzilgan (11.3-a, rasm).



11.3-rasm.

RS-triggerning grafik belgilanishi 11.3, b-rasmda keltirilgan bo‘lib, faoliyat qonuniyati 11.1-jadvalda keltirilgan.

11.1-jadval

S ^t	R ^t	Q ^t	Q ^{t+1}	holati
0	0	Q ^t	Q ^t	saqlash
1	0	Q ^t	1	o‘rnatish 1
0	1	Q ^t	0	o‘rnatish 0
1	1	Q ^t	—	man etilgan

11.2-jadval

S ^t	R ^t	Q ^t	Q ^{t+1}
0	0	0	0
0	0	1	1
0	1	0	0
0	1	1	0
1	0	0	1
1	0	1	1
1	1	0	—
1	1	1	—

Jadvaldan ko‘rinadiki, S^t=1, R^t=0 signallar kombinatsiyasida trigger 1 (Q^{t+1}=1) holatiga avvalgi holati Q^t dan qat’iy nazar o‘tadi.

$S^t=0$, $R^t=1$ signallarni terilganda, trigger 0 ($Q^{t+1}=0$) holatiga o'tadi. Signallar $S^t=0$, $R^t=0$ kombinatsiyasida trigger holati o'zgarmaydi, ya'ni $t+1$ holda trigger holati $Q^{t+1}=Q^t$ bo'ladi. Signallar $S^t=1$, $R^t=1$ yig'indisi man etilgan bo'ladi, chunki u trigger ish rejimini buzadi va noaniq holatga olib keladi.

RS-triggerlarda to'g'ri boshqarish kirish bilan birlik signal sathiga ega. Elementni bir holatdan ikkinchi holatga o'tkazuvchi signallar aktiv deb ataladi. RS-triggerlarni qurish uchun aktiv signal 1-darajali bo'ladi.

Triggerning $t+1$ holati (jadval) Karko kartasi ko'rinishida berilishi mumkin. Karko kartasidan foydalanim, minimal nol funksiyasini RS-trigger ishlashini qurish mumkin:

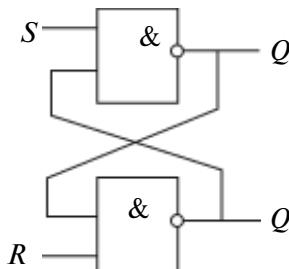
$$Q^{t+1} = S^t \vee \bar{R}^t Q^t$$

Keltirilgan ifodadan ko'rinaradiki, RS-trigger 1 holatda, kirish qismiga $S^t=1$, agarda $R^t=0$ va trigger $Q^t=1$ holatida bo'lsa, o'rinni bo'ladi.

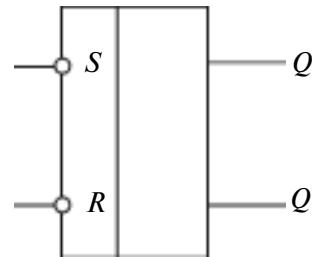
11.1.3. Inversli kirishga ega bo'lgan asinxron RS-trigger

Bu turdag'i triggerlar VA-YO'Q mantiqiy elementlarida quriladi. Bunda 0 (nol) sath signalning aktiv kirishi, 1-sath esa passiv kirish. Informatsion kirishlari va mos ravishda bunday triggerlarning signallarini inversli (\bar{S} , \bar{R}) ko'rinishda belgilash qabul qilingan. Bunday holda inversli kirishga ega bo'lgan trigger, to'g'ri kirishli triggerdagidek.

RS-triggerning inversli kirishga ega bo'lgan sxemasi 11.4-rasmida, shartli belgilanishi esa 11.5-rasmida tasvirlangan.



11.4-rasm.



11.5-rasm.

RS-triggerni VA-YO'Q mantiqiy elementlarida ishlashi 11.6-jadvalda keltirilgan bo'lib, bundan ko'rindaniki, $\bar{S} = \bar{R} = 0$ kombinatsiyasi man etilgan, $\bar{S} = \bar{R} = 1$ yig'indi neytraldir. Bunda, agarda YOKI-YO'Q elementli triggerning har ikkala kirish qismidagi signallar nolli bo'lib, neytral kombinatsiyani tashkil etsa, VA-YO'Q elementli trigger uchun u man etiladi.

Asinxron RS-triggerning tezkorligi qurilmaning holatining kechikishi t_t har bir elementda kechikish t_e yig'indisi bilan aniqlanadi.

Hozirgi holat uchun

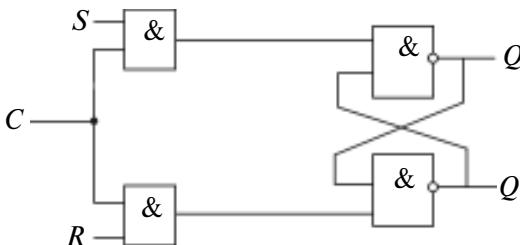
$$t_t = 2t_e.$$

11.3-jadval

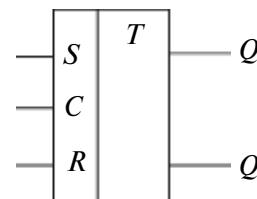
\bar{S}^t	\bar{R}^t	Q^t	Q^{t+1}
0	0	0	—
0	0	1	—
0	1	0	1
0	1	1	1
1	0	0	0
1	0	1	0
1	1	0	0
1	1	1	1

11.1.4. Statik boshqaruvi asinxron RS-triggerlar

Sinxron RS-trigger asinxronlidan C kirish qismi mavjudligi bilan farqlanib, unga sinxronlashtiruvchi (taktili) signallar beriladi. Sinxron trigger asinxron RS-triggerdan va kombinatsion raqamli qurilmadan tuzilgan (11.6-rasm).



11.6-rasm.



11.7-rasm.

11.6-rasmdan ko‘rinib turibdiki, sinxron trigger VA-YO‘Q elementlaridan qurilgan. Sxema 1 uchta S, C, R kirish qismlariga va ikkita chiqish qismiga ega bo‘lgan kombinatsion raqamli qurilmani tashkil etadi (KRQ). Sxema 1 ikkita VA-YO‘Q elementlaridan tuzilgan asinxron RS-triggerni tashkil etadi. Kombinasion raqamli qurilmaning (KRQ) kirish mantiqiy elementlari C=0 bo‘lganda blokirovkalangan (yopiq) bo‘ladi. Ularning chiqish qismlaridagi qiymat 1 birlikka ega hamda kirish S va R signallariga bog‘liq bo‘lmaydi.

VA-YO‘Q elementli asinxron RS-trigger uchun birlikdan tashkil topgan signallar yig‘indisi neytral bo‘ladi. Trigger o‘z holatini saqlaydi. C=1 bo‘lganda, RS asinxron triggerning kirish qismiga axboriy R va S signallarni uzatish uchun, kombinatsion raqamli qurilmaning (KRQ) kirish mantiqiy elementlari sxemalari ochiq bo‘ladi. Demak, ruxsat etilgan signal mavjudligida, sinxron trigger asinxron trigger qoidasi bilan ishlaydi.

VA-YO‘Q elementli asinxron RS-triggerning ishlash qonuniyatini 11.5-jadvaldan ko‘rish mumkin.

11.6-jadvalda sinxron RS-triggerning ishlash tamoyilini ko‘rsatuvchi Karno kartasi tasvirlangan. Karno kartasidan foydalaniib, sinxron RS-triggerning ishlash prinsipini tushunish uchun minimal Bul funksiyasini olish mumkin:

$$Q^{t+1} = \bar{R}^t \vee Q^t \vee \bar{C}^t \vee C^t \vee S^t \vee Q^t (\bar{R}^t \vee \bar{C}^t) \vee C^t R^t.$$

Agar kirish qismlari C va R larga 1 birlik berilayotgan bo‘lib, yoki 1 birlik ushbu kirish qismlarida bo‘lmasa, Q^S 1-birlik holatini sinxron RS-trigger saqlaydi. 4.10-rasmida sinxron RS-triggerning grafik belgilanishi VA-YO‘Q, VA-YOKI-INKOR mantiqiy elementlarida hamda ularning kombinatsiyalarida ham ko‘riladi.

Triggerning umumiy turg‘un holatiga o‘tish vaqtı t_t uchta mantiqiy elementning vaqt ushlanishi t_e yig‘indisiga teng:

$$t_t = 3t_e.$$

Bunda signalning vaqt kengligi t_s C-kirishda:

$$t_s \geq t_t = 3t_e.$$

Ikki signal orasidagi pauza vaqtı t_p C-kirishda kirish elementini (KRQ) ulab-uzish uchun yetarli bo‘lishi lozim (sxema 1, 11.6-rasm):

$$t_p \geq t_e.$$

Demak, C-kirishdagi sinxronlovchi signallarni minimal takror-lanish davri $4t_e$, eng katta chastotasi

$$F=1/(4t_e).$$

11.5-jadval

0	0	0	0	0
0	0	0	1	
0	0	1	0	0
0	0	1	1	1
0	1	0	0	0
0	1	0	1	1
0	1	1	0	0
0	1	1	1	1
1	0	0	0	0
1	0	0	1	1
1	0	1	0	0
1	1	0	1	0
1	1	0	1	1
1	1	1	0	—
1	1	1	1	—

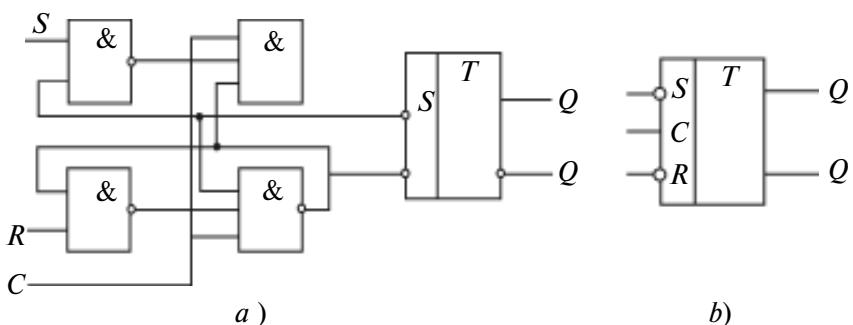
11.6-jadval

0	01	11	10	
00	0	0	1	0
01	1	1	1	1
11	1	1	-	0
10	0	0	-	0

11.1.5. Dinamik boshqaruqli sinxron trigger

C kirishda, 0-darajadan 1-darajaga yoki aksincha bo‘lishi uchun, dinamik boshqaruqli sinxron trigger axborotni o‘zgarish holatini qabul qiladi. Dinamik boshqaruqli RS-triggerni 11.8-rasmdagidek qurish mumkin.

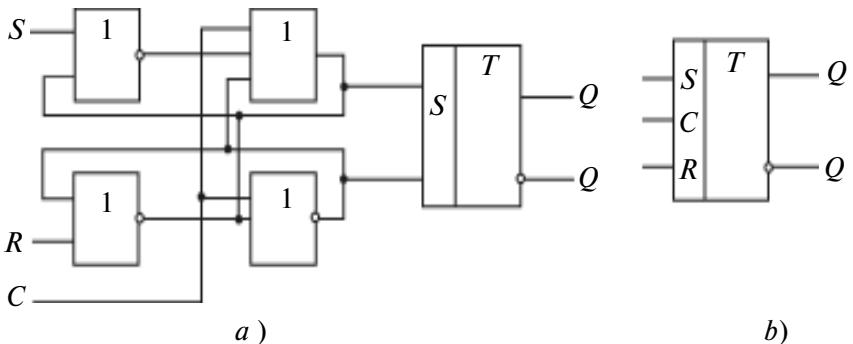
Agarda C=0 bo‘lganda, kirish qismiga R va S qandaydir axboriy daraja berilsa, C kirish qismida darajani 0 dan 1 ga almashtirilsa, 1-element chiqishida 0 hosil bo‘ladi, u 3-element kirish qismiga ulanadi va uning chiqish qismida 1-darajani S kirishdagi qiymatdan qat’iy nazar ta’minlaydi.



11.8-rasm.

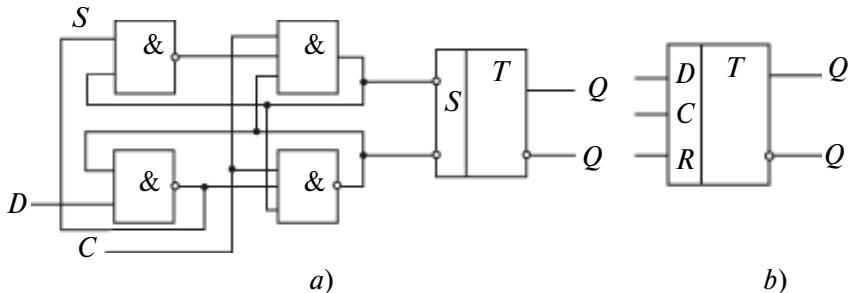
Mantiqiy S uziladi va hech qanday o‘zgarishni R va S trigger kirishida qabul qilmaydi. Bu jarayon C kirishda 0 daraja 1 darajaga o‘tgunicha bo‘ladi.

Shuningdek, dinamik kirishli RS-triggerni mantiqiy YOKI-YO‘Q elementlarida qurish mumkin (11.9-rasm).

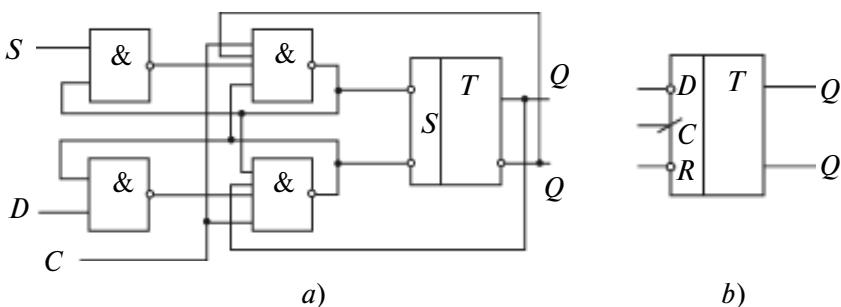


11.9-rasm.

Bu yerda axborot triggerning R va S kirishda C=1 darajani C=0 darajaga almashinuvida qabul qilinadi. Bunday triggerning shartli belgilanishi 11.9,*b*-rasmda tasvirlangan. 11.10,*a*-rasmda esa dinamik kirishga ega bo‘lgan D triggerning sxemasi keltirilgan, uning shartli belgilanishi esa 11.10,*b*-rasmda tasvirlangan.



11.10-rasm.



11.11-rasm.

D kirishda triggerda axborot qabul qilish C kirishdagi 0-darajani 1-darajaga almashinishida sodir bo‘ladi. Dinamik kirishga ega bo‘lgan JK-triggerning sxemasi 11.11,*a*-rasmda, uning shartli belgilanishi esa 11.11,*b*-rasmda tasvirlangan. Triggerning $Q^t=1$ holatidan $Q^{t+1}=0$ holatiga o‘tishi K=1 va $Q^t=1$ hamda $KQ^t=1$ bo‘lganida sodir bo‘ladi. Boshqa holda avvalgi belgilangan $Q^{t+1}=Q^t$ holat saqlanadi.

RS-triggerdan JK-triggerni hosil qilish uchun \bar{S} va \bar{R} asinxron RS-triggerning kirish qismida $S=JQ^t$ va $R=KQ^t$ sathni ta’minlash lozim. Kirish belgisi S ni J ga, R ni K ga almashtirib, RS-trigger chiqish qismini 1 va 2 elementlar kirishiga teskari aloqa kiritib, JK dinamik kirishli trigger sxemasini hosil qilamiz.

11.2. Registrlar

n-razryadli ikkilik mantiqiy o'zgartirishni va saqlashni qo'llovchi ketma-ketlikdagi raqamli qurilma *registr* deb ataladi. So'zdagi razryad soniga mos keluvchi tartibli ketma-ketlik trigger registrini tashkil etadi. Har bir registr bilan qandaydir kombinatsion raqamli qurilma odatda bog'lilq, uning yordamida mantiqiy operatsiya yoki *n*-razryadli so'zlar bajarilishi ta'minlanadi.

Registrda quyidagi mikrooperatsiyalar bajarilishi mumkin: boshqa ketma-ketlik raqamli qurilmadan so'z qabul qilish, registrdan boshqa ketma-ketlik raqamli qurilmaga so'z uzatish, razryadlararo mantiqiy operatsiya, so'zni chapga yoki o'ngga berilgan razryad soniga surish, ketma-ketlik so'z kodini parallelga va aksincha o'zgartirish, registrni boshlang'ich holatiga qo'yish. Mikrooperasiyalarni bajarish sxemasi kombinatsion raqamli qurilma (KRQ) yordamida amalga oshiriladi.

Ikkilamchi *n*-razryadli so'zni saqlash uchun registr sxemasi 11.12,*a*-rasmda keltirilgan. Registr S *n*-triggerdan iborat. Registr holati triggerning holati bilan aniqlanadi. Unda parafazali \bar{S}_n , S_n, \dots, \bar{S}_1 , S_1 kodlarda chiqish signali terilmasi bilan tasvirlanadi. Registr ga ikkilamchi *n*-razryadli $X=x_n, x_{n-1}, \dots, x_1$ so'zlar parafaza kodlarda $\bar{X}_n, X_n, \dots, \bar{X}_1, X_1$ kirish signallari majmuasi yordamida saqlash uchun berilishi mumkin.

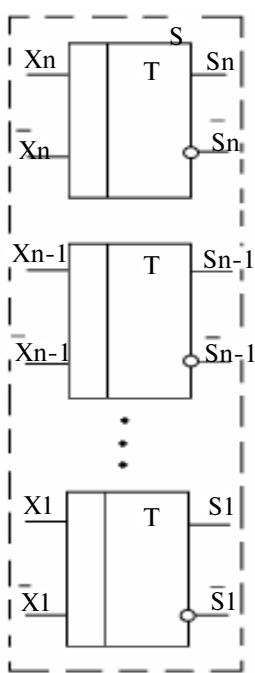
Agar kirish qismiga X_1 signallar 0 yoki 1 birlikda kelayotgan bo'lsa, S registr triggerlaridan o'zgaruvchi qiymatlarga mos qiymatlar sodir bo'ladi. Registrning trigger-larida SqX qiymat yangi kirish signali kelguniga qadar saqlanadi. Registrdagi razryadlar soni uning uzunligini aniqlaydi.

Registr uchun shartli belgilanish 11.13,*b*-rasmda tasvirlangan: registr turi (S), katta (n) va kichik (*t*) razryadlari ko'rsatilgan.

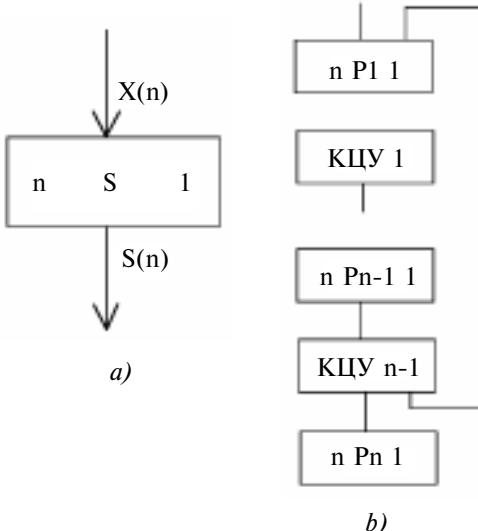
Registrning kirish zanjiri kirish shinasi $X(n)$, chiqish esa chiqish shinasi $S(n)$ deb ataladi. Registrning *n*-razryadli holatini *n*-razryadli ikkilamchi so'z bilan belgilanadi. *n*-razryadli S triggerning holatlari soni 2^n bo'ladi. Agarda registr raqamni saqlash uchun qo'llanilsa, registrning har bir holatiga mos keluvchi biror butun sonni $0 \dots (2^n - 1)$ oraliqda olish mumkin.

Registr holati butun raqamlarda ikkilik hisoblash tizimida keltiriladi. Registr holatini yozishni qisqartirish uchun sakkizlik va o'n oltilik ko'rinishdagi ikkilik soni ko'rinishida foydalanish mumkin. Registr holatini nafaqat ikkilik alfavitida, balki ixtiyoriy boshqa alfavitda

ham ko'rsatish mumkin. Xususan, keng qo'laniladigan simvollardan biri sakkizta ikkilik razryadi yig'indisi sifatidagi bayt deb ataluvchi bo'lishi mumkin. Bu holda registr 8 razryadli registr ostiga bo'linadi. Ikkilik alfavit o'rniga 0 va 1 ikki simvoldan iborat bo'lgan 256 simvolli alfavitdan foydalanish mumkin, unga kirill va lotin alfavit, raqamlar, turli simvollar kirishi mumkin.



11.12-rasm.



11.13-rasm.

Murakkab raqamli qurilmalarni tuzishda registrlar asosiy rol o'yinaydi. Haqiqatan ham, har qanday raqamli qurilmani o'zaro KRQ sxemasi bilan ulangan registrlar majmuasi ko'rinishida tasavvur qilish mumkin (11.12-rasm). Registr sxemalarini analizidan ma'lumki, uning xususiyati bir jinsli strukturaga egaligidir.

Registr bir tipli elementlardan (triggerlar) tashkil topgan bo'lib, o'zaro ketma-ketlikda takroriy joylashadi. Elementlarining registrda bir tipliligi va takroriyligi, uni tayyorlanishini, nazoratini, foydalanimishini nisbatan soddallashtiradi. Registrni bir turli avtomatlar majmuasi kabi bayon etish mumkin. Bir registrni elementini avtomatik tarzda bayon etish va elementlar sonini ko'rsatishning o'zi kifoya qiladi.

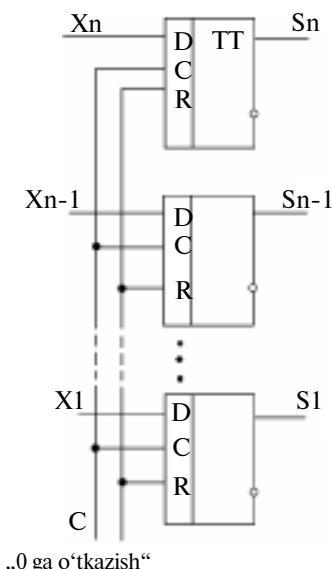
Registr sxemalarini takroriyligidan KRQ takroriy sxemalarini qurish va unda mitti operatsiyalarni bir xil ko‘p elementlarda bajarish imkoniyati vujudga keladi. Bu esa nisbatan KRQ sxemalarini sintez qilish imkoniyatini tug‘diradi. Bunday uslub KRQni murakkab bayon etilishini n -o‘zgaruvchili Bul funksiyada oddiy KRQ ni bayon etishga olib keladi.

Registrlarda bajariladigan mitti operatsiyalar turlariga qarab, registrlar quyidagi turlarga bo‘linadi: parallel qabul qilib, axborot beruvchi, ketma-ket qabul qilib, axborot beruvchi, ketma-ket qabul qilib, parallel axborot beruvchi, parallel qabul qilib va ketma-ket axborot beruvchi.

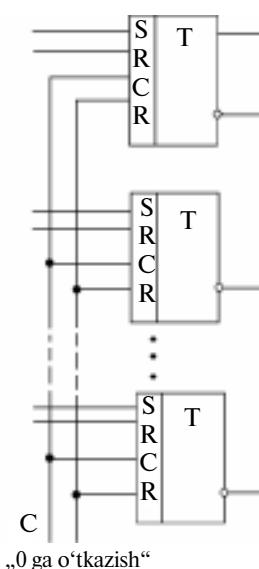
Registrlar kirish va chiqish kanallari soniga qarab, bir fazali (signallar bir kanaldan uzatiladi) va parafazaliga (signallar 2 kanaldan uzatiladi) bo‘linadi. Parafazalgi registrlar RS-triggerlarda, bir fazalilari esa D-triggerlarda bajariladi. Registrlar razryadlar sonlari va tezligi, maksimal takt qabul qilish chastotasi, uzatish va axborot surilishi bilan tavsiflanadi.

11.2.1. Xotira registri

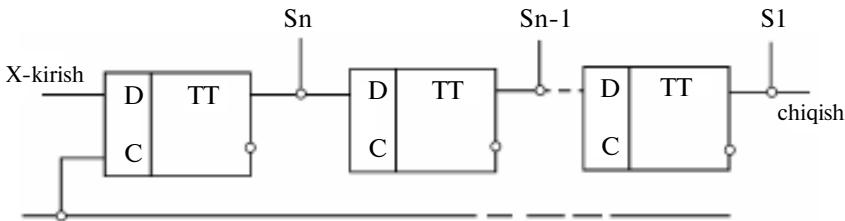
Parallel qabul qiluvchi va axborot uzatuvchi registr *xotira registri* deb ataladi. Xotira registri elementi sifatida bir fazali kirish signallari (11.14-rasm) sinxron D-triggerlar yoki parafazalgi kirish signallari RS-triggerlar qo‘llaniladi.



11.14-rasm.



11.15-rasm.



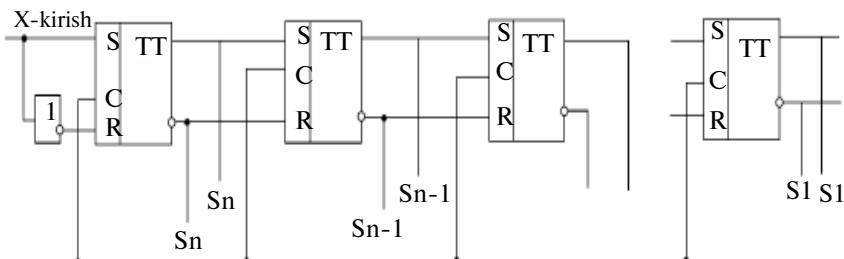
11.16-rasm.

11.2.2. Siljish registrlari

Ketma-ket qabul qiluvchi yoki axborotni uzatuvchi registrlar *siljish registrlari* deb ataladi. O‘ngga siljituvinchi registrda X_1 birinchi razryad soni kiritish bilan, oxirgi chap tomonidagining kirish qismiga berilib, S_n registr razryadli va unga birinchi C sinxronlashtiruvchi signal kelganida, amalga oshiriladi. Keyingi signal kelishi bilan X_1 sinxronizatsiya qiymati S_n chiqish razryadidan S_{n-1} razryadiga kiritiladi, S_n razryadiga esa X_2 uzatiladi. Har bir traktda kelayotgan axborotni bir razryadga o‘ngga siljishi sodir bo‘ladi.

Signallarning n sinxronizatsiyasida hamma registrlar X razryad soni bilan to‘ladi va birinchi razryad soni X_1 , S_1 chiqish qismida paydo bo‘ladi. Agarda n signallar sinxronizatsiyasi S_n kirish razryadiga $X=0$ uzatilsa, unda registrda X son S_1 chiqishdan chiqadi va oqibatda registrning chiqish qismi X sonini saqlab turishdan ozod bo‘ladi. Siljish registrlari D-triggerlarda (11.16-rasm) yoki RS-triggerlarda (11.17-rasm) amalga oshiriladi. Oxirgi sxemada axborotni kiritish uchun birinchi razryadga invertor sxemasi ulanadi.

Registrda axborotni parallel chiqarib olish uchun siljish registrining hamma chiqish razryad qismlari turli qutblarga S_n ,

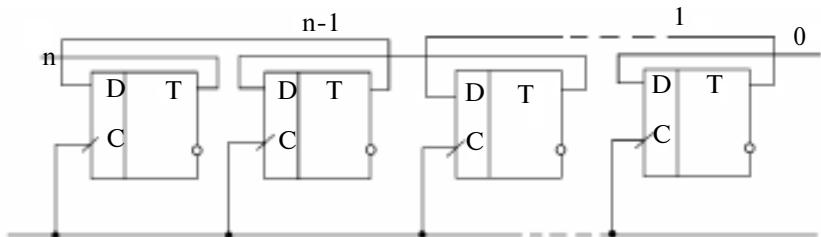


11.17-rasm.

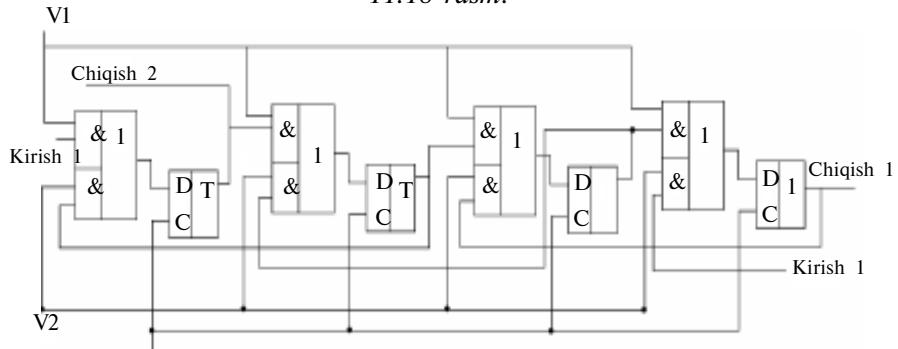
S_{n-1}, \dots, S_1 ulanadi. Siljish registrini hosil qilishda C kirish qismi bo'yicha dinamik boshqariladigan triggerlardan foydalaniladi. Bunday triggerlarning qo'llanishi siljish registrining me'yorda ishlashini ta'minlaydi. 11.18-rasmida dinamik boshqariladigan chapga siljish registri D-triggerli sxemasi tasvirlangan.

Siljish sxemasini o'ngga va chapga kombinatsiyalab hamda boshqarish signalidan foydalanib, siljish registrini ikkala yo'nalishda ham qurish mumkin. Bunday registr (11.19-rasm) *reversiv* deb ataladi. Boshqaruvchi V_1 kirish qismiga beruvchi signal berilsa, siljish sxemasi o'ng tomonga ulanadi. Reversiv registr bu holda o'ngga siljish registriga aylanadi. Boshqa-ruvchi kirish V_2 qismiga beruvchi signal berilsa, siljish sxemasi chap tomonga ulanadi. Reversiv registr bu holda chapga siljish registriga aylanadi.

Chapga va o'ngga siljish registrlarida ikkilik kodi razryadlari registr razryadi chegarasidan ortadi. Agarda chetki o'ng razryad registrini chekka chap razryad kirish qismi bilan ulansa, bunda halqasimon (siklik) siljish registrini hosil qilinadi. Reversiv registrlardan „stekli“ registrlarni hosil qilish uchun foydalanish mumkin. Bu holda umumiy kirish va chiqishga ega bo'ladi. Bunday registrlar „birinchisi kirdi-oxirgisi chiqdi“ tamoyilida ishlaydi. Stekli registrlarni magazin tipidagi registrlar ham deyiladi.



11.18-rasm.

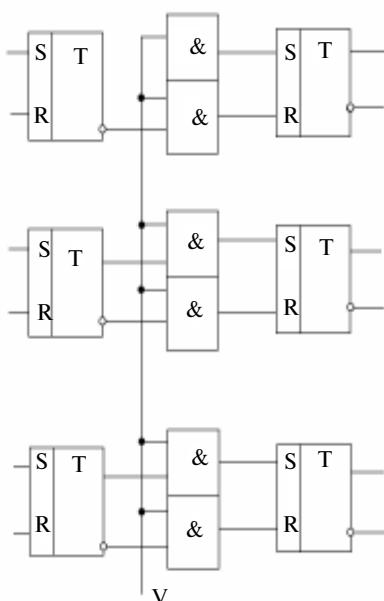


11.19-rasm.

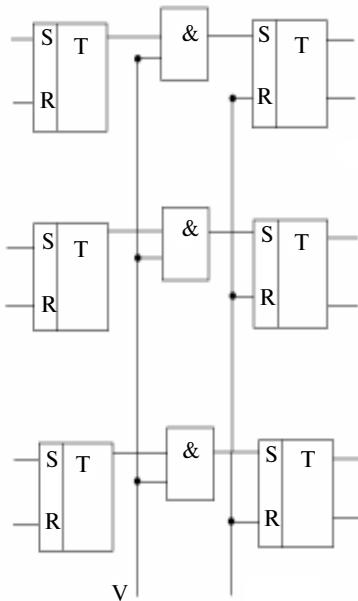
11.2.3. Registrlarning qo'llanilishi

Registrlar axborotlarni turlicha vaqtli o'zgartirilishlarda qo'llaniladi. Siljish registrlari ko'paytirish va bo'lish sxemalarida qo'llaniladi: sonni chapga yoki o'ngga bir razryadga siljitisht uni ikkiga ko'paytirishga yoki bo'lishga mos keladi. Registrlarni axborot uzatishda „n“ takta ushlab qolish uchun ham qo'llash mumkin. Ko'p sonli registrlardan tashkil topgan murakkab KRQlarda so'zni bir registrdan boshqasiga uzatish masalasi paydo bo'ladi. Buni maxsus so'z uzatish mikrooperatsiyasi yordamida amalga oshirilishi mumkin. Ikkita registr bir-biri bilan KRQ yordamida ulanadi, uzatish boshqaruv sxemasini tashkil etadi. Registr S dan registr R gacha so'zni uzatish uchun, uni zatish mikrooperatsiyasi ko'rinishida R:=S yozish mumkin.

So'zni uzatish parafazali va bir fazali kodlarda amalga oshirilishi mumkin. Parafazali uzatish mikrooperatsiyasida R:=S bajaruvchi V signali bo'yicha beriladi. Ushbu signaldan registr R- triggerlari registr S- triggerlari holatiga mos keluvchi holatga o'tkaziladi. Bunda S registri holati o'zgarmaydi (11.20-rasm). Registrlararo so'zlarni uzatish bir fazali kod yordamida amalga oshirilishi mumkin. Bunday holda so'zni uzatish ikki taktda amalga oshiriladi.



11.20-rasm.



11.21-rasm.

Birinchi taktda R registr nol holatiga o'tadi, ya'ni „0 ga o'tkazish“ mikrooperatsiyasi bajariladi ($R:=0$) „0-ga o'tkazish“ signali bilan hamma R registr triggerlari 0 holatiga o'tadi. Ikkinci traktda $R:=S$ uzatish mikrooperatsiyasi bajariladi (11.22-rasm). Ushbu sxemada jihozlar soni tejaladi, lekin axborot uzatish vaqt ortadi.

Ko'pchilik hollarda biror PSU registrlaridan boshqachasiga teskari kodli axborot uzatish talab etiladi. Teskari kodli uzatish mikrooperatsiyasini bajarish uchun, $R:=\bar{S}$ ko'rinishda 11.21-rasmdagidek registr triggerining nolinchisi va birlik chiqish qismlari uzatish sxemasi ulanishida o'rin almashadi yoki registr S triggerlarining nolinchisi chiqish qismlari uzatish sxemasiga (11.21-rasm) ulanadi.

PSUlarda, shuningdek, invertorlash $R:=\bar{R}$ mikrooperatsiyasi ham qo'llaniladi, u so'z kodini registr R da teskarisiga almashtiradi. Ushbu holatda registrdagi har bir triggerdagi operatsiya o'zgarishi teskari holga o'zgaradi. Invertorlash mikrooperatsiyasi nisbatan sodda, registr triggerlari hisoblash kirish qismlariga boshqaruvchi signal berilishi bilan amalga oshiriladi.

11.3. Hisoblagich, chastota bo'luchchi va jamlovchilar

Umumiy ma'lumotlar. Axborot so'zini saqlashni ta'minlovchi va hisoblash mikrooperatsiyasini bajaruvchi ketma-ketlik raqamlari qurilma *hisoblagich* deyiladi. Hisoblash mikrooperatsiyasida C sonni hisoblagichda ± 1 ga o'zgartiriladi.

Hisoblash mikrooperasiyasi bajarilishida $C:=C-1$, „-“ esa *ayiruvchi* deyiladi. Har ikkala mikrooperatsiya bajarilishi mumkin bo'lsa, hisoblagichni *reversiv* deb ataladi.

Hisoblagichning asosiy parametri K_c hisoblagich modulli-bu hisoblagich hisoblashi mumkin bo'lgan maksimal birlik sondir. Hisoblagich n ikkilamchi razryadga ega bo'lib, $0, 1, 2, \dots, 2^n - 1$ holatlarida bo'lishi mumkin. Jamlovchi hisoblagichning kirish qismiga 2^n birligi kelganida, u $2^n - 1$ holatidan 0 holatiga o'tadi. Shunday qilib, n razryadli ikkilamchi jamlovchi hisoblagichning hisoblash moduli $K_c=2^n$ bo'ladi.

Hisoblagichlar ruxsat etilgan kirish signallari chastotasi bilan ham tavsiflanadi. Hisoblagichlar, odatda, T-triggerlardan tuziladi. Lekin, ularni tuzishda nafaqat hisoblagichli kirishga ega bo'lgan triggerlar, balki D- triggerlar, JK- triggerlar ham qo'llaniladi. Hisoblagichlarni bir necha xususiyatlari bo'yicha tasniflash (sinflarga

bo‘lish) mumkin. Hisoblash yo‘nalishiga binoan jamlovchi (to‘g‘ri hisobli) va ayiruvchi (teskari hisobli) bo‘ladi. O‘tkazish sxemasi bo‘yicha hisoblagichlar ketma-ket, parallel va ketma-ket-parallel o‘tkazuvchanlarga bo‘linadi.

Sinxronlashi mavjudligi bo‘yicha sinxron va asinxron hisoblagichlarga bo‘linadi. Hisoblagichni tamg‘alab (markirovka) belgilashda IE harflari bilan tasvirlanadi. Konstruktiv jihatidan triggerlar, mos ravishda, ulangan integral sxemalar majmuasi ko‘rinishida bo‘lib, yoki ko‘p razryadli hisoblagichli bitta integral sxemadan tashkil topadi.

11.3.1. Jamlovchi ikkilik hisoblagichlar

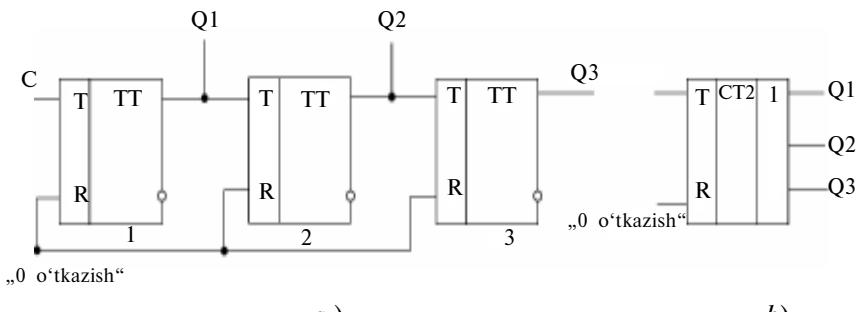
n triggerlardan tashkil topgan ikkilik n razryadli jamlovchi hisoblagichda raqamlar ketma-ketligi hisobi amalga oshiriladi. Bunday ketma-ketlik 0 dan boshlanadi.

Bunday ketma-ketlik navbatdagi son avvalgisiga bir birlik qo‘shilishi bilan aniqlanadi. Ketma-ketlik maksimal $2n-1$ soniga erishilganida, u yana 0 dan o‘tadi va takrorlanadi. N triggerli hisoblagichda mumkin bo‘lgan holati 2^n , hisoblash moduli K_c ham shuningdek, 2^n bo‘ladi. Hisoblagichning har bir holatiga hisoblash ketma-ketligida 0 dan 2^n-1 gacha son mos keladi. Jamlovchi 3 razryadli ikkilik hisoblagichini ko‘rib chiqaylik. Bunday hisoblagichda 0 dan $2^3-1=7$ gacha ketma-ketlikni amalga oshirish mumkin. Raqamlar ketma-ketligi 3-razryadli ikkilik $b_3b_2b_1$ soni: 000, 001, 010, 011, 100, 101, 110, 111 ikkilik sonlari bilan berilishi mumkin. Har bir razryad b_1 ga trigger chiqish soni Q_i ni qo‘yamiz. 3-razryadli $Q_3Q_2Q_1$ chiqishlari bilan hisoblagichda 0 dan 7 gacha raqam ketma-ketligi amalga oshiriladi.

Hisoblagich ikki pog‘onali hisoblash kirishiga ega bo‘lgan T-triggerlardan tuziladi. Jamlovchi 3-razryadli ikkilik hisoblagichning sxemasi 11.22-rasmida keltirilgan. Ushbu sxemada hisoblagichning boshlang‘ich holati shinaga boshqaruvchi signal berilib o‘tkaziladi.

Kirish signali C_0 shinadan tugashi bilan trigger 1 ning hisoblash kirish qismiga beriladi. Hisoblagichning ishslash tamoyilini 11.22, b -rasmdagi vaqt diagrammasi orqali tushunish mumkin.

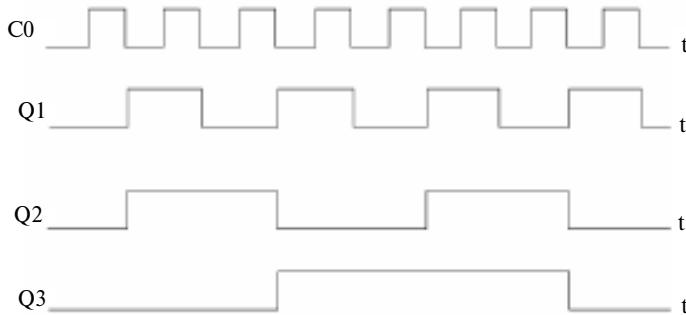
Birinchi signal kelguniga qadar, hisoblagich nolinchi holatda bo‘ladi. Bu holat $Q_1Q_2Q_3$ chiqish qismlarida 0 birlikka mos keladi. Shinadan C_0 kirish signali birinchi triggerga kelishi bilan hisoblagich ishlay boshlaydi. Birinchi signal kelishi bilan 1-trigger 1 holatiga o‘tadi va uning chiqish qismida $Q=1$ sath belgilanadi.



a)

b)

11.22-rasm.



11.23-rasm.

Triggerlar 2 va 3 larning hisoblash kirish qismlarida 1 ni 0 ga o‘zgarishi kutilmaydi. Shuning uchun triggerlarda $Q_2=0$, $Q_3=0$ holatlar saqlanadi. Ikkinci signal kelishi bilan 1 trigger 0-holatga o‘tadi. Uning chiqish qismida sathning o‘zgarish vaqtqi $Q'_1=1$, $Q_1=0$ ga 2-trigger 1 holatga o‘tadi va uning chiqish qismida $Q_2=1$ sath o‘rnataladi. 3-triggerning holati o‘zgarmaydi. 3-trigger 1-triggerning hisoblash kirish qismiga tartib bo‘yicha 4-hisob signallari kelganidagina 1 holatga o‘tadi. Bunda 1-trigger 1 holatdan 0 holatga o‘tadi. 1 holatdan 0-holatga o‘tishda, ikkinchi kirish qismida sath birdan nolga o‘zgarishiga olib keladi. Natijada 2-trigger 1-dan 0 holatiga o‘tadi. Bunday o‘tish sathni 1 dan 0 ga 3-hisoblash kirish qismida o‘zgarishga olib keladi. Natijada 3-triggerning Q_3 chiqish qismida 1 sath o‘rnataladi. Bunda 1 va 2-triggerlarning chiqish qismlarida 0 sath bo‘ladi. Natijada, hisoblagichda to‘rt (4) raqami ikkilik ko‘rinishida belgilanadi. Bu esa to‘rtinchı signal kelishi vaqtiga mos kelishini belgilaydi.

Sakkizinchı signal kelish vaqtida triggerlar $Q_1Q_2Q_3$ chiqish qismlarini 1 birlik sath o‘rnataladi. 1-triggerning hisoblash kirish

qismiga sakkizinchi signal kelishi bilan uning holati 1 dan 0 ga o‘tadi. O‘z navbatida, 1-trigger holati o‘zgarishi 2-trigger holatining o‘zgarishiga olib keladi. 2-trigger holatining o‘zgarishi esa 3-trigger holatining o‘zgarishi olib keladi.

Natijada hamma triggerlar 0 holatga o‘tadi. Hisoblagichda sakkiz signaldan iborat yangi ketma-ketligi tayyor bo‘ladi. Hisoblagichning ishlash qonuniyati 11.7-jadval ko‘rinishida, shartli belgilanishini esa 11.23-rasmdagidek tasvirlash mumkin.

11.7-jadval

Kombinasiya tartibi	C_0	Triggerlar holati					
		Q_3^t	Q_2^t	Q_1^t	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}
1	1	0	0	0	0	0	1
2	1	0	0	1	0	1	0
3	1	0	1	0	0	1	1
4	1	0	1	1	1	0	0
5	1	1	0	0	1	0	1
6	1	1	0	1	1	1	0
7	1	1	1	0	1	1	1
8	1	1	1	1	0	0	0

11.8-jadval

b_i	Π_i	C_i	Π_{i+1}
0	0	0	0
0	1	1	0
1	0	1	0
1	1	0	1

Hisoblagich ishlashini uning avvalgi raqamiga bir birlikni qo‘sish jarayonidek tasavvur etish ham mumkin. Bunday qo‘sish ikkilik tizimida sonlarni qo‘sish operatsiyasi qoidasi bo‘yicha bajariladi. Bunda quyidagilarni ta’kidlash mumkin:

- 1) agar hisoblagichning avvalgi qiymati kichik razryadida 0 bo‘lsa, qo‘sishda faqat kichik razryad 1 ga o‘zgaradi;
- 2) agarda m -kichik razryadlarda 1 birlik bo‘lsa, hamda $m+1$

razryadda 0 bo'lsa, m-raqami kichik razryadlarda 0 qiymatiga o'zgaradi, $(m+1)$ -razryadda esa 1 qiymatiga o'zgaradi.

Masalan,

$$1) \begin{array}{r} + 110 \\ \hline 1 \\ 111 \end{array}; \quad 2) \begin{array}{r} + 011 \\ \hline 1 \\ 100 \end{array}.$$

b_1, \dots, b_n — qo'shishdan avvalgi razryad raqamlari soni, C_1, \dots, C_n — bir birlikka qo'shilganda so'nggi razryad raqamlari soni. $(i-1)$ -razryadda qo'shishda shakllangan sonni o'tkazishni Π_i deb belgilasak, i - razryadda shakllanuvchi o'tkazish Π_{i+1} bo'ladi. 1 birlik bilan i -razryad sonini qo'shish qonuniyati 11.8-jadval ko'rinishida berilishi mumkin. Hisoblagichning birinchi razryadining kirish qismiga 1 birlik kelishini Π_i o'tkazish ko'rinishida tasvirlash mumkin. 11.8-jadvaldan $C_i = b_i \bar{\Pi}_i \vee \bar{b}_i \Pi_i$ qiymat Π_i o'tkazish i -razryadning hisoblash kirishiga berilganida, b_i saqlagan qiymatda o'rinchli bo'ladi. $(i+1)$ -razryadni o'tkazish $\Pi_{i+1} = b_i \Pi_i$ tenglama orqali aniqlanadi.

Ko'rib o'tilgan hisoblagich ketma-ket ulangan T-triggerlarda qurilgan. Hisoblagichning har bir keyingi razryadi avvalgi razryad chiqish qismida shakllangan signal bilan bog'liq bo'ladi. Signallarni hisoblash uchun, triggerning eng kichik razryadi kirish qismiga beriladi. Bunday tuzilgan hisoblagichni *ketma-ket uzatuvchi hisoblagich* deb ataladi. 11.22, b-rasmdagi vaqt diagrammalaridan ko'rindiki, n -razryadli hisoblagichda yangi nt_{Π} holati kechikish bilan shakllanadi, bu yerda t_{Π} — triggerning bir holatidan ikkinchi holatiga o'tish vaqtini.

11.24-rasmida C_i va Π_{i+1} ifodani amalga oshiruvchi hisoblagichning sxemasi keltirilgan. J va K kirish qismlari o'zaro ulangan va birgalikdagi kirish qismiga o'tkazish beriladi. Hisoblash lozim bo'lgan signallar triggerlarning sinxronlovchi kirish qismiga beriladi. O'tkazishni shakllantirish uchun "VA"-sxemasi qo'lla nilgan.

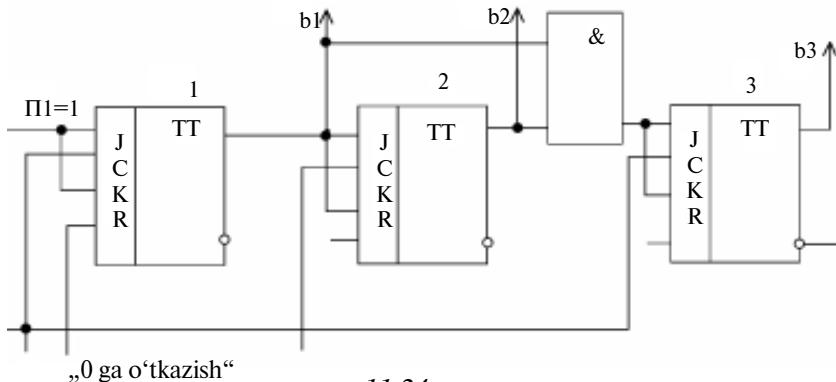
Hisoblagichning "0 ga qo'yish" zanjiriga signal berilib, 0 holatiga keltirish mumkin. Har bir kirish signali bilan hisoblagichdagi raqam qiymati bir birlikka ortadi. Hisoblagichda 0 holat (boshlang'ich) 2^3 signal kelishi bilan sodir bo'ladi. Ko'rيلayotgan hisoblagichda o'tkazish ketma-ket o'tkazishdir. Hisoblagichda razryadlar soni ortishi bilan, tutilib o'tish vaqtini ortadi. Bunday tutilib o'tish vaqtini

kirish qismiga berilayotgan signalning maksimal chastotasini chegaralaydi va shuning natijasida hisoblagichning tezkorligini ham chegaralaydi. Tutilib o'tish vaqtini kamaytirish uchun parallel o'tkazish hisoblagichi qo'llanilishi mumkin (11.25, *a*-rasm).

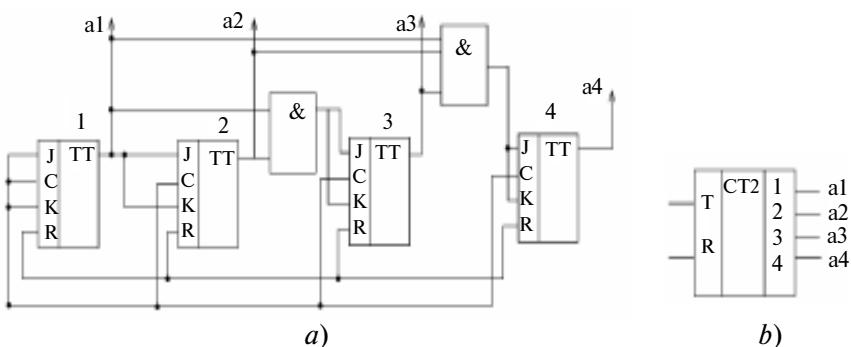
Hisoblagichni shartli belgisi 11.25,*b*-rasmida keltirilgan. Ushbu sxema uchun mantiqiy o'tkazish ifodasi quyidagicha bo'ladi:

$$\Pi_1 = 1; \Pi_2 = b_1; \Pi_3 = b_1b_2; \dots \dots \dots; \Pi_n = b_1b_2\dots b_{n-1}.$$

Bu yerda tutilib qolish faqatgina "VA" sxemaga bog'liq bo'lmaydi. Ta'kidlash joizki, bunday uslubda hisoblagich sxemasi ko'p kirish qismiga ega bo'ladi, "VA" sxemalarning qo'llanilishidan murakkablashadi. Bundan tashqari, hisoblagich sxemasiga razryaddan razryadga ortishida "VA" sxema qo'llanilishi bilan uning struktura sxemasidagi bir turlilik o'zgaradi. Shuning uchun ko'p razryadli hisoblagichlarni qurishda parallel-ketma-ket o'tkazuvchanlikli sxemalar qo'llaniladi.



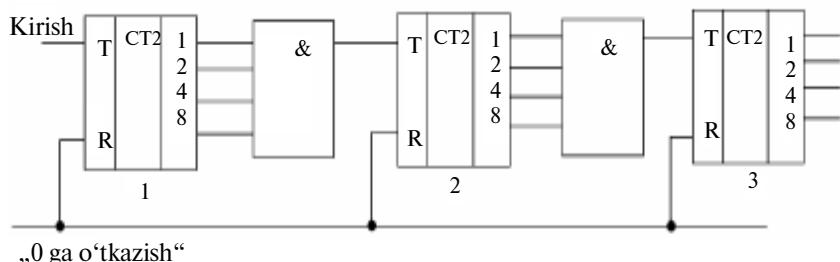
11.24-rasm.



11.25-rasm.

Parallel-ketma-ket o'tkazuvchanlikli hisoblagich sxemasi triggerlar guruhidan iborat bo'lib, har birining ichida parallel, guruhlararo esa ketma-ket o'tkazuvchanlikni tashkil etadi. 11.26-rasmida parallel o'tkazuvchanli hisoblagichlardan tuzilgan.

Bunday hisoblagichning har bir kirish qismiga beshta kirishli "VA" elementi ulangan. Avvalgi guruh triggerlari 1 birliklar bilan to'lganida, unda keyingi guruhga o'tkazish signali shakllanadi. Ko'p razryadli hisoblagichda kechikish hisoblagich guruh soniga proporsional bo'ladi.



11.26-rasm.

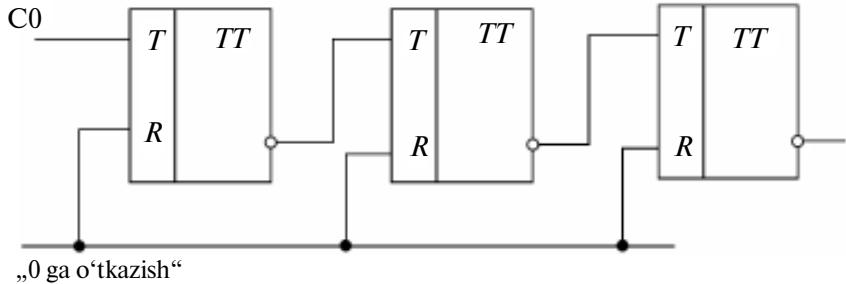
11.3.2. Ayiruvchi va reversiv ikkilik hisoblagichi

Ayiruvchi hisoblagichlarda navbatdagi hisoblash signali kelishi bilan, avvalgi natija 1 birlikka kamayadi. Ayiruvchi ikkilamchi n -razryadli hisoblagichda, $2^n - 1$ dan boshlab 0 gacha raqamni ketma-ket hisoblash amalga oshiriladi. Bu ketma-ketlikda navbatdagi raqam avvalgi raqamdan 1 birlikni ayirish bilan hosil bo'ladi. Qiymat 0 hosil bo'lidan so'ng, ketma-ketlik takrorlanadi. Ayiruvchi hisoblagich holatini o'zgarish tartibi 11.9-jadvaldagidek yozilishi mumkin. Jadvaldan ko'ri-nadiki, jamlovchidan ayiruvchi hisoblagichning yana bir farqi: har bir navbatdagi trigger signal kelganida jamlovchi hisoblagichda teskari signal o'tkazilishi bilan boshqa holatga o'tadi.

Shuning uchun ham ayiruvchi hisoblagichlarda, jamlovchidan farqli o'laroq, har bir navbatdagi triggerlarning kirish qismi bilan avvalgisining inversli chiqish qismi ulanadi. 11.27-rasmida ketma-ket o'tkazuvchi ayiruvchi hisoblagichning sxemasi keltirilgan.

Ayiruvchi hisoblagich i -razryadining ishslash tamoyilini, mantiqiy o'tkazish Π_{i+1} va ayirma C_1 bilan 11.9-jadvaldagidek yozish mumkin.

Jadval ikkilik raqamidan bir birlikni ayirish xususiyati analizi



11.27-rasm.

11.9-jadval

Kombinasiya tartibi	C ₀	Triggerlar holati					
		Q ₃ ^t	Q ₂ ^t	Q ₁ ^t	Q ₃ ^{t+1}	Q ₂ ^{t+1}	Q ₁ ^{t+1}
1	1	1	1	1	1	1	0
2	1	1	1	0	1	0	1
3	1	1	0	1	1	0	0
4	1	1	0	0	0	1	1
5	1	0	1	1	0	1	0
6	1	0	1	0	0	0	1
7	1	0	0	1	0	0	0
8	1	0	0	0	1	1	1

asosida hosil bo'ladi. 11.10-jadvaldan quyidagi mantiqiy ifodani yozish mumkin:

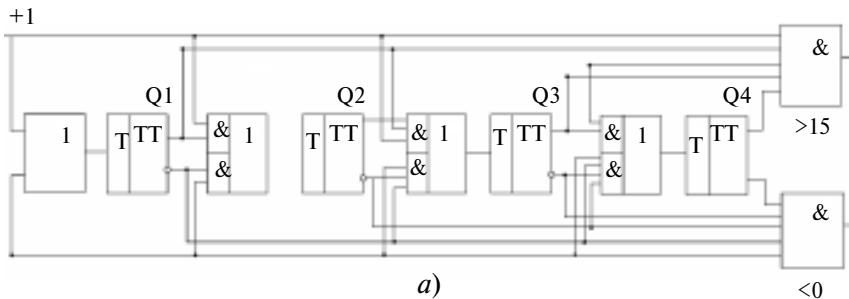
$$C_i = \bar{b}_i \Pi_i \vee b_i \bar{\Pi}_i, \quad \Pi_{i+1} = \bar{b}_i \Pi_i.$$

11.10-jadval

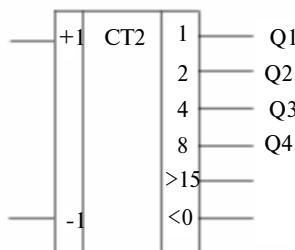
b _i	Π_i	C _i	Π_{i+1}
0	0	0	0
0	1	1	1
1	0	1	0
1	1	0	1

Ayirma C_i yig‘indi hisoblagichdagidek ifodadan aniqlanadi, shuning uchun T-triggerning hisoblash kirish qismiga o‘tkazish uzatilishi kerak. Jamlovchi hisoblagichdan farqli o‘laroq, ifodada Π_{i+1} uchun b_i o‘rniga \bar{b}_i ishlataladi. Demak, o‘tkazishni shakllantiruvchi "VA" elementlarga triggerlarning inversli chiqish qismidan signal uzatiladi. Ayiruvchi ikkilik hisoblagichlarning ishlashini tezlashtirish maqsadida, parallel va parallel-ketma-ket uzatuvchilik sxemalar qo‘llanilishi mumkin.

Reversiv hisoblagichda jamlovchi va ayiruvchi hisoblagichlar sxemalari umumlashtiriladi. Bundan tashqari, hisoblagich yo‘nalishini boshqarish imkoniyati mavjud, buning uchun qo‘shimcha KSU ko‘zda tutiladi. T-triggerli reversiv hisoblagichda (11.28,*a*-rasm) hisoblash signallari T-triggerning kirish qismiga, agarda ular birlik signali orqali ochilgan bo‘lsa, mantiqiy element orqali keladi. Hisoblash signallari uchun ikkita kirish ko‘zda tutilgan. Agarda hisoblagich jamlovchi bo‘lib yig‘ilsa, hisoblash signallarini kirish qismiga +1 uzatiladi. Ayirish hisoblagichi uchun esa kirish qismiga 1 birlik uzatiladi. Bu chiqish qismida navbatdagi hisoblagichga o‘tish signali shakllanadi. Chiqish qismida hisoblagich nollar bilan to‘lganida signal paydo bo‘ladi.



a)



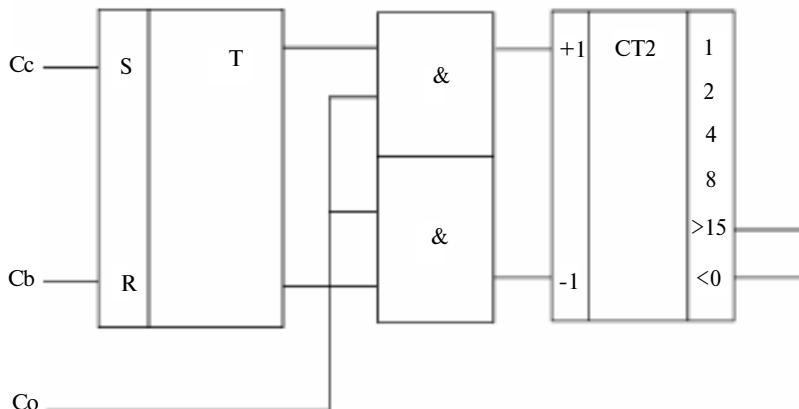
b)

11.28-rasm.

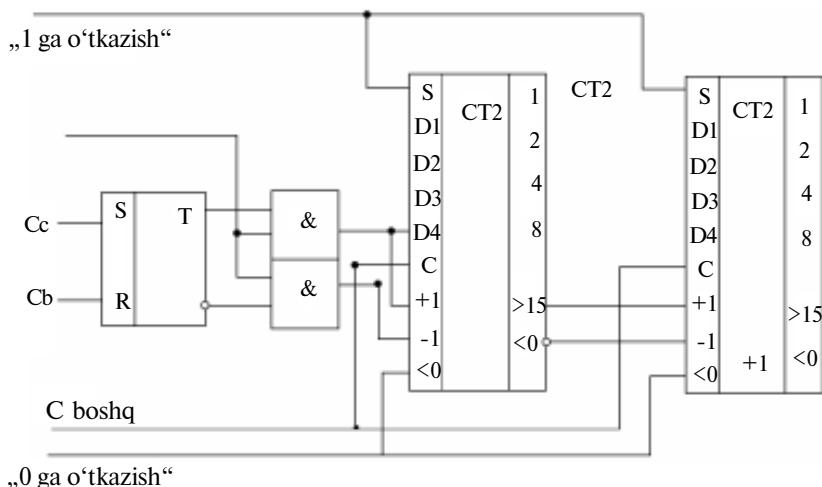
Ikki kirishli reversiv hisoblagichning shartli belgisi 11.28-rasmda keltirilgan.

Agarda reversiv hisoblagichning bir signal manbaligini tuzish talib etilsa, jamlovchi $+1$ yoki ayiruvchi -1 kirish qismlarini ulabuzish uchun maxsus DRQ ko'zda tutiladi (11.29-rasm).

Signalni C_c kirish qismiga berilganida RS-trigger 1 birlik holatida bo'ladi. Hisoblash C_0 signallari reversiv hisoblagichlarning kirishiga keladi, bunda u jamlovchi bo'lib ishlaydi. Signalni C_B kirish qismiga berilganida RS-trigger nol holatida bo'ladi. Hisoblash signallari C_0 kirishdan -1 kirishga keladi va hisoblagich ayirish rejimida ishlaydi.



11.29-rasm.

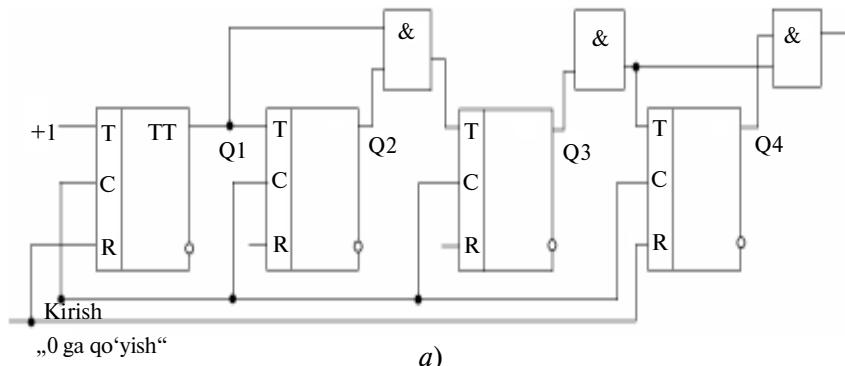


11.30-rasm.

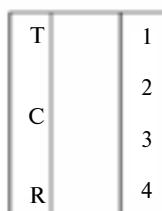
11.3.3. Sinxron va asinxron ikkilik hisoblagichlar

Triggerlar holati bir vaqtida hamma triggerlar kirish qismida sinxronlashtiruvchi signal ta'sirida o'zgaruvchi ikkilik hisoblagichlari sinxron nomi bilan ataladi. 11.31,*a*-rasmda esa uning shartli belgisi keltirilgan.

Sinxron hisoblagichlar sinxron raqamli tizimlarda qo'llaniladi. Ketma-ket raqamli qurilma bunday tizimlarda bir-biriga bog'liq bo'ladi va umumiylashtiruvchi signal orqali boshqariladi. Bunday sharoitda hamma KSULardagi hamma triggerlar o'z holatini sinxronlashtiruvchi signal bo'yicha bir vaqtida o'zgartirishi triggerlarni navbatdagi holatini aniqlash uchun xizmat qiladi. Bu yerda qo'llaniladigan to'g'ri o'tuvchi sxema oddiy ikki kirishli "VA" sxemani qo'shilishi bilan sodir bo'ladi. Lekin *n*-razryadli hisoblagichning o'ng tomoni T-kirish qismi qiymatini aniqlash uchun, bitta „VA“ sxemasi orqali signal tarqalish vaqtiga mos bo'lgan vaqtini a-1 ko'paytiriladi. Sinxron hisoblagichlar turli sxemalar, jamlovchi va ayiruvchi hisoblagichlarni (11.24-, 11.25-, 11.28-rasmlarga qarang) ko'rganimizda foydalanilgan edi.



a)



b)

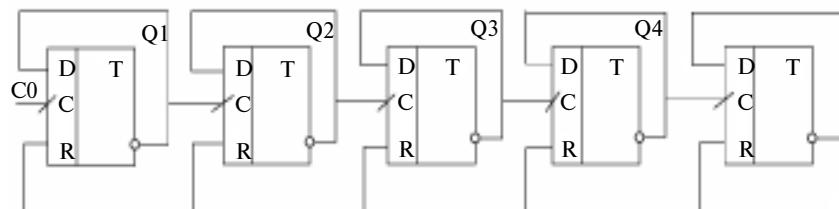
11.31-rasm.

Asinxron hisoblagichlarda triggerlarning sinxronlovchi kirish qismlari qo'shni triggerlarning kirish qismlari bilan ulanadi. Shuning uchun trigger holati tashqi sinxronlashtiruvchi signal ta'siriga javoban emas, balki qo'shni trigger holati o'zgarishiga javoban o'zgaradi. D-triggerli, dinamik boshqaruqli asinxron hisoblagich sxemasi 11.32,*a*-rasmda keltirilgan, 11.32,*b*-rasmda esa uning shartli belgilanishi keltirilgan.

To'g'ri dinamik kirishli triggerlarda holatini o'zgartirish, 0 sathni 1 sathga o'zgartirish orqali amalga oshiriladi.

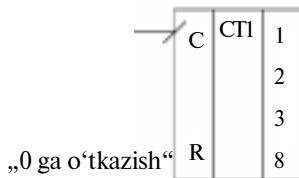
Ketma-ket o'tkazuvchi asinxron hisoblagichlarda har bir navbatdagi triggerlarning kirish qismlari avvalgisining inversli chiqish qismi bilan ulanadi. Hisoblash signallari C_0 kirishga keladi.

Asinxron hisoblagichlar katta tezlikda hisoblash imkoniyatini ta'minlaydi. Buni quyidagicha tushunish mumkin: hisoblagichning bиринчи triggerini ulab-uzgandan so'ng, unga navbatdagi signalni hamma hisoblagichdan o'tgan signalni kutmasdanoq berilishi mumkin. Aytib o'tilganlarni hisobga olib, ta'kidlash mumkinki, jamlovchi, ayiruvchi, reversiv hisoblagichlar asinxron va sinxron hisoblagichlar tarzida bajarilishlari mumkin.



„0 ga o'tkazish“

a)



b)

11.32-rasm.

11.3.4. O‘nlik hisoblagichlar

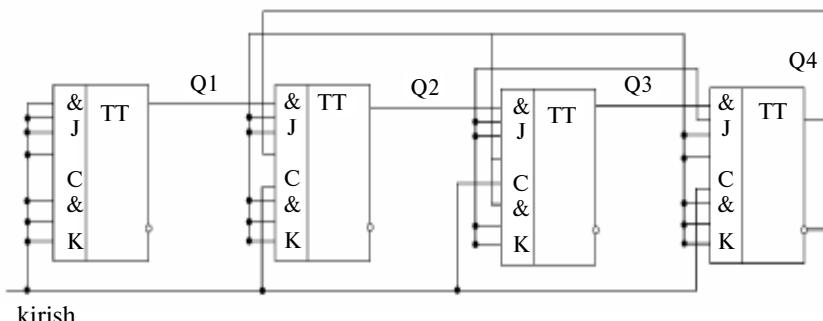
Amalda hisoblagichlarni ikkilik razryad sonli tarzda tuzishda ixtiyoriy K_c moduli bo‘yicha quyidagi shart bo‘yicha tuzish talab etiladi:

$$2^n \leq K_c < 2^{n+1}.$$

Bunda hisoblagichda ortiqcha holatlarning bo‘lmashligini ta’minlanadi. Bunday hisoblagichlar tuzilishining xususiyatini o‘nlik hisoblagich misolida ko‘ramiz. Hisoblagichning $K_c=10$ lisini qurish uchun 4-razryadli ikkilik hisoblagich holatini 16 dan 10 ga kamaytiriladi. O‘nli hisoblagichda hisoblash ketma-ketligi ikkilik-kodlangan o‘nli kod (Q_4, Q_3, Q_2, Q_1-8421) ko‘rinishida berilishi mumkin. Bunda har bir o‘nli raqam 4-razryadli ikkilik soni bilan kodlanadi.

Jamlovchi o‘nli hisoblagichda hisoblash ketma-ketligi ikkilik ketma-ketligi 0000 dan 1001 gacha mos keladi, so‘ng esa 0 keladi va ketma-ketlik takrorlanadi. 11.33-rasmda JK-triggerli, mantiqiy kirishli o‘nli hisoblagich sxemasi keltirilgan.

O‘nlik hisoblagich 4-razryadli ikkilik jamlovchi hisoblagich parallel o‘tuvchi, 2- J- triggerni kirish qismiga ulanadi. Hisoblagichda sakkizta signalni qabul qilgandan so‘ng, uning chiqish Q₁Q₂Q₃Q₄ qismlarida 0001 sathlar o‘rnataladi. Bunda J- trigger 2 ning kirish qismiga nolinchi sathli \bar{Q}_4 ga beriladi. To‘qqizinchiligi signalning kelishi bilan Q triggerning chiqish qismida 1 birlik sath belgilanadi. O‘ninchi signalning kelishi bilan 1- va 4-triggerlar nolinchi holatga o‘tadi. 2- va 3-triggerlar esa nolinchi holatida qolaveradi. O‘ninchi signal bilan hisoblagich boshlang‘ich holatga



11.33-rasm.

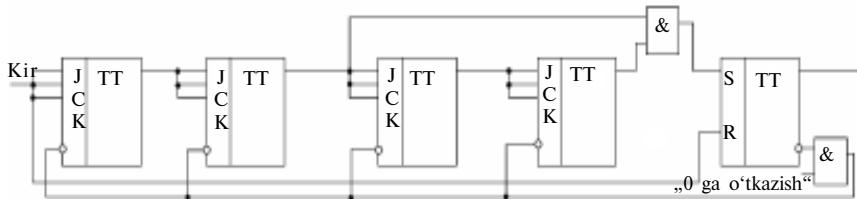
qaytadi va jarayon takrorlanadi. O‘nli hisoblagichning ishlash funksiyasi 11.10-jadvalda keltirilgan.

Umumiy holda, K_c modul bo‘yicha hisoblagichni qurish uchun, ikkilik hisoblagichga ortiqcha holat bo‘lmasligini ta’minlash maqsadida teskari aloqa kiritiladi.

Hisoblagich boshlang‘ich nol holatidan boshlab, hisoblash signallarini ketma-ketligini qabul qiladi. 5-trigger 0 holatida bo‘ladi. „VA“ elementi o‘ninchisini signal kelganidan boshlab ishga tushadi ($Q_4Q_3Q_2Q_1 = 1010$ triggerlarning chiqish qismlaridagi kombinatsiyalari) va 5-triggerni 1 holatiga o‘tkazadi. O‘n birinchi signal kelguniga qadar hisoblagichning hamma razryadlari \bar{Q}_5 o‘tkazish signali orqali nol holiga o‘tkaziladi. Hisoblagichga o‘nta signal kelishi bilan, u avvalgi boshlang‘ich holatiga qaytadi. O‘n birinchi musbat signal 5-triggerni boshlang‘ich 0 holatiga qaytaradi. Hisoblagichning ishidagi xavfli holatlari buzilishning oldini olish maqsadida, 5- RS- triggerda „VA“ elementining kirish qismiga ulangan. 5-trigger ulab-uzib, chiqish qismida birlik darajani navbatdagi hisoblash signali kelguniga qadar saqlaydi.

11.10-jadval

Kombinatsiya nomeri	Kirish	Triggerlar holati							
		Q_4^t	Q_3^t	Q_2^t	Q_1^t	Q_4^{t+1}	Q_3^{t+1}	Q_2^{t+1}	Q_1^{t+1}
1	1	0	0	0	0	0	0	0	1
2	1	0	0	0	1	0	0	1	0
3	1	0	0	1	0	0	0	1	1
4	1	0	0	1	1	0	1	0	0
5	1	0	1	0	0	0	1	0	1
6	1	0	1	0	1	0	1	1	0
7	1	0	1	1	0	0	1	1	1
8	1	0	1	1	1	1	0	0	0
9	1	0	0	0	0	1	0	0	1
10	1	0	0	0	1	0	0	1	0



11.34-rasm.

11.3.5. Chastota bo‘luvchilar

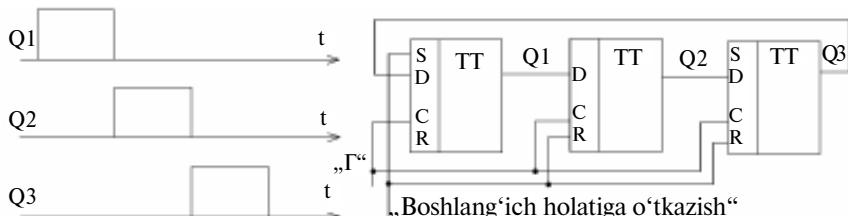
Chastota bo‘luvchilarida kirish signallarini davriy ketma-ketligi ularning chiqish qismida N marta kichik bo‘lgan davriy ketma-ketlik signallarini shakllantiradi.

11.3.6. Taqsimlagichlar

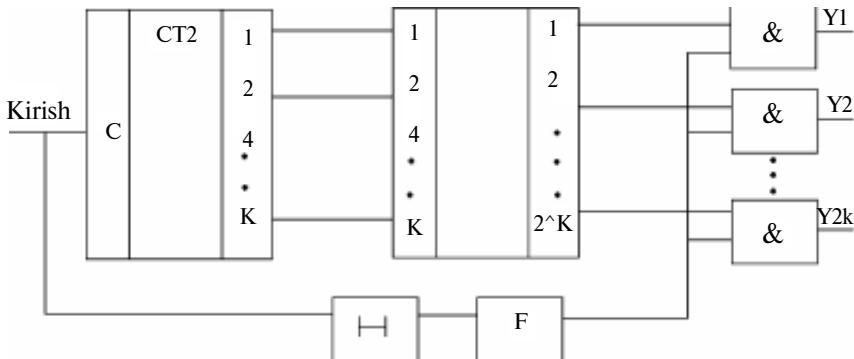
Bunday qurilmalarda biror kirish qismiga kelayotgan signallar N chiqishlarga shunday taqsimlanadiki, har bir takt navbati bilan N chiqishlarning birida raqami tartib bo‘yicha bittadan signal chiqadi. Taqsimlagichlar raqamli tizimlarning boshqaruvchi qurilmasi bo‘lib, u berilgan dastur bo‘yicha ishlaydi. 11.35-rasmda halqali hisoblagichning sxemasi kelti-rilgan. Boshlang‘ich holda 1-trigger birlit holatida bo‘lib, boshqa triggerlar esa nol holatida bo‘ladi.

Hisoblagichning kirish qismiga kelayotgan signallar, uni bir holatidan ikkinchisiga davri uchga teng bo‘lgan holatda o‘tkazadi. Mos ravishda, chiqish qismida Q_1 , Q_2 va Q_3 navbatma-navbat chiqish signallari paydo bo‘ladi. Har bir berilgan vaqtida chiqish signali faqatgina birorta chiqishdagina mayjud bo‘ladi.

Taqsimlagichlarni ikkilik hisoblagichlardan foydalanib qurish mumkin. Bunday chiqish zanjirini boshqarish va ajratish uchun deshifrator talab etiladi. 11.36-rasmda (F-shakllantirgich) ikkilik



11.35-rasm.



11.36-rasm.

hisoblagichida deshifratorning foydalanish sxemasi keltirilgan. Ushbu sxemada chiqish signallari davriy (2^k davrli) ravishda chiqish Y_0 , Y_1 , ..., Y_{2^k} zanjirlarida paydo bo‘ladi. Bunda har bir onda chiqish signali faqatgina birorta Y_0 , Y_1 , ..., Y_{2^k} paydo bo‘ladi.

11.3.7. Jamlovchilar

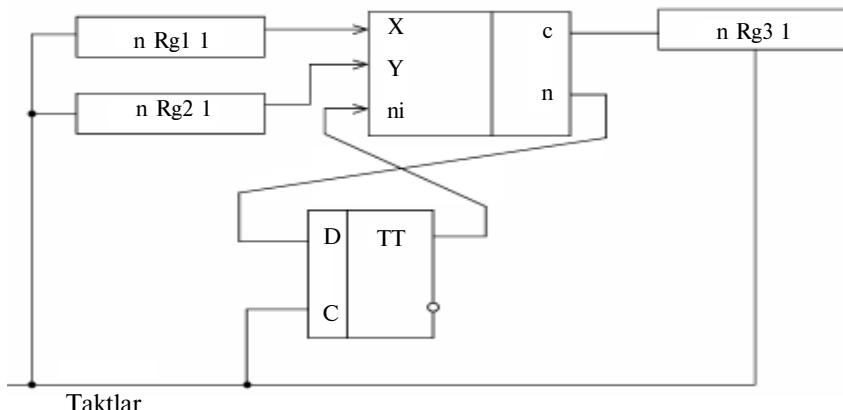
Algebraik qo‘sish, ayirish, ko‘paytirish va bo‘lish operatsiyasini bajarish qo‘sish, siljish, invertorlash mitti operatsiyalarini ketma-ket bajarishga asoslanadi. Ushbu operatsiyalarini bajarish uchun o‘z tarkibida registrlari bo‘lgan jamlovchilardan foydalaniladi. Bunday jamlovchilarni yig‘uvchi jamlovchilar deb ataladi. Yig‘uvchi jamlovchi o‘z tarkibida registrga ega. Mitti operatsiyadan avval yig‘indi saqlanadi, mitti operatsiyadan so‘ng $C:=C+Y$ -yig‘indi bo‘ladi. Kodlarni kiritilishiga qarab, yig‘uvchi jamlovchilar ketma-ket va parallel ta’sirli turlariga bo‘linadi. Ketma-ket ta’sirli (11.37-rasm) jamlovchi bir razryadli jamlovchidan iborat bo‘lib, uning chiqish qismi kirish qismiga D-trigger va siljish registri orqali (R_{g1} va R_{g2}) qo‘shiluvchilar razryadlari va (R_{g3}) qabul razryadi yig‘indilari orqali ulanadi. Jamlovchida kodlar soni ketma-ketligida avval kichik razryadi kiritiladi. Birinchi taktili signal bilan jamlovchiga R_{g1} va R_{g2} registrlardan X_1 va Y_1 tashkil etuvchilarning birinchi razryadli raqamlari beriladi. D-triggerning o‘tishidan Π_i kirishga 0 signal o‘tishi beriladi. Jamlovchi Σ da R_{g3} registrga keluvchi C_1 birinchi razryad yig‘indisi shakllanadi. Keyingi Π_{i+1} razryadda shakllangan o‘tish triggerning kirish qismiga keladi. Keyingi taktda hamma registrlarda bir razryadga o‘ngga siljish amalga oshiriladi.

Sxema navbatdag'i razryadli X_2 va Y_2 sonlarni jamlash uchun tayyorlangan bo'ladi. Jarayon X va Y raqamlar razryadlarini qo'shish uchun siklik (davriy) takrorlanadi.

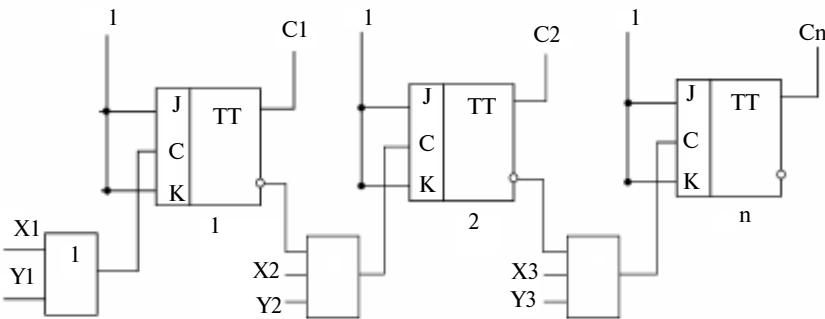
Parallel jamlovchidan boshlang'ich signalni berish uchun, avval $C:=0$ mitti operatsiya bajariladi. Yig'uvchi jamlovchi, registrda saqlash va kombinatsiyalash uchun $C:=X+Y$ yordamida yig'indi hisoblashdan iborat bo'ladi.

Bir razryadli yig'uvchi elementda jamlovchi sifatida hisoblagichli kirish qismiga ega bo'lgan trigger qo'llanilishi mumkin. Agar T_i triggerning avvaldan belgilangan 0 holatida hisoblash kirish qismiga X_i va Y_i hamda Π_i o'tkazishni ketma-ketlik bir razryadli signallar sifatida berilsa, bu jarayon tugatiladi va trigger bir razryadli yig'indi qiymatini aniqlovchi holatiga o'tadi.

Oddiy ikkilik hisoblagichli kirishga ega bo'lgan triggerli o'tkazuvchanli sxemasi 11.38-rasmdagidek tuziladi. Ikkilik soni $X=X_nX_{n-1}...X_1$ va $Y=Y_nY_{n-1}...Y_1$. Ularni qo'shish uch taktda bajariladi. Birinchi taktda $C:=0$ mitti operatsiya 0 bajariladi. Ikkinchisi taktda jamlovchiga birinchi $C:+X$ yig'indi kiritiladi. Bunday mos holdagi jamlovchi triggerlari birlik holatiga o'tadi. Uchinchi taktda triggerni hisoblash kirishiga Y yig'indi kodiga keladi. Agarda triggerning i -razryadi 1 holatda bo'lsa, uning kirishiga $Y_i=1$ signali keladi va trigger 0 holatiga o'tadi. Bunday triggerning nolinchi kirish qismida keyingi razryadga o'tkazish signali shakllanadi. Agarda triggerning $(i+1)$ keyingi razryadi 1 holatida bo'lsa, bu triggerni o'tkazish signali 0 holatiga o'tkazadi. O'tkazish tugaganidan so'ng, triggerlar jamlovchilarini $C:=X+Y$ yig'indi kodiga mos holatiga o'tkaziladi.



11.37-rasm.



11.38-rasm.

Yig‘uvchi jamlovchi arifmetik va mantiqiy ko‘p razryadli ikkilik sonlari operatsiyalarini bajarish uchun asosiy registr bo‘lib xizmat qiladi. U, shuningdek, nisbatan murakkab PSUlar axborotni qayta ishslashda, ya’ni arifmetik-mantiqiy qurilmalarda ham qo‘llaniladi.

11.4. Xotirada saqlovchi qurilmalar

11.4.1. Qurilmalar, ularning asosiy tasniflari, vazifasi, turlari

Zamonaviy raqamli texnikada, xususan, mitti protsessorlarda, turli xotira qurilmalari qo‘llaniladi. Bir bit axborotni xotirada saqlash uchun xotirada saqlovchi element (SE), masalan, trigger bo‘lishi talab etiladi. Ko‘p razryadli, bir necha bitli sonlarni xotirada saqlash uchun esa xotira bo‘lagi, bir nechta xotirada saqlovchi element (SE) talab etiladi.

Hozirgi vaqtida axborotni manzilli saqlash tamoyili qo‘llaniladi. Har bir xotira bo‘lagida (adresida), bu adres aniq yoki noaniq ko‘rinishida xotiraga har bir murojaatda ko‘rsatilishi lozim. Adresli xotira qurilmasidan tashqari assotsiativ xotira qurilmalari ham cheklangan holda qo‘llaniladi.

Xotira qurilmalarini klassifikatsiyalashda quyidagilarni ajratish mumkin: oraliq ma’lumotlarni o‘ta tezkor xotirada saqlash; katta hajmdagi ma’lumotlar va dasturlarni tashqi xotira qurilmasida saqlash. Tashqi xotirani tashkil etuvchi ushbu xotira qurilmalari, odatda, alohida periferiyali qurilma sifatida MP-tizimiga (interfeys) orqali ulangan. Bundan tashqari, katta sonli buferli xotira qurilmalari qurilmalar bilan axborotni o‘zaro almashtirish jarayonida vaqtiy parametrlarni moslashtirish uchun qo‘llaniladi.

O‘ta tezkor va tezkor xotiralarning tezligiga va buferli xotira qurilmalariga yuqori darajali talablar qo‘yiladi. Hozirgi vaqtida ular yarim o‘tkazgichli bipolyar va МОП-tranzistorlarda integral mittisxemalarda bajariladi. Tashqi xotira qurilmalarining tezkorligiga talab pastroq, lekin ular katta sig‘imga va axborotni birlik saqlashda past tannarxi bo‘lishi talab etiladi. Bunday xotira qurilmalarini tayyor-lashda keng ko‘lamda turli tipdag‘i magnitli xotira elementlari qo‘llaniladi. Ular asosida yig‘uvchilar shakllanadi, ular axborot massivlarini saqlashga imkoniyat yaratadi. Eng ko‘p tarqalganlardan magnit diskli (MD) va magnit lentali (ML) yig‘uvchilardir.

Axborotlarni saqlash uslubi bo‘yicha xotira elementlari statik va dinamik xotira qurilmalariga bo‘linadi. Statik xotirada bistabil xotira elementi, dinamik xotirada esa maxsus shakllantirilgan zaryad uchun, yarimo‘tkazgich kondensatori strukturasida qo‘llaniladi.

Axborotga kirish bo‘yicha xotira qurilmasi ixtiyoriy kirishli va ketma-ketli kirishlilarga bo‘linadi.

Ixtiyoriy kirishlida alohida xotira elementiga yozib olish yoki o‘qish uchun har qanday talab etilgan konkret sharoit holatida kirish mumkin. Ketma-ket kirishda alohida xotira elementiga faqatgina ular raqami (adreslari) ortuvchi yoki kamayuvchi bo‘lganida murojaat etish nazarda tutiladi. Bunday kirish tashqi xotira uchun xarakterlidir.

Tezkor xotiraga kiruvchi xotira qurilmalari operativ (qisqacha OXQ yoki RAM) va doimiy larga bo‘linadi. Operativ xotira qurilmalari qisqa vaqtarda axborotlarni saqlab turish uchun, doimisi esa o‘qish uchun, uzoq vaqt saqlanishi uchun bag‘ishlangan bo‘ladi. Agar operativ xotira (OXQ)da ta’minlovchi kuchlanish o‘chib qolganida axborot yo‘qolib qolsa, doimiy xotira qurilmasida axborot yo‘qolmaydi va saqlanadi.

Doimiy xotira qurilmalari bir necha guruhlarga bo‘linadi. Xotira qurilmasining bir qismiga axborot ularni tayyorlanishida yoziladi. Buning uchun individual maskalar, yarim o‘tkazuvchi kristallarda, elementlarni ulanish ketma-ketligi berilgan holda bo‘lganligidan, ularni maskali xotira qurilmasi deb ham atashadi. Qisqacha, ularni DMQ yoki ROM deb belgilanadi. Boshqa guruh doimiy xotira qurilmalari axborotlarni bir marotabali (dasturlash) yozishni ta’minlaydi. Buning uchun har bir xotira elementiga eruvchi ulab-uzgich kiritiladi, u dasturlashda kerak joylarni

o‘zgartirishga imkon beradi. Qisqacha, ularni dasturlanuvchi doimiy xotira qurilmasi DDXQ yoki PROM deb belgilanadi. Oxirgisi doimiy xotira mayjud bo‘lib, takroran dasturlash (qayta dasturlash) imkoniyatiga ega. Xotira qurilmalari texnologik tayyorlanishi va mittixemaning sxemotexnik xususiyatlari bo‘yicha ham tasniflanadi. Bipolar tranzistorlar asosida ЭСЛ, ТТЛ, И²Л, МОП tranzistorlarida esa, Р-МОП, n-МОП, КМОП va ularning turlari qo‘llaniladi. Chiqish zanjirlari, ko‘pincha, uch holatli yoki ochiq kollektorli bo‘ladi.

Xotirani loyihalashda xotira qurilmasi mittixemalari quyidagi asosiy tasniflari bo‘yicha tanlanadi:

xotira qurilmasi tipi va struktura xususiyatlari (axborotni saqlash xarakteri, kirish ko‘rinishi, tashqi muhit bilan elementlarni moslashtirish xususiyatlari);

xotira qurilmasining umumiy sig‘imi bitlarda yoki kbitlarda (1 kbit=1024 bit);

vaqtiy parametrlari, murojaat vaqtি, xotira qurilmasining keyingi murojaati uchun tayyorlash;

xotira qurilmasi ish rejimini boshqarish;

elektr parametrlari, kuchlanishi, toklar turli rejimlarda, quvvat sarfi (gohida nisbiy quvvati 1 bit axborotni saqlash uchun);

texnologik va konstruktiv bajarilishi, korpus tipi, chiqish soni va belgilanishi va h.k.

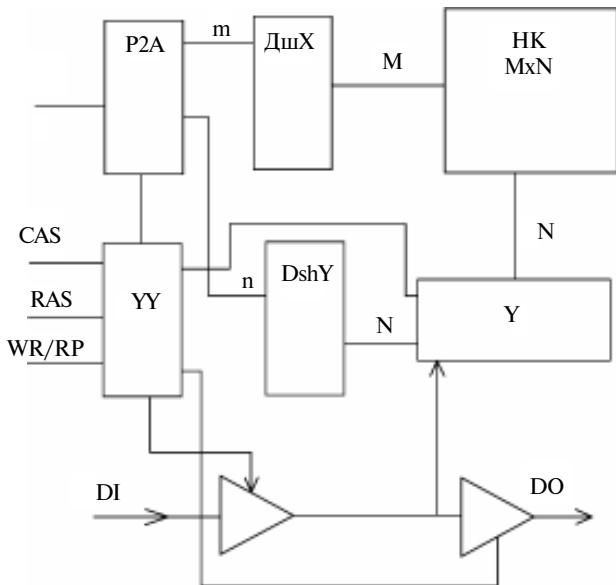
Xotira qurilmasining iqtisodiy ko‘rsatkichini baholash uchun gohida nisbiy tannarxdan foydalilanadi (1 bit axborotni saqlash uchun sarf-xarajat), puxtalik parametrlari ham berilishi mumkin (mittixemalarni o‘rtacha ishga layoqatliligi va ishdan chiqmay ishlashi).

11.4.2. Katta sig‘imli tipik tezkor xotira qurilmasining asosiy parametrlari va ularni qurishdagi xususiyatlari

Mitti protsessorli tizimlarning tezkor xotirasini qurishda katta sig‘imli mittixemali xotira qurilmasi (XQ) (10 lab Kbit) qo‘llaniladi. Bunda axborotni saqlashning dinamik uslubi keng qo‘llanilib, nisbatan oddiy xotira elementi ishlataladi.

Chiqish qismi chegaralanganligi uchun axborot adresini uzatish amalda bo‘laklanib (odatda, avval qator adresi, so‘ng ustun adresi) uzatiladi.

11.39-rasmda dinamik operativ xotira qurilmasi (OXQ)



11.39-rasm.

mittisxemasining tipik struktura sxemasi keltirilgan. Bunda MN bir razryadli sonni xotirada saqlash uchun mo'ljallangan.

Sonlar adreslari $(m+n)$ -razryadli kod bilan berilib, bir qismi satrni, boshqasi esa yig'uvchi ustunlarni adreslaydi. Satrlar va ustunlar adreslari mittisxemaning bir xildagi chiqish qismlarida ikki qabulda uzatiladi. Ish rejimlari CAS,RAS,WR/RD signallar kombinasiyasi bilan qurilmaga beriladi. Ulardan birinchi ikkitasi yozish, qo'shish va regeneratsiyalash uchun mitti sxemaga murojaat qilishni aniqlaydi.

Shina (A)ga m razryadli kodni satr bo'yicha registr Rr A adresida signal RAS (mantiqiy nol) ruxsat etilgan qiymati bo'yicha belgilanadi. Bunda (DshX) deshifrator yordamida biror M satrni tanlab yig'ish ta'minlanadi. Ruxsat etilgan CAS (mantiqiy nol) signal qiymati belgilanadi, etarlicha qisqa vaqtida satr regeneratsiyalanadi.

Shunday qilib, adres shinasida satr adresi ketma-ketligini shakllantirib va RAS=0 signali yordamida ushbu adresni xotira kurilmasiga uzatib, M taktida to'liq regenerasiyani ta'minlash mumkin. Bu vaqt 2 ms dan ortmasligi lozim. Xotira elementiga murojaat qilish uchun, axborotni yozish yoki o'qish maqsadida,

satrni adreslanganidan so‘ng A shinada n -razryadli ustun adresini shakllantirish kerak. Ushbu kod CAS=0 signali bo‘yicha (DshU) deshiffrator ustuni yordamida N ikki yo‘nalishli kuchaytirgichdan birini tanlashni ta’minlaydi. Bunda ish rejimi (yozish yoki o‘qish) WR/RD signal qiymati bilan aniqlanadi, u CAS=0 qiymat shakllanish momentiga mos keladi. Agarda WR/RD=1 bo‘lsa, axborotni xotira elementining chiqish buferi kuchaytirgichidan D0 chiqishida o‘qiladi. WR/RD=0 bo‘lsa, DI kirish qismida mayjudligidan axborot yoziladi.

11.11-jadvalda katta sig‘imli mittixema tezkor xotira qurilmasi (OXQ)ning ba’zi birlarining asosiy parametrlari keltirilgan. (OXQni PY harflari bilan belgilash qabul qilingan)

11.11-jadval

OXQ mitti-sxemasining belgisi	Sig‘imi Kbit	Tashkilot	Sikl vaqtি	Nisbiy sarf quvvati (mW/bit)	Texnologiyasi
K500РҮ415	1	1 × 1	25	0.8	ЭСЛ
K541РҮ3	16	16 × 1	150	0.03	И2Л
K523РҮ9А	16	2 × 8	400	0.005	МОП
K565РҮ5Б	64	64 × 1	230	0.0003/0.003*	n-МОП

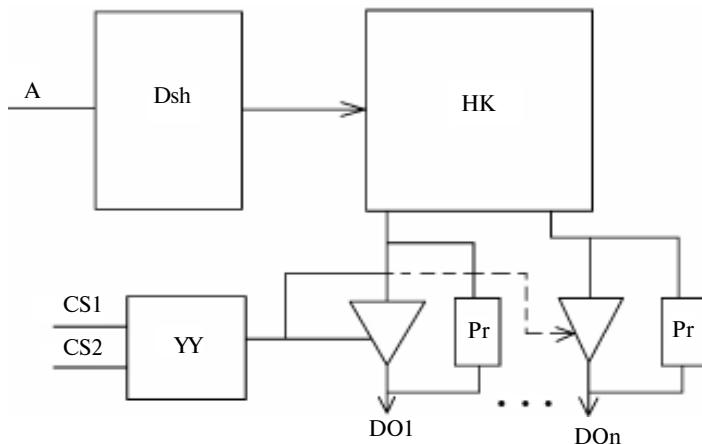
* Nisbiy sarf quvvati (suratidagisi saqlash rejimi uchun, maxrajidagisi esa murojaat rejimi uchun).

11.4.3. Qayta dasturlovchi xotira qurilmasini (DDXQ) qayta dasturlash vositasi va uslublari

Kam seriyali sharoitda tayyorlanadigan DDXQlar (mittixemalarda PT harflari bilan belgilanadi) hisoblash texnikasida keng qo‘llaniladi. Ularni dasturlashni foydalanuvchilar tomonidan amalga oshiriladi. Ular DXQga nisbatan murakkab strukturaga ega. Chunki, birinchidan, eruvchi har bir XEda ulab-uzgich kiritilganligi, ikkinchidan, qo‘srimcha elementlarining mayjudligidir. Maxsus dasturiy ta’motni dasturlash hisobiga qo‘silgan sarf-xarajat bo‘ladi.

Korpusdan chiqish qismlari sonini kamaytirish maqsadida, dasturlash uchun axborotni DDXQdan o‘qish uchun xizmat qiluvchi qismidan foydalaniladi. Ushbu chiqish qismlariga mitti-sxemaning ichidan dasturlash elementlari ulanadi.

11.40-rasmda dasturlash elementi (Pr) ni DDXQ tarkibidagi biror varianti struktura sxemasini tasvirlangan. Tashqi dasturlovchi DO mittisxemaning DDXQ chiqish qismiga ulagan va u kerakli kenglikdagi impuls berishni ta'minlaydi.



11.40-rasm.

Adres A shinasi dasturlashda berilgan xotira elementini tanlash uchun qo'llaniladi. Keltirilgan struktura sxemasining \bar{CS} ikkita boshqaruv signalini ko'rsatilgan.

11.12-jadvalda ba'zi bir keng qo'llaniladigan DDXQ mittisxemalari keltirilgan.

11.12-jadval

DDXQ mittisxemasini-ning belgilanishi	Sig'imi Kbit	Tashki-lot	Adres tanlov vaqtি	Nisbiy surf quvvati (mW/bit)	Texno- logiyasi
K1500PT416	1024	256×4	20	0.65	ЭСЛ
K541PT1	1024	256×4	80	0.26	И ² Л
K556PT18	16384	2048×8	60	0.06	ТТЛШ
K556PT16	65636	8192×8	85	0.015	ТТЛШ

Ularda asosiy vaqtiy parametri tanlov vaqtি bo'lib, A shinaga navbatdagi adresni berilish momentidan DO chiqishida adreslangan yacheykadagi sonni hisoblash uchun ketgan vaqtdir.

Xotira elementining struktura sxemasi murakkabligi va qayta dasturlash elementlarining kiritilishi sababli DDXQ tannarxi boshqa DXQlarga nisbatan ortadi. Shuning uchun ular qayta dasturlash lozim bo‘lgan joylarda birinchi navbatda qo‘llaniladi. Hamma DDXQlarda axborotni kiritish foydalanuvchi tomonidan 20—30 V amplitudali impuls va kengligi birdan o‘nlarcha millisekundli impulslardan foydalaniladi. DDXQda axborotni o‘chirish turlaridan biri elektr yordamida o‘chirishdir. Bunda nafaqat umuman o‘chirish va tanlab o‘chirish, balki keyinchalik baytli yozishni tashkil etish ham mumkin bo‘ladi. O‘chirishning ikkinchi turi axborotni ultrabinafsha nurlar yordamida mittixemani bir necha minut nurlatib o‘chirishdir. Bunda axborot mittixemada to‘la o‘chiriladi. Ko‘pchilik doimiy XQlarda mittixemani qayta dasturlash ko‘p razryadli sonlarni saqlab qolishni ta’minlaydi.

11.13-jadvalda ba’zi bir keng qo‘llaniladigan DDXQ mittixemalarining asosiy parametrlari keltirilgan.

11.13-jadval

DDXQ mittixemasi sining belgilanishi	Sig‘i- mi Kbit	Tash- kilot	Adres tanlov vaqtি	Axborot- ni saq- lash vaqtি (soat)	Qayta dastur- lash sikl soni	Nisbiy sarf quvvati mW/bit
KP558PP2A	16	2K ×8	350	5000	104	0.03
K523PP2	16	2K ×8	350	15000	104	0.02/0.04*
K573РФ2	16	2K ×8	450	25000	100	0.012/0.035*
K573РФА	64	8K ×8	300	5 йил	25	0.004/0.013*

* Nisbiy sarf quvvati (suratida saqlash rejimi, maxrajida o‘qish rejimi).

11.5. Mikroprotsessorli qurilmalar

11.5.1. Mikroprotsessorlar va mikroprotsessorli komplektlar

Mikroprotsessor (MP) protsessor kabi hisoblash mashinalarining murakkab universal dasturiy boshqariluvchi qurilmasidir. Fizik jihatdan MP yuqori integratsiya darajali mittixemalar ko‘rinishida tayyorlanib, puxtaligi katta, o‘lchamlari kichik, narxi nisbatan arzon bo‘ladi. Universal buyruq majmuasi mavjudligi MP strukturasini o‘zgartirmay turib, xalq xo‘jaligining turli sohalarida keng qo‘llanilishini ta’minlaydi.

Mikroprotsessorlarning yaratilishi hisoblash texnikasida yangi davrni ochdi va axborot vositalarini qayta ishlov berishga olib keldi. Birinchi mikroprotessor 1971-yilda amerikaning Intel firmasi hodimi M.Xoff tomonidan yaratildi. Integral mittissxemaning yig‘imini yaratish o‘rniga M.Xoff universal EHM ni va bitta murakkab integral mantiqiy sxemani taklif etdi.

Birinchi mikroprotressorlarning ishlab chiqilishi hisoblash texnikasidagi loyiha texnologiyasini nisbatan o‘zgartirishga olib keldi. Endi har bir yangi texnika uchun, o‘zining yangi integral mittissxemasini ishlab chiqarish shart bo‘lmay qoldi. Buning o‘rniga, talab etiladigan funksiya uchun dasturiy ta’minot ishlab chiqish kerak bo‘ladi. Birinchi mikroprotressorlar 4-razryadli ikkilik sonlar uchun yaratildi. Integratsiya darajasi ortishi bilan 8, 16-razryadli va hozirgi vaqtida 32- razryadli MPLar chiqarila boshlandi. Razryad soni ortishi bilan xotiraga adreslanadigan sig‘imi ham ortadi. O‘zining imkoniyatlari bilan zamonaviy MP o‘rta EHM va miniEHM prosessorlariga yaqinlashadi.

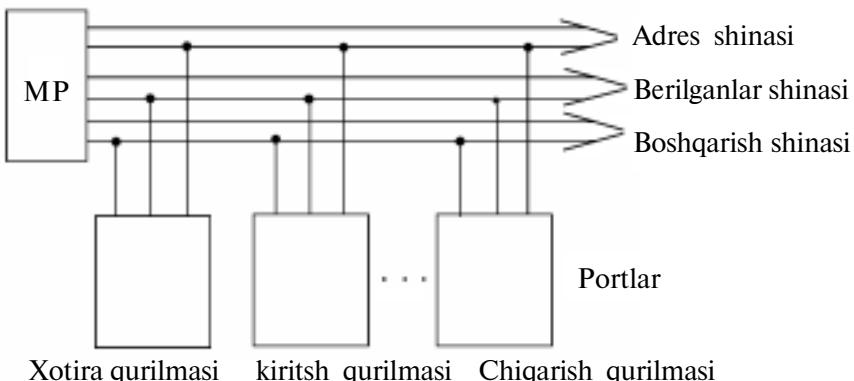
Mikroprotressorlarning qo‘llanilishi, universal hisoblash mashinalarining strukturasini bir qancha soddalashtirishga olib keladi. Bunda, u mittikompyuter deb ataladi.

Mittikompyuter modular (bloklar) majmuasidan iborat bo‘lib, tizimli shinaga ulangan katta integral sxema (KIS) ko‘rinishida bajariladi.

Tizimli shinalar deb, undan signallarni uzatuvchi elektr o‘tkazgichlar majmuasi tushuniladi. Ular funksional vazifalari bo‘yicha guruhsiz.

Mikroprotessorda axborotga ishlov berish, oqimni boshqarish, buyruqlarni interpretatsiya qilish, shuningdek, shina ishini boshqarish MP yordamida amalga oshiriladi. Axborotni saqlash funksiyasini xotira qurilmasi bajaradi. Unga doimiy va tezkor xotira kiradi. Tashqi qurilmalar bilan aloqani kiritish va chiqarish „PORT“ deb ataluvchi modul amalga oshiradi. Port MP bilan qandaydir tashqi qurilma uchun oraliq interfeys bo‘lib, katta hajmdagi axborotni tashqi xotirada saqlash va aloqa liniyasi orqali chop etish qurilmasi, klaviatura bilan va h.k. bog‘langan. Interfeys — bu tashqi qurilmalar bilan mikrokompyuterni o‘zaro bog‘lovchi qurilmadir. Tashkiliy shinali mikrokompyuterning strukturali sxemasi 11.41-rasmida keltirilgan.

Modullarning o‘zaro bog‘lanishi adres shinasiga berilganlar va boshqaruv yordamida amalga oshiriladi. Bunday sxema



11.41-rasm.

ko‘pchilik zamonaviy mikrokompyuterlar uchun xos, hamma tipdagi mashina operasiyalarini yozish imkoniyatini beradi.

Berilganlarni MPdan xotiraga yozish; xotiradan berilganlarni mikroprotsessor yordamida o‘qish; MPdan berilganlarni berilganlar kirishi qurilmasiga yozish; berilgan chiqishdan berilganlarni mikroprotsessor yordamida o‘qish; MPdagи uzilishlarni qayta ishslash; xotiraga to‘g‘ridan to‘g‘ri MP nazoratiga kirish; MP ichki registrlari ishi. Har qanday mikrokompyuter ishini yuqorida bayon etilgan operatsiyalar yordamida tasavvur etish mumkin.

Mikrokompyuterlarni tuzilish tamoyillarini quyidagicha ta’kidlash mumkin:

Modulli tashkil etish tamoyilida: mikrokompyuter modullar yig‘indisidan quriladi. Modul konstruktiv, funksional, elektr jihatidan tugallangan hisoblash qurilmasidir. U mustaqil yoki boshqa modullar bilan ushbu sinf masalasini yechish imkoniyatiga ega.

Axborot almashishning magistral tamoyilida: modular orasidagi ularni kirish va chiqishlarini bog‘lovchi aloqa doimiy tashkil etiladi. Quyidagi magistral shinalarga ajratiladi: adreslar, berilganlar, boshqaruvchi. Magistral almashuvning qo‘llanilishi interfeyslarni standartlashni ta’minlab, modullar bilan aloqa sonini minimallashtiradi.

Mittidasturlash boshqaruvi tamoyili: dasturiy boshqaruvni ko‘p sathli tashkil etishdan kelib chiqadi. MPning har bir buyrug‘i, mittidastur deb nomlangan mittibuyruqlar ketma-ketligi ko‘rinishida bo‘ladi. Mittidasturlar xotirada saqlanishi mumkin. Mittidasturli boshqaruv tamoyili mikroprotsessorli modullarning ko‘p funksiyaligini tashkil etib, qurilma puxtaligini oshiradi.

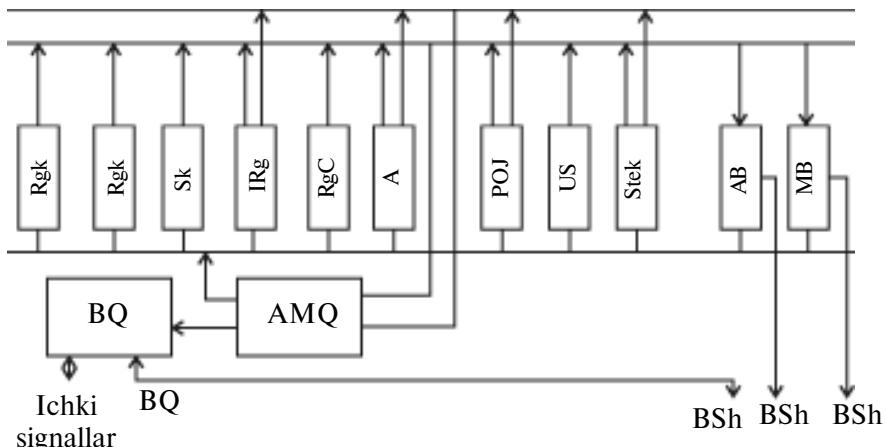
Bunday tipik MPning struktura sxemasi 11.42-rasmda keltirilgan. Konkret MPlar bir-birlaridan farqlanadi, lekin har biri quyidagi asosiy bo'laklar va qurilmalariga ega: arifmetik-mantiqiy qurilma (AMQ); boshqarish qurilmasi (BQ); registrlar (Rg); interfeys.

Arifmetik-mantiqiy qurilmada (AMQ) bir necha oddiy operatsiyalar bajariladi: qo'shish, ayirish, uzatish, mantiqiy „VA“, mantiqiy „YOKI“, 2 modul bo'yicha qo'shish, siljitim. AMQ belgisi hamda MP holati registr holati (RgC) ning har bir momentida belgilanadi. Registr tarkibi (flag) dastur ichida o'tishni ta'minlash uchun qo'llaniladi. Biror so'zni saqlash uchun, yig'uvchi registr akkumulator (A) deb ataluvchi oraliq natijadan foydalananiladi. UUda komanda hisoblagich (Sk) xotira qurilmasi (XQ) dasturda navbatdagi buyruq adresini aniqlash uchun qo'llanadi.

XQdan buyruq buyruq registri (RgK) ga keladi. Hisoblash jarayonini boshqarish uchun UUda buyruqdan foydalananiladi. RK da bo'lgan BQ operasiya kodi, MP ishining ichki signalini shakllantirish uchun mo'ljallangan. Buyruqning adres qismi adres uchun qo'llaniladi. Adresni shakllantirish uchun xotira qurilmasi XQ da, indeksli registr IA lar ajratiladi.

Maxsus registrlar (RON), MPning ichki xotirasini tashkil etib, registr bo'lagi ko'rinishida bo'ladi. Registr bo'lagini MP ning ichki bo'lagi bilan shina orqali bog'lanadi. Maxsus registrlar

Ichki shina



11.42-rasm.

(RON) ishlov beriluvchi axborotlarni saqlash uchun ham qo'llaniladi. Bunda ularni o'ta tezkor xotira deb qarash mumkin.

Tashqi port qurilmasi va xotira qurilmasini MPga standartli ulash uchun interfeys xizmat qiladi. Uning tarkibiga adres buferi (AB), ma'lumotlar buferi (MB), shinalar kiradi. Ma'lumotlar shinasi (MSh) MP birlashilishida buyruq va sonlarni uzatish uchun mo'ljallanadi. Adres shinasi (ShA) tashqi qurilma va xotirani adreslash uchun qo'llaniladi. Boshqarish shinasi (BSh)dan tashqi qurilmadan MPga va, aksincha, boshqaruvchi signallar uzatiladi.

11.5.2. Mikroprotsessorlar haqida umumiylar, tasnifi

Mikroprotsessorlar ko'pincha parametrlari va xususiyatlari bilan tavsiflanadi. Mikroprotsessor integral mittixema sifatida quyidagilar bilan tavsiflanadi: korpus tipi; chiqish qismi soni; taktli signal manbayi mavjudligi; tok manbayi soni va tipi; quvvati; harorat diapazoni; xalaqitlarga qarshi bardoshligi; puxtaligi; yuklamaga chidamliligi; razryadini kengaytirish imkoniyati va h.k.

MPning xarakteristikasiga dasturlashdagi talablar quyidagilar: so'zlar uzunligi, buyruq yig'indisi, xotirani adreslash uslubi, MPdagi, registrlar soni, mittidasturlash va berilganlarni qayta ishlash uslublari, tezkorligi, xotira sig'imini maksimal adreslash, o'ta tezkor xotira sig'imi, dasturlash tili va h.k. Keltirilgan tavsiflar bo'yicha MPni tasniflash mumkin. Biror tasnif variantini ko'raylik.

Belgilanishi bo'yicha universal va maxsus mikroprotsessorlarga bo'linadi.

Universal MP buyruq majmuasi universal yig'indisi bilan tavsiflanadi. Bunda ixtiyoriy berilgan algoritmda axborotni o'zgartirish mumkin. Bunday MP keng masalalarni yechish uchun qo'llanishi mumkin.

Maxsus MP aniq sinfga mansub masalani yechishga qaratilgan bo'lib, biror konkret masalani yechish uchun mo'ljallanadi. Bunday MP xususiyatlaridan: nisbatan arzonligi, kam quvvatligi, kompaktligi, boshqarishda oddiyligidir. Maxsus MPlar qatorida texnologik jarayonlarni boshqarishda qo'llaniluvchi mikrokontrollerlarni, o'chash texnikasida, ilmiy tekshirish ishlarida qo'llaniluvchilarni aytish mumkin. Shuningdek, bu MP yuqori ko'rsatichli, berilganlarni parallel ishlov berib, arifmetik operatsiyalarni

bajarilishi imkoniyati bor. Signallarni murakkab matematik ishlov berish uchun hamda kollektiv hisoblash modeli asosida maxsus MP quriladi. Bunda real vaqt birligida foydali signalarni shovqindan ajratib olish uchun imkoniyat yaratiladi.

KIS soni bo'yicha bir kristalli, ko'p kristalli va seksiyali-ko'p kristalli MPLarga bo'linadi.

Bir kristalli MP bitta KIS yoki O'KIS ko'rinishida amalga oshiriladi. Bir kristalli MP aktiv elementlarning kristalldagi soni chegaralanganligi bilan, elementlararo aloqani tarmoqlanishining murakkabligi, ruxsat etilgan chiqish qismlar soni chegaralanganligi bilan farqlanadi.

Ko'p kristalli MP mantiqiy strukturasi funksional tugallangan qismga bo'linadi va har biri KIS ko'rinishida amalga oshiriladi. KISning funksional tugallanganligi, ko'p kristalli MP aniq funksiyani avtonom holda, minimal aloqada MPni to'liq sxemasini qurishda ishlay olishidadir.

Seksiyali ko'p kristalli (razryadli-modulli) MP mikroprotsessor seksiylarini o'zaro parallel ulab, ko'p razryadli mikroprotsessorlarni qurish uchun qo'llaniladi. Mikroprotsessorli seksiya KIS berilgan bir nechta razryadlarda ishlov berish uchundir. Seksiyali ko'p kristalli MP 2...16 bit razryadiga ega.

MP razryadliligi bo'yicha belgilangan va o'stiriladigan so'z razryadiga bo'linadi. Belgilangan razryadlilardan eng ko'p tarqalgani 8 va 16 razryadli MP. Oxirgi vaqtida 32 razryadli MPLar qo'llanimoqda.

Boshqarish bo'yicha MPLar mittidasturli va qattiq (apparatli) boshqaruvlilarga bo'linadi. Mittiboshqaruvli razryadini o'zgartirishli mittiprotsessorli seksiylar uchun xosdir. Bunda ba'zi bir aniq masalalarni hal etish uchun buyruq majmuasini joylab qo'yish imkoniyati bo'ladi. Qattiq (apparatli) boshqaruv, odatda, birkristalli va ko'p kristalli MP larda qo'llaniladi.

Sanoatda uch sinfga mansub KIS lar ishlab chiqarilmoqda:

1) seksiyali MP, mittidasturli boshqaruvli, razryadini orttiruvchi;

2) bir kristalli MP qat'iy razryadli va qattiq (apparatli) boshqaruvli;

3) bir kristalli mittiEHM, MP dan tashqari ularda katta sig'imli bo'limgan xotira qurilmali.

11.5.3. Asosiy tipdagi MPlarning arxitekturaviy tuzilishi

MPning arxitekturasi deganimizda, uning komponentlari tarkibi, ichki axborot almashinuvini tashkil etilishi va tashqi muhit bilan ham, shuningdek, buyruq tizimi yordamidagi funksional imkoniyatlari tushuniladi.

Mitti elektronikaning rivojlanishi bir kristalli mikroprotses-sorlarni (BMP) keng ko'lamda tarqalishiga olib keldi. Ularda hamma komponentlari bitta KIS ko'rinishida ishlangan. Bunday MP arxitekturasiga va ularning tavsifiga quyidagi omillar ta'sir etadi:

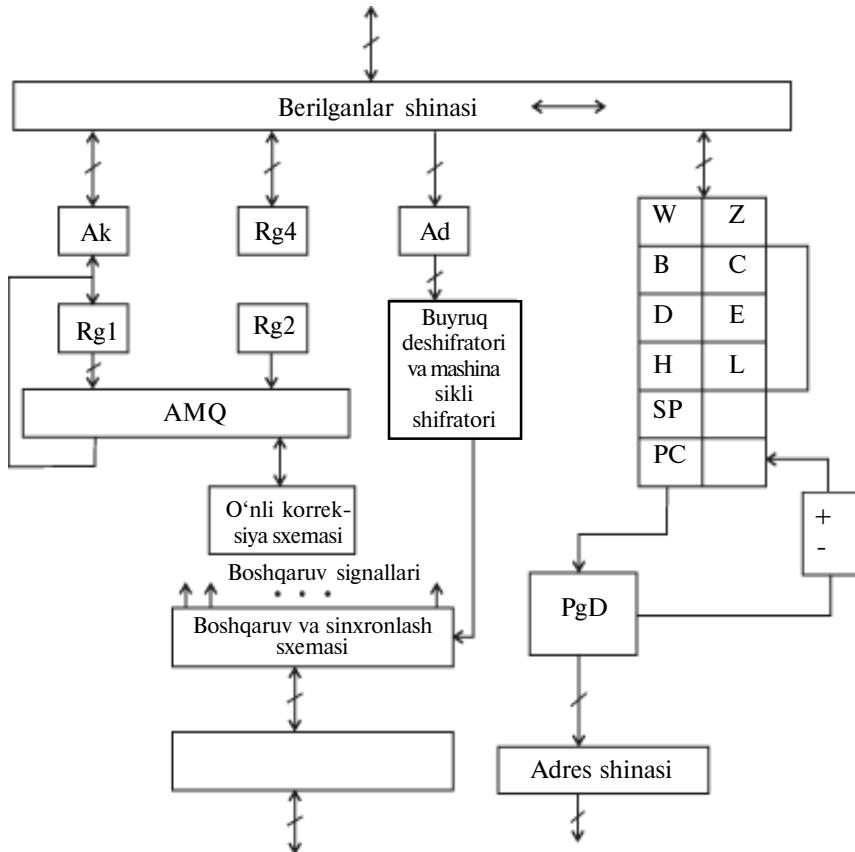
- 1) KIS integratsiyasi darajasiga mos keluvchi BMP;
- 2) mittixemalar chiqish qismlarining chegaralanganligi.

Integratsiya darajasi juda katta bo'lib, korpusdagi elementlar soni bir necha mingdan, yuzlab ming va millionga yaqin. Chiqish qismlari (oyoqchalar) unchalik ko'p emas, odatda bir necha o'n larga to'g'ri keladi. Mikroprotsessор texnikasining rivojlanishi 4 razryadli BMPdan boshlanadi. Bunda sonlarni va kodlarni har doim bo'laklab ishlov berilar edi. Keyinchalik esa integratsiya darajasi ortib, 8 razryadli BMPni yaratildi, u hozirgi kungacha keng ko'lamda qo'llanilmoqda. Keyinchalik, 16 razryadli BMP paydo bo'ldi, natijada faoliyati ortdi.

11.5.4. 8-razryadli BMP strukturasi va tavsifisi

Eng ko'p tarqalgan 8 razryadli BMP KP580BM80 (avvalgi belgilanishi KP580ИК80), struktura sxemasi 11.43-rasmida keltirilgan. Uning uchun universal BMPning hamma tavsifi o'rinnlidir: AMQning mavjudligi, registrlar yig'indisi bilan (Rg_1 , Rg_2 , A_k , RgF) boshqaruv qurilmasi, registr komandasi tarkibidagi (RgK); buyruq deshifratori va mashina sikli shifratori; boshqaruv va sinxronizatsiya sxemasi; uch shinali tizimlar, tashqi muhit bilan bog'lovchi, shuningdek, ikki yo'naliqli 8 razryadli shinalar, bir yo'naliqli 16 razryadli adres shinalari va ikki yo'naliqli 10 razryadli boshqaruv shinalari. BMPda uzilishni tashkil etuvchi vosita ko'zda tutilgan bo'lib, axborotni asinxron almashinuvi, xotiraga to'g'ridan-to'g'ri murojaat etish mumkin. Berilgan 8 razryadli AMQ mavjud bo'lib, arifmetik apparatli (qo'shish, ayrish) va mantiqiy (ko'paytirish, qo'shish, inversiya, 2 moduli bo'yicha qo'shish, kodlarni taqqoslash) operatsiyalari ikkilik kodida 8 razryadlida amalga oshiriladi. AMQ

operatsiyasi natijalari, odatda, yig‘uvchi registr (A_k) akkumulatorda joylashtiriladi. Registrdagи ma'lumot, odatda, biror operatsiyada AMQning ko‘pchilik operasiyalarida foydalaniladi.



11.43-rasm.

AMQ operatsiyasi natijasini hisoblashda aniq belgilarni shakllanishiga olib keladi, ulardan: natija SU katta razryadini o'tkazish (agarda o'tish joyi bo'lsa, $SU=1$); Z natijani nol qiymat belgisi (agarda natija nol bo'lsa, $z=1$); S natija manfiy (manfiy natijada $s=1$); baytda natija P juft son (juft son birligida $p=1$) AC natijasi yarim bayt oralig'ida qo'shimcha o'tkazish (agarda o'tkazish bo'lsa , $AC=1$).

Oxirgi belgisi o‘nli korreksiya sxemasida sonlarni ikkilik-o‘nlik ishllov berishda, axborotlarni kodlashda qo’llaniladi. Boshqa belgilari shartli o‘tishni dasturlarda tashkil etish uchun MPda bajarilishida

qo'llaniladi. Belgilari (bayroqlar) mos holdagi (RgF) registrda joylashtiriladi va yangi belgi shakllanguniga qadar saqlanadi.

MP tarkibida ko‘p sonli registrlar qo'llaniladi. Ularning bir qismi bufer elementlari funksiyalarini bajarib, axborotni MP ichida uzatishda vaqtli tavsiflarini moslashtirish uchun va tashqi muhit bilan almashinushi uchun (Rg1, Rg2, RgK, RgA, bufer registri berilganlar shinalari tarkibida) bajaradi. Bu blokda o‘ta operativ MP xotira funksiyasini bajaruvchi 8 razryadli umumiy belgilangan registrlar (PON) B, C, D, E, H, L. POH (B va C, D) paralariga murojaat etish, 16 razryadli sonlarga ishlov berish imkoniyati mavjud. Registrlar W va Z qandaydir operatsiyani bajarishda bufer sifatida qo'llaniladi, unga dasturiy ta'minot ko‘zda tutilmaydi. Registr blokida ba‘zi bir elementlar maxsus funksiyani bajaradi. Ular ichida 16 razryadli dasturli hisoblagich (PC), xotiradan hisoblab chiqaruvchi navbatdagi buyruq baytini shakllantirish uchun xizmat qiladi.

PC tarkibi ± sxema yordamida modifikatsiyalanishida, dastur bajaruvchi buyruqlarning hamma baytlari adreslarini hosil qilishi mumkin. Boshqa maxsuslangan element 16 razryadli registr bo‘lib, SP stek ko‘rsatuvchisi deyiladi. Uning yordamida MP tizimida stekli xotira tashkil etiladi.

11.5.5. 16 razryadli BMP strukturasi va tavsifi

Mikroelektronikaning rivojlanish bosqichida, KISning integratsiya darajasi bir necha o‘n minglab elementga yetganida, 16 razryadli BMPni tashkil etish imkoniyati paydo bo‘ldi. Axborotni tashqi muhit bilan 16 razryadli formatda almashinushi, 8 razryadliga nisbatan, tabiiyki qo‘srimcha chiqish qismlari yoki shinalarni multipleksorlash hisobiga mumkin bo‘ladi. BMP strukturasini murakkablashtirilishi, ko‘pincha, qo‘srimcha boshqaruvchi zanjirlarni va chiqish qismlarini qo’llashni talab etadi. 16-razryadli BMPlar uchun ko‘pchilik hollarda operatsiyalar yig‘indisini kengaytirish xosdir.

16 razryadli BMP-K1810BM86, n-BMP texnologiyada yarim-kremniyli zatvorli tranzistorlarda tayyorlangandir. U, taxminan KR580BM80ga nisbatan 6 barobar ko‘p elementlardan iborat.

BMP K1810BM86 (11.44-rasm) struktura sxemasini asosiy xususiyatlarini ko‘raylik. Unda uchta tashkiliy qismini ajratish

mumkin: operatsion qurilma, uning yordamida MPda berilganlarni qayta ishlov bajariladi; shina bilan moslashtiruvchi qurilma (MQSH), uning yordamida adreslash va buyruqni tanlash, adreslash, belgilarni qabul qilish va uzatish; boshqaruvchi va sinxronlashtiruvchi qurilma, komanda kodi asosida MP va MP tizimi bo‘lagi uchun boshqaruv signalini va tashqi signallarni shakllantiradi. OQ tarkibida 16 razryadli AMQ bo‘lib, arifmetik va mantiqiy amallar bajariladi.

Registr F ni kichik baytida ZF natijaning nolinchı qiymati CF o‘tkazish belgisi, SF manfiy qiymat natijasi, PF juftligi va AF natijasining qo‘srimcha yarim bayt o‘tkazishi yoziladi, u MP KR580BM80 ning belgilariga to‘liq mos keladi. F ning katta baytida yana to‘rtta xususiyat belgilanadi: razryad turining OF natija uchun ajratilgan to‘lish belgisi, massivni skanerlash belgisi DF zanjiri bilan operasiyada, uzilish belgisi maskirovkalash yoki uzilishni so‘rov uchun ruxsatni aniqlovchi IF, qadamma-qadam TF ni ishlov berib kuzatish.

OQ da RON bloki qo‘llaniladi. Unda 16 razryadli AX, BX, CX, DX registrlar mavjud. Ularda yarim razryadlar (katta H, kichik L), 8 razryadli sonlar ham qo‘llanilishi mumkin. AX registri akkumulator funksiyasini bajaradi, uning kichik MP KR580BM80 si akkumulatorga mos keladi. BX, CX va DX registrlar, oddiy RON sifatida qo‘llanilishi mumkin. Ba’zan esa ular maxsus funksiyalarni bajarishi mumkin: BX bazaviy adres manbayi bo‘lishi mumkin, CX — hisoblagich, DX — ko‘paytirish va bo‘lish buyruqlarida berilganlar yoki kirish-chiqish buyruqlarida ba’zi bir adres manbai bo‘lishi mumkin. Qolgan to‘rtta 16 razryadli registrlar kodlarni saqlash uchun, buyruqlar va berilganlarni adreslash jarayonida, xotirani segmentli tashkil etishda qo‘llaniladi. Ular, shuningdek, oddiy RON kabi ayrim arifmetik va mantiqiy operatsiyalarni bajarishda qo‘llaniladi.

USSH tarkibida ikkita blok mavjud: buyruqlar (OK) navbatli bloki va segmentli registrlar (CRg) SM bilan jamlovchi bloki. OK bloki oltita 8 razryadli registrlardan tashkil topib, navbatdagi buyruq baytlarini saqlashni MPda ta’minlaydi. U stek bo‘lib, quyidagi tamoyilda ishlaydi: birinchi bo‘lib yozilgan raqam birinchi bo‘lib ajratib olinadi (bunday tashkil etishni ba’zan FIFO deb belgilanadi).

Navbatdagi ikki bayt buyruqni pastga uzatilganda, qolgan yangi ikki baytni xotiradan avtomatik tanlab pastga surib berishni

ta'minlaydi. MPda xotirani adreslash sig'imi 1 Mbaytni ta'minlaydi. Demak, 20 razryadli adres talab etiladi. Lekin bunday format buyruq strukturasida tasvirlash va xotirada saqlash uchun noqulay. Shuning uchun, 16 razryadli kodlarni buyruqlarda keyinchalik shakllantirib, ular asosida 20 razryadli fizik adreslar qo'llaniladi. Bu segment sig'imining har bir 256 baytdan 64 kBaytgacha adres kengligiga bo'linishini ta'minlaydi. Segmentlarning boshlang'ich adreslarida, 20 razryadli bajaruvchi adreslarda, to'rtta kichik razryadlarda nolinchi qiymatni nazarda tutadi. Ushbu boshlang'ich adreslar 16 razryadli kodlarda berilishi mumkin (kichik to'rtta razryad, nol qiymatlar nazarda tutiladi). Segment registri MP blokida to'rtta 16 razryadli registr bo'lib, bir vaqtning o'zida to'rtta segmentli dasturdan foydalanish mumkin. CS registri segment dasturlarining boshlang'ich adresini saqlaydi, DS registri esa segment boshlang'ich adresini saqlaydi, SS registri stekning boshlang'ich segment adresini beradi, ES registrida segmentning boshlang'ich qo'shimcha adresini berilishi ko'zda tutilgan. Buyruq kodlarida adreslar 16 razryadli, boshlang'ich adreslarga nisbatan mos segmentlarga surilgan holda beriladi.

Adresli axborotlarni va berilganlarni uzatish uchun bitta 16 razryadli, ikki yo'nalishli A/D shina qo'llaniladi. MPning sinxron rejimda ishlashini tashqi sinxroimpulslar ketma-ketligi CLK kirishiga 200 ns davrli mashina takti berilib ta'minlanadi.

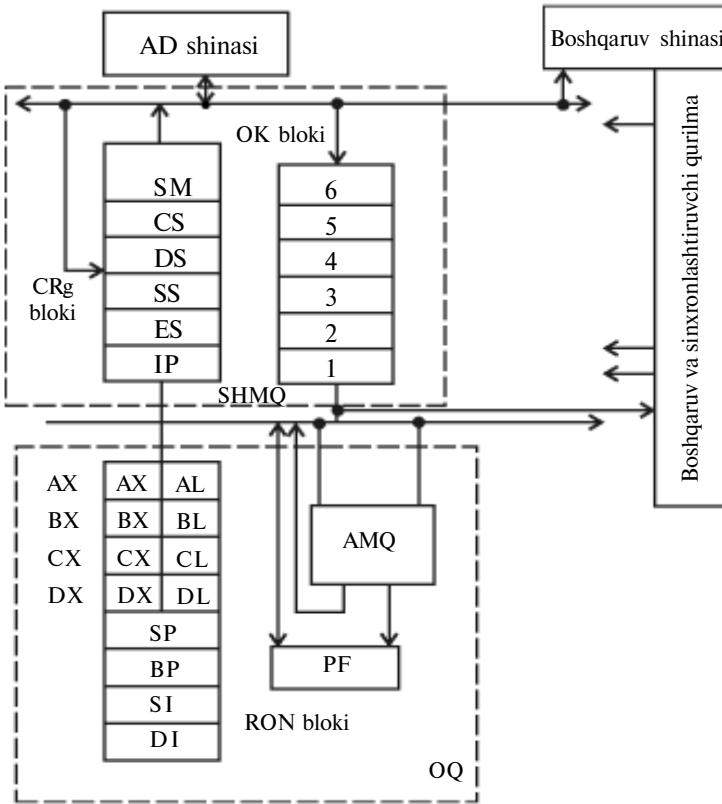
BMP K181BM86 ning asosiy tavsifi: axborot so'z uzunligi 16 bit; asosiy buyruqlar soni 135 (bir necha yuz modifikatsiyalari bilan); buyruqlarni bajarish minimal vaqt 0,8 mks (takt kengligi $T=0,2$ mks bo'lganida); RON soni 12 (16 razryadli); xotira adres sig'imi 1 Mbayt.

Elektr parametrlari: bitta kuchlanish manbai +5 V, sarf quvvati 1,75 W, hamma signallar uchun standart TTL darajada. Metallkeramikali 40 ta chiqish qismli korpus qo'llaniladi.

Strukturaviy xususiyatlari: uzlukligini tashkil etish ko'zda tutilgan, PDP rejimli, axborotlarni asinxron almashinuvli, minimal va maksimal MP tizimli konfiguratsiyali.

K1810 mikroprosessori komplekt tarkibiga BMP K1810BM86 kiruvchi ≈ 10 ta mikrosxemadan iborat. МПККР-580 mikrosxemani ham qo'llash mumkin.

MP tizimi va mittiEHM MPK 1810BM86 bazasida dasturiy ta'minotda bir nechta diskli operatsion tizim, yuqori darajadagi algoritmik tildan foydalaniladi.



11.44-rasm.

11.5.6. Mikroprotsessorlarning arxitekturasi, strukturasi

Operatsion qurilmalarning strukturasini ishlab chiqish jarayonida ikki xil yondoshiladi. Birinchisi, amalda ko‘p uchraydigan mikroprotsessorli seksiyalarning qo‘llanilishi nazarda tutiladi (ba’zan, markaziy protsessorli elementlar ham deb ataladi). Bunday har bir seksiyalarda operatsion qurilmaning hamma tarkibiy qismlari (komponentlari) mavjud bo‘lib, ular ikkilik kodini bir necha ikki, to‘rt, sakkiz razryadli ishlov uchun zarurdir. Kerak razryadli kodlarning operatsiyasini bajarish uchun alohida seksiyalari minimal qo‘sishma MP elementlaridan foydalaniqanda, ko‘pincha, ularni razryad-modulli deyiladi.

Amalda kombinatsion varianti ham uchraydi. Operatsion qurilmaning (AMQ, RON, axborot almashinuv elementlari) asosiy qismi razryad-modulli strukturali bo‘lib, unga qo‘sishma

mittisxema ulanib, ayrim maxsus operatsiyalarni bajarish uchun mo'ljallanadi.

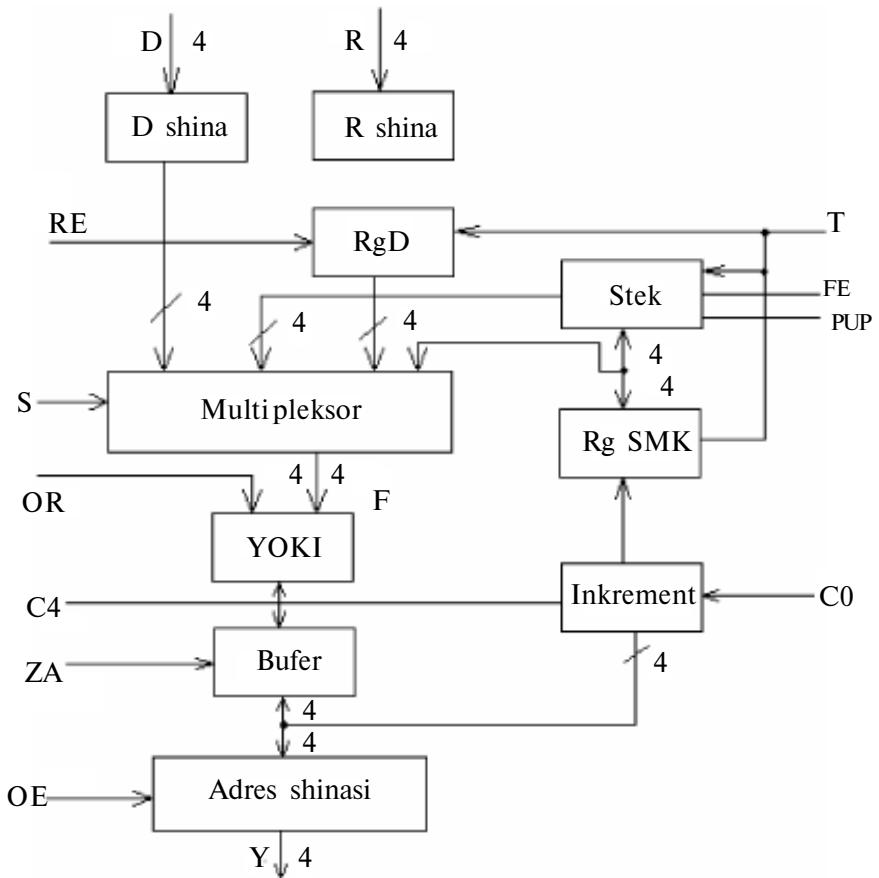
Modulli MP boshqaruv qurilmasi mittidasturli avtomat ko'rinishida quriladi va mittibuyruqlar maxsus xotiradia (DXQ mittibuyruq) saqlanadi. Buyruqni tashkil etishda biror bir mittibuyruqlar ketma-ketligi bajarilishi tushuniladi va u mittidasturni tashkil etadi. Mittibuyruqning hamma yig'indisi MP bo'lagi ishini boshqarish uchun kerak bo'lib, DXQ mittibuyruqqa yoziladi. KOPga mos ravishda har bir buyruqni ushbu xotiradan tanlab olishni tashkil etadi.

MPK K1804 tarkibida bir necha mittisxema mavjud bo'lib, ular turli murakkabliklardagi mittidasturlash qurilmasini qurish uchun xizmat qiladi. Mittisxema K1804 BY1 (11.45-rasm) strukturasini ko'raylik. U mittibuyruq adresini boshqarish seksiyasi deb ataladi va har qanday razryadli, to'rtga karrali bo'lgan orttirishni ta'minlaydi. Navbatdagi Y mittibuyruq adresi, multipleksor yordamida to'rtta manbadan birortasi orqali berishi mumkin: R shinalar 4 razryadli kodi beriladigan adres (P_2A) registri bilan; adresni to'g'ri kodi berilishi mumkin bo'lgan D-shina bilan; to'rtta yacheykadan iborat bo'lgan stek xotirasi bilan; mittibuyruq (R_gSMK) hisoblagichining registri bilan. Manbani birorta S kodli 2 razryadlisini 11.14-jadvaldan tanlanadi.

Lozim bo'lganida, „YOKI“ sxemasi yordamida, tanlangan 4 razryadli OR kodi bilan qo'shimcha ishlov berish mumkin. Bunda, tanlangan adres manbaning har qanday razryadida birlik qiymatlarni shakllantirish imkoniyatini tug'diradi. Nol adresni shakllantirish uchun „VA“ elementi bufer ventili bilan qo'llaniladi va u tashqi \bar{ZA} signali bilan boshqariladi. Ushbu signalning nol qiymatida buferning chiqish qismida nol adresi shakllanadi. \bar{OE} signali adresning uch holatini chiqish shinasini boshqaradi: ushbu signalning nol qiymati adres berishga ruxsat beradi, birlik qiymatida esa shinani "Uziq" holicha o'tkazadi. Shakllangan adres shinaga adres berilishi bilan inkrementor va R_gSMK dan tashkil topgan hisoblagich mittibuyrug'iga uzatiladi.

Ushbu adres $C_0=0$ da R_gSMK ga yoziladi, $C_0=1$ da yozilishidan avval bir birlikka ortadi. Shuning uchun mittibuyruq adresining ketma-ketlik ortishini tashkil etish mumkin. R_gSMK dagini, keyin navbatdagi mittibuyruq adresini shakllantirish uchun tanlab multipleksor yordamida foydalanish mumkin. Stekdan

axborot navbatdagi adresni shakllantirish uchun multipleksorga uzatilishi mumkin. \overline{FE} da stek axborotni saqlash rejimida bo‘ladi. PUP signalling qiymati bunda farqsiz bo‘ladi. Axborotni nolinchi darajada $\overline{FE}=0$ da va $PUP=1$ da amalga oshiriladi.



11.45-rasm.

11.14-jadval

S1	S2	F
0	0	$R_g SMK$
0	1	$P_g A$
1	0	C_{tek}
1	1	D

Bir vaqtning o‘zida axborotni surilishi navbatdagi darajadan keyingisiga va o‘chilishi (surilishi) oxirgi (uchinchidan) darajasidan amalga oshiradi. Axborotni stekdan o‘qish nol darajadan amalga oshiriladi, shuning uchun LIFO steki tashkil etiladi. Mittisxema ishining sinxronizatsiyasi T signali bilan ta’minlanadi.

Ushbu signalning musbat fronti boshqa signallarni aniqlashda axborotni R₂A, R₂ SMK ga kiritish uchun foydalaniladi va axborotni stekga siljitudi. Mittibuyruq adresining bir seksiyasini boshqarishda 4 razryadli Y adresning shakllanishini ta’minkaydi, ya’ni boshqaruv xotira sig‘imini 16 razryadli yacheykani adreslaydi. Shuning uchun ham amalda doimo bir necha mittisxemani birlashtirish lozim bo‘ladi. C₄ chiqishi kichik seksiya C₀ kirishning kattaroq seksiyasiga ulanadi. D, R va Y shinalar to‘rtga karrali bo‘lib, ortib boradi. Boshqa signallari bir turli chiqish qismlariga parallel uzatiladi. Uchta seksiyani birlashtirish natijasida, 4K hajmli boshqaruv xotirani adreslashga imkoniyat yaratadi va ko‘pchilik holda yetarli bo‘ladi.

11.5.7. MittiEHMni tashkil etish

Model xususiyatlari. Avvaldan berilgan yechish qoidasi (algoritmi) bo‘yicha biror hisoblovchi odam tomonidan bajarilayotgan hisoblash modeli hisoblash jarayonini namoyon etadi.

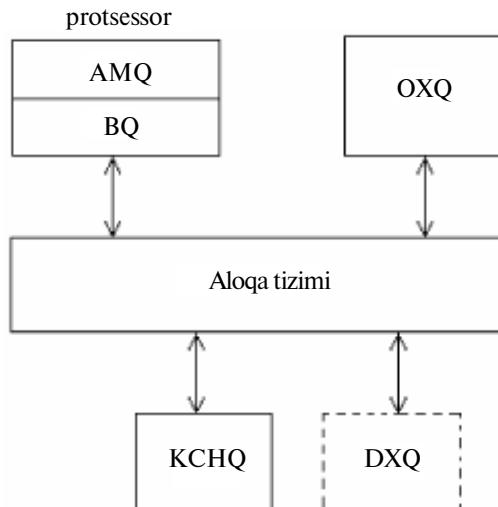
Modelning quyidagi assosiy prinsiplarini ko‘rsatish mumkin: operatsiyalarni vaqt bo‘yicha bajarilish ketma-ketligi; bir masaladan ikkinchisiga o‘tishda o‘zgarmaydigan mantiqiy hisoblash sxemasi; model elementlarining konstruktiv bir turli emasligi va ular orasidagi aloqalar.

Birinchi uch avlod EHMLarida asosni tashkil etuvchi hisoblash modeli zamonaviy mittiEHM larning ko‘pchiligi uchun ham asos bo‘lib qolgan. 11.46-rasmida mittiEHM ning struktura sxemasi bir hisoblagich modelini bajarilishi uchun keltirilgan.

MittiEHM assosiy funksional bloklarining tarkibiga quyidagilar kiradi: arifmetik-mantiqiy qurilmadan tashkil topgan protsessor va boshqarish qurilmasi, tezkor xotira qurilmasi, kiritish-chiqarish qurilmasi, mittiEHMni turli tashqi qurilmalar bilan bog‘lashni tashkil etuvchi, masalan, display bilan tashqi xotira va h.k.

MittiEHM doimiy foydalaniladigan dasturlar saqlanuvchi doimiy xotira qurilmasiga ham ega. Ko‘rib o‘tilgan bloklar KIS

asosida quriladi. MittiEHMda alohida funksional bloklarni birlashtirish aloqa tizimi yordamida amalga oshiriladi. Aloqa tizimini shinalar yig‘indisi ko‘rinishida tashkil etish keng tarqalgan. Ushbu yig‘indi tarkibiga quyidagilar kiradi: EHM bloklari orasida axborot almashinuvini tashkil etuvchi berilganlar shinasi; mittiEHMning turli qurilmalariga murojaatni tashkil etuvchi va adreslarni uzatuvchi adreslar shinalari va boshqaruv signallarini uzatuvchi boshqaruv shinalari.



11.46-rasm.

11.5.8. MittiEHM interfeysi

Yuqorida bayon etilganidek, mittiEHM alohida modullardan tashkil topgan bo‘lib, nisbatan oddiy va kerak bo‘lgan sonda va vaqtda biriktirilish mumkin. Yangi qurilmaning ulanishida mavjud mashinaga kabel ulanishi va dastur o‘zgarishidan boshqa hech qanday o‘zgarish kiritilmasligi lozim. Buning hammasi qurilma bilan mashinani moslashtirish hisobiga erishiladi. Hisoblash texnikasida bunday moslashtirishni **interfeysi** deb ataladi.

Interfeysi deyilganida, apparatli va dasturiy unifikatsiyali vosita tushunilib, mittiEHM bloklari orasida hamda EHM va tashqi qurilmalar bilan o‘zaro aloqani tashkil etish uchun kerak bo‘ladi.

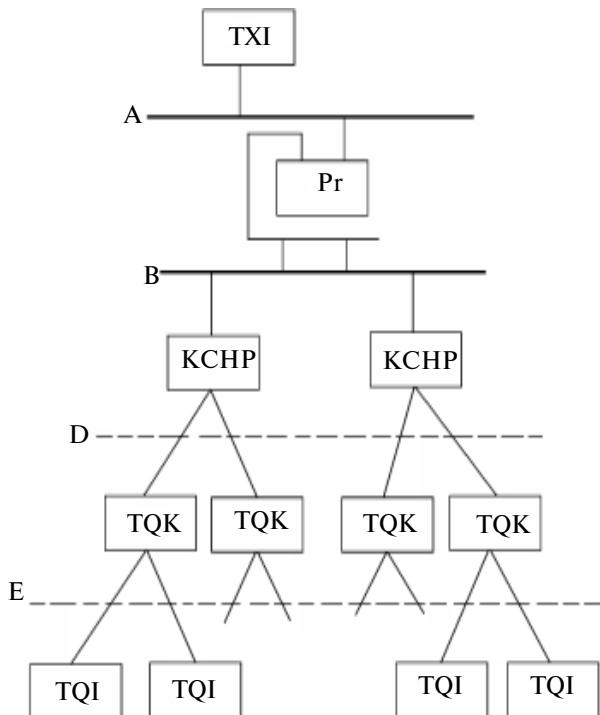
Interfeysi funksional, elektr va konstruktiv parametrlari bilan tavsiflanib, standartlashtiriladi. Interfeysda, odatda, standart-

lashtiriladiganlari: uzatiladigan axborot formati, holati va buyruqlari, aloqa liniyasining turlari va tarkibi, signallar parametrlari, ishlash algoritmi, konstruksiyasi.

MittiEHMDa quyidagi turdag'i interfeyslarni ajratish mumkin (11.47-rasm): tezkor xotira interfeysi (TXI) A, protsessorning interfeysi (Pr)B, kiritish-chiqarish D interfeysi va tashqi qurilma interfeysi (TQI) E.

TXI orqali protsessor va xotira oralig'ida yoki protsessor bilan kirish-chiqish bloki oralig'ida axborot almashinuvni amalga oshiriladi. Kirish-chiqish bloklarini kanallar yoki kirish-chiqish protsessorlari deb ataladi. A interfeysda yetakchi qurilma — almashinuvni tashkil etuvchi, proyessor yoki xotiraga to'g'ri kiruvchi kanal. Bajaruvchi qurilmalar TXI bloklardir.

Interfeys bu proyessor kirish-chiqish kanallari bo'lib, u prosessor va kirish-chiqish kanallari orasidagi axborot almashinuvni uchun qo'llaniladi. Interfeys B da yetakchi qurilma protsessor, boshqaruvchi esa kirish-chiqish kanallaridir.



11.47-rasm.

Tashqi qurilma boshqaruv bloki yordamida mitti EHMga ulanadi va u tashqi qurilma kontrolleri TQK deb ataladi. Kirish-chiqish kanali bilan TQK orasidagi axborot almashinuvini kirish-chiqish D interfeysi orqali amalga oshiriladi. Bunda boshqaruv kontrolleri tashqi xotira qurilmalari-magnitli diskli va magnit tasmali (MT) hamda operatorning terminal kontrolleri va pulti nazarda tutiladi. Interfeys D da yetakchi kirish-chiqish bloki, bajaruvchi esa tashqi qurilma kontrolleri.

Interfeys E tashqi qurilma bilan, TQK bilan tashqi qurilma mexanizmlari axborot almashinushi uchun xizmat qiladi. A, B, D interfeyslari orqali axborotlar parallel so‘zlar (8 yoki 16 razryadli) E interfeyslari orqali tashqi qurilma tipi bilan aniqlanuvchi sonlar uzatiladi.

ADABIYOTLAR

1. **А. А. Xoliqov.** „Raqamli sxemotexnika“, 1- va 2-qismi, TTYMI, Toshkent, 2007.
2. **А. А. Халиков.** „Цифровая схемотехника“, ТашИИТ, Ташкент, 2007
3. **А. А. Халиков.** „Електрон қурилмалари, аналогли ва рақамли схематика“. Тошкент: „Темир йўлчи“, 2002.
4. **А. А. Халиков.** Конспект лекций по дисциплине „Электронные устройства, аналоговая и цифровая схематика“ 2-қисм. Тошкент. 2002.
5. **А. А. Халиков.** „Електрон қурилмалари, аналогли ва рақамли схематика“ фанидан маъruzалар тўплами, 2-қисм, Тошкент. 2002.
6. **А. А. Халиков. Ф.Ф. Умаров.** Радиотехник тизимлар назарияси асослари. Тошкент: „Ўзбекистон“. 2002.
7. **А. А. Халиков. Ф.Ф. Умаров.** „Теория электрических цепей.“ Учебное пособие. „Билим“. Тошкент. 2004.
8. Интегральные микросхемы. Справочник под редакцией Б.В. Тарабрина. М. „Радио и связь“, 2000.

KALIT SO‘ZLAR RO‘YXATI

Impuls shakllantirgich; mantiqiy element; differensiallovchi zanjirlar; integrallovchi zanjir; potensial mantiqiy element; relaksion generator; kodlovchi qurilma; analog-raqamli o‘zgartgich; raqamli-analogli o‘zgartgich; mikroprotsessor; eslab qoluvchi xotira; dasturlovchi xotira qurilmasi; dasturlovchi mantiqiy matritsa; dasturlovchi matritsali mantiq; raqamli qurilmalar; registrlar; xotira registri; siljish registri; hisoblagichlar; ikkilik hisoblagichlar; ayiruvchi va reversiv ikkilik hisoblagichi; sinxron va asinxron ikkilik hisoblagichlar; qayta dasturlovchi xotira qurilmasi; mikroprotsessorlarning arxitekturaviy tuzilishi; mitti-EHM; mittiEHM interfeysi; jamlagichlar; chastota bo‘luvchilar; o‘nlik hisoblagichlar; taqsimlagichlar; mikroprotsessorli qurilmalar; tezkor xotira qurilmasi; xotirada saqlovchi element; kombinatsion raqamli qurilma; dasturlovchi mantiqiy matritsalar.

QISQARTMA SO‘ZLAR RO‘YXATI

- DTM — diod-tranzistorli mantiq
PME — potensial mantiqiy element
STG — sinusoidal tebranish generatori
МОП — metal-oksid ilanar
MP — mikropotressor
BMP — bir kristalli mikroprotressor
(KIS) — katta integral sxema
О‘KIS — o‘ta katta integral sxema
AMQ — arifmetik-mantiqiy qurilma
BQ — boshqarish qurilmasi
Rg — registrlar
(XQ) — xotira qurilmasi
DDXQ — dasturlovchi doimiy xotira qurilmasi
OXQ — operativ xotira qurilmasi
SE — xotirada saqlovchi element
(KRQ) — kombinatsion raqamli qurilma
DMM — dasturlovchi mantiqiy matritsalar
DXQ — dasturlanuvchi xotira qurilmasi
О‘DDXQ — o‘chirish mumkin bo‘lgan dasturlanuvchi xotira qurilmasi
TXQ — tezkor xotira qurilmasi
О‘TOK — o‘zgarmas tok operatsion kuchaytirgichi
CHO‘KG — chastota o‘zgartirgich kuchlanish generatori
CHO‘K — chiziqli o‘zgaruvchan kuchlanish
CHO‘K — chiziqli o‘zgaruvchan kuchlanish
(RAO‘) — raqamli-analogli o‘zgartirgichlar
(ARO‘) — analog-raqamli o‘zgartirgichlar
NHK — nostabillik harorat koeffitsiyenti
(CHKO‘G) — chiziqli kuchlanish o‘zgartiruvchi generator

MUNDARIJA

So‘zboshi	3
------------------------	----------

1. RC-ZANJIRLAR TASNIFI VA TURLARI

1.1. Impulslar, tasnifi, turlari va parametrlari	5
1.2. RC-zanjirdan impuls o‘tishi	5
1.2.1. RC-zanjirlarda birlik qadamdagи kuchlanish va tok	5
1.2.2. Differensirlovchi (toraytiruvchi) va ajratuvchi RC-zanjirlar	11
1.2.3. Impuls ta’siridagi real RC-zanjirlar	16
1.3. RC-differensiallovchi zanjirlarda daraja belgilash	17
1.4. Integrallovchi RC-zanjirlar	22

2. TO‘G‘RI BURCHAKLI IMPULS SHAKLLANTIRGICH

2.1. Ketma-ket va parallel tipdagи diod chegaralovchilari	27
2.2. Katta signal rejimida tranzistorning chiziqli modeli	34
2.3. Tranzistorli kalitni hisoblash	39
2.4. Tranzistorli chegaralovchi kuchaytirgich	45
2.5. Tranzistorli kalitlarning dinamik tasniflari	46

3. MULTIVIBRATORLAR

3.1. Multivibratorlar haqida umumiy ma’lumotlar	54
3.2. Tranzistorli multivibrator. Ishlash prinsipi, ossillogrammalari	54
3.3. Multivibratorning tebranish davrini hisoblash	58
3.4. Multivibrator chiqish kuchlanishi ko‘rinishini yaxshilash va chastotasini sozlash, termostabillash	60
3.5. Tranzistorli birvibrator, ishlash prinsipi, ossillogrammalari ...	65

4. POTENSIAL MANTIQIY ELEMENT

4.1. Potensial mantiiy elementlar (PME) turlari, tasniflari va parametrlari	69
4.2. Diodli mantiq. Mantiq „VA“	75
4.3. Diod-tranzistorli mantiq (DTM)	77
4.4. Tranzistor-tranzistorli mantiq (TTM)	77
4.5. МОП ва КМОП-strukturalari mantiqiy elementlar	79

5. POTENSIAL MANTIQNI ELEMENTLARGA ASOSLANGAN RELAKSATSION GENERATORLAR

5.1. Potensial mantiqiy elementlar asosidagi multivibratorlar	83
5.2. Potensial mantiqiy elementlardan tuzilgan vibratorlar	87

6. KODLOVCHI QURILMA. ANALOG-RAQAMLI (ARO') VA RAQAM-ANALOGLI O'ZGARTGICHLAR (RAO')

6.1. Vaqt intervallarini kodlash	91
6.2. Kuchlanishni kodlash	92
6.3. Analog-raqamli o'zgartirgich (ARO'). Asosiy tasniflari va parametrlari	94
6.3.1. ARO' parallel komparatorlarda	95
6.3.2. ARO' razryadlararo kodlash	96
6.4. Raqam-analogli o'zgartirgich. Strukturasi, asosiy tasniflari va parametrlari	99
6.4.1. Kuchlanish orqali boshqariluvchi solishtirma sxema	101
6.4.2. Kuchlanish orqali boshqariluvchi R va $2R$ tripli zanjir sxemasi	103
6.5. Tanlab saqlash qurilmasi	104

7. CHIZIQLI-O'ZGARUVCHAN KUCHLANISH GENERATORI (CHO'KG)

7.1. CHO'KG tuzilishi tamoyillari va umumiy tasnifi	106
7.2. Tranzistorli avtotebratgichli CHO'KG	109
7.3. Tranzistorli kutuvchi CHO'KG	113
7.4. O'zgarmas tok operatsion kuchaytirgichida chiziqli o'zgaruvchan o'tish generatori	117

8. BLOKING-GENERATORLAR

8.1. Bloking-generatorlar haqida umumiy ma'lumotlar	120
8.2. Avtotebratgichli bloking-generator	120
8.3. Kutuvchi bloking-generator	124
8.4. Bloking-generatorni sinxronlash	127

9. MIKROPROTSESSOR TIZIMLARI VA EHM XOTIRASI

9.1. Ixtiyorli kirishli tezkor xotira qurilmalari	130
9.2. Statik va dinamik xotira qurilmalari	132
9.3. Xotira platasini tuzish	135
9.4. Dasturlanuvchi xotira qurilmasi	137

10. DASTURLOVCHI MANTIQIY MATRITSALAR, DASTURLOVCHI MATRITSALI MANTIQ, MATRITSALI BAZALI KRISTALLAR

10.1. Umumiy tushuncha va ta’riflar	140
10.2. Dasturlovchi mantiqiy matritsalar (DMM)	141
10.2.1. DMM sxemotexnikasi	142
10.2.2. DMM yordamida masalani yechishga tayyorlash	144
10.2.3. DMM ni dasturlash	145
10.2.4. DMM sxemasining sodda ko‘rinishi	146
10.2.5. Ulab-uzuvchi funksiyani qavs ko‘rinishida tasvirlash	147
10.2.6. DMM ni orttirish (kengaytirish)	148

11. RAQAMLI QURILMALAR

11.1. Triggerlar	151
11.1.1. Mantqiy elementlardan tashkil topgan triggerlar	151
11.1.2. To‘g‘ri kirishli asinxron RS- trigger	153
11.1.3. Inversli kirishga ega bo‘lgan RS- asinxron trigger	154
11.1.4. Statik boshqaruvli asinxron RS- triggerlar	155
11.1.5. Dinamik boshqaruvli asinxron trigger	158
11.2. Registrlar	160
11.2.1. Xotira registri	162
11.2.2. Siljish registrlari	163
11.2.3. Registrlarning qo‘llanilishi	165
11.3. Hisoblagich, chastota bo‘luvchi va jamlovchilar	166
11.3.1. Jamlovchi ikkilik hisoblagichlar	167
11.3.2. Ayiruvchi va reversiv ikkilik hisoblagichi	172
11.3.3. Sinxron va asinxron ikkilik hisoblagichlar	176
11.3.4. O‘nlik hisoblagichlar	178
11.3.5. Chastota bo‘luvchilari	180
11.3.6. Taqsimlagichlar	180
11.3.7. Jamlovchilar	181
11.4. Xotirada saqlovchi qurilmalar	183
11.4.1. Qurilmalar, ularning asosiy tasniflari, vazifasi, turlari	183
11.4.2. Katta sig‘imli tipik tezkor xotira qurilmasining asosiy parametrlari va ularni qurishdagi xususiyatlari	185
11.4.3. Qayta dasturlovchi xotira qurilmasini (DDXQ) qayta dasturlash vositasi va uslublari	187

11.5. Mikroprotsessorli qurilmalar	189
11.5.1. Mikroprotsessorlar va mikroprotsessorli komplektlar	189
11.5.2. Mikroprotsessorlar haqida umumiy ma'lumotlar, tasnifi	193
11.5.3. Asosiy tipdagи MPlarning arxitekturaviy tuzilishi	195
11.5.4. 8-razryadli BMP strukturasi va tavsifi	195
11.5.5. 16-razryadli BMP strukturasi va tavsifi	197
11.5.6. Mikroprotsessorlarning arxitekturasi, strukturasi	200
11.5.7. MittiEHMni tashkil etish.....	203
11.5.8. MittiEHM interfeysi	204
Adabiyotlar	207
Kalit so'zlar ro'yxati	208
Qisqartma so'zlar ro'yxati	209

XOLIQOV A.A.

RAQAMLI SXEMOTEXNIKA

Kasb-hunar kollejlari uchun o‘quv qo‘llanma

Toshkent — „Yangi nashr“ — 2007

Muharrir *O‘. Husanov*

Badiiy muharrir *Sh.Fayozov*

Tex. muharrir *T.Greshnikova*

Kompyuterda sahifalovchi *Sh.Yo‘ldosheva*

Original maketdan bosishga ruxsat etildi 5.10.2007. Bichimi 60×90^{1/16}.

Kegli 11 shponli. Tayms garniturasi. Ofset bosma usulida bosildi.

Shartli b.t. 13,5. Nashr t. 0,0. 0 nusxada bosildi. Buyurtma №

Xoliqov A.A.

Raqamli sxemotexnika: Kasb-hunar kollejlari uchun o‘quv qo‘llanma/A.A. Xoliqov; O‘zbekiston Respublikasi Oliy va o‘rta maxsus ta‘lim vazirligi, O‘rta maxsus, kasb-hunar ta‘limi markazi. -Toshkent: „Yangi nashr“, 2007. 216 b. - Б.ц.

BBK 32.844ya722